

# Timers/Counters do ATmega128

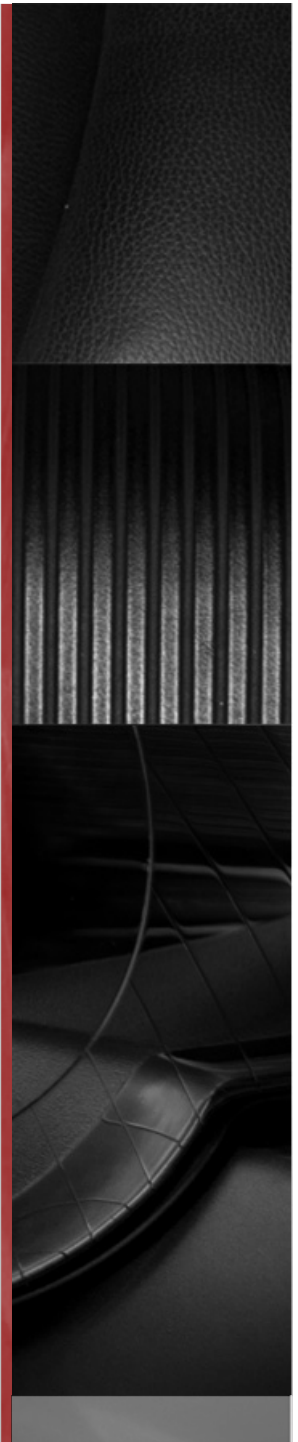
Lino Figueiredo– ISEP

Microprocessadores e Microcontroladores

Licenciatura Engenharia Electrotécnica e de Computadores

Ano Lectivo 2013-2014

Revisão 2.1 - 2019

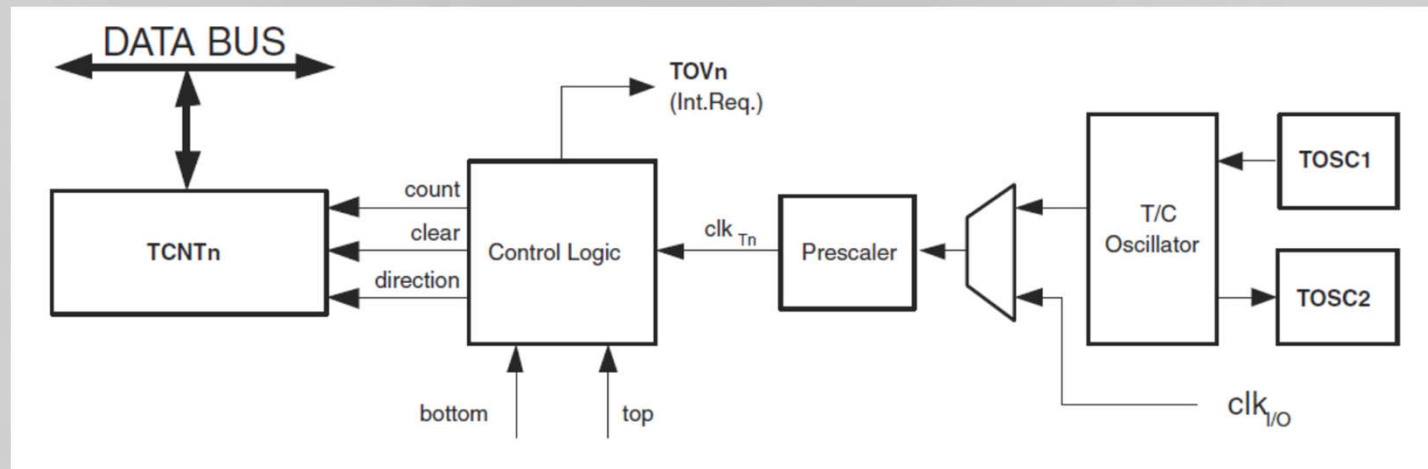




# Timer/Counter ATmega128

- 2 x Timer/Counter de 8 bits
  - Timer /Counter 0
  - Timer /Counter 2
- 2 x Timer/Counter de 16 bits
  - Timer /Counter 1
  - Timer /Counter 3
- 1 x Real Time Counter ( com oscilador independente)
- 2 x PWM de 8 bits
- 6 x PWM de 16 bits

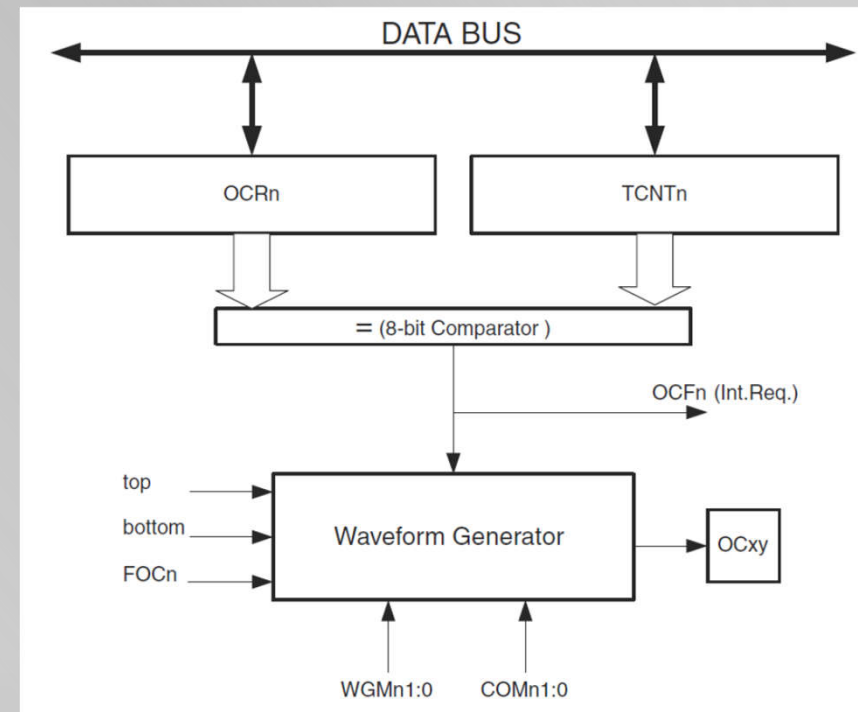
# Timer/Counter 0 – Counter Unit



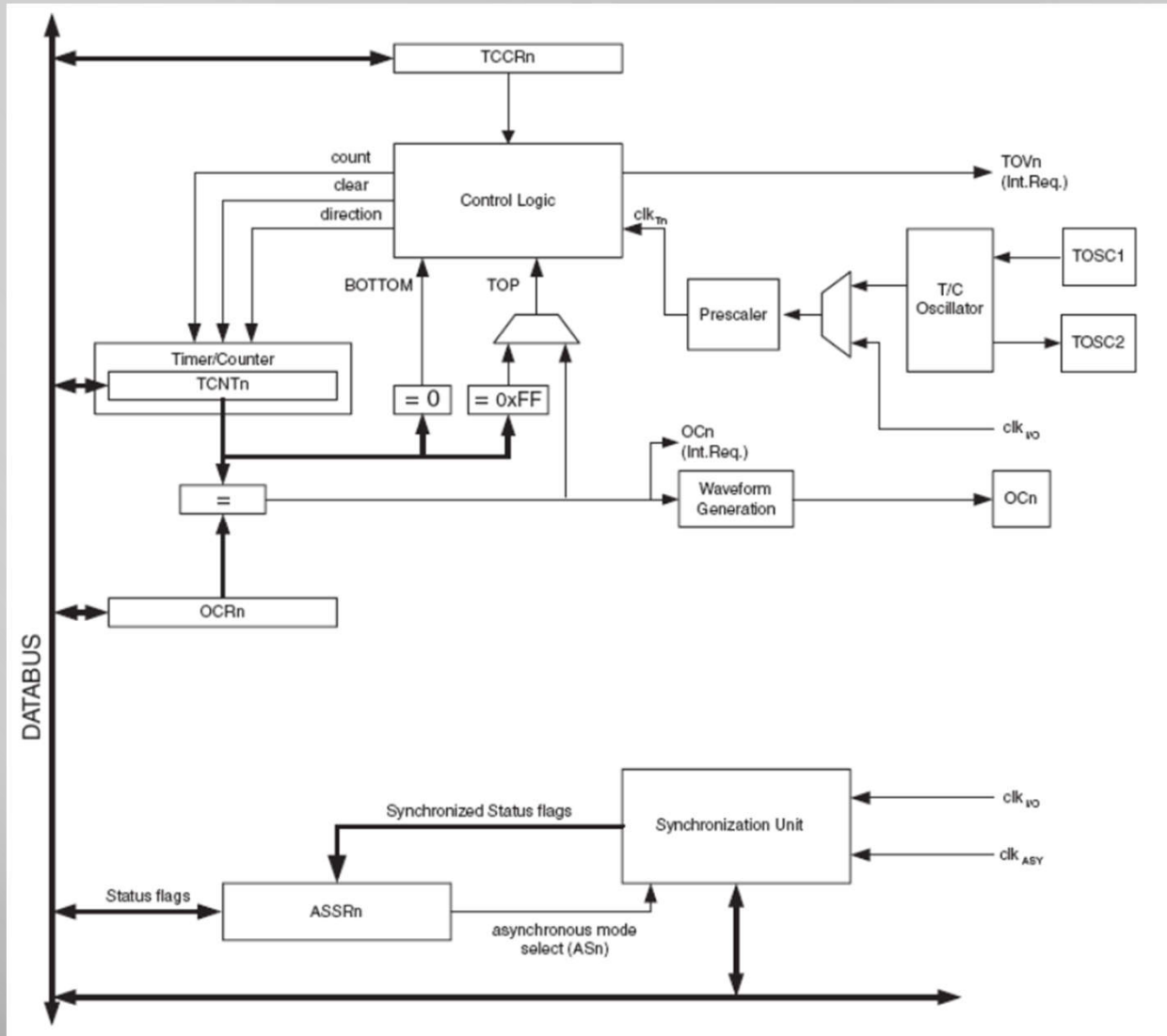
- Fonte de Clock
  - Interna (oscilador do micro)
  - Externa (TOSC1 e TOSC2)
- TCNT0 – registo de contagem (8 bits)
  - BOTTOM → TCNT0=0
  - MAX → TCNT0=0xFF
  - TOP → TCNT0=OCR0 ou TCNT0=0xFF
- Prescaler com factor 1, 8, 32, 64, 128, 256 ou 1024
- TOV0 – flag de overflow

# Timer/Counter 0 – Output Compare Unit

- Compara continuamente o valor do contador (TCNT0) com o valor do registo OCR0 (**O**utput **C**ompare **R**egister0)
- Se for igual activa a flag OCF0 (**O**utput **C**ompare **F**lag0)
- A flag OCF0 poderá gerar uma interrupção (OCIE0=1)
- Dependendo das configurações do T/C0 poderá ser gerado um sinal no pino OC0

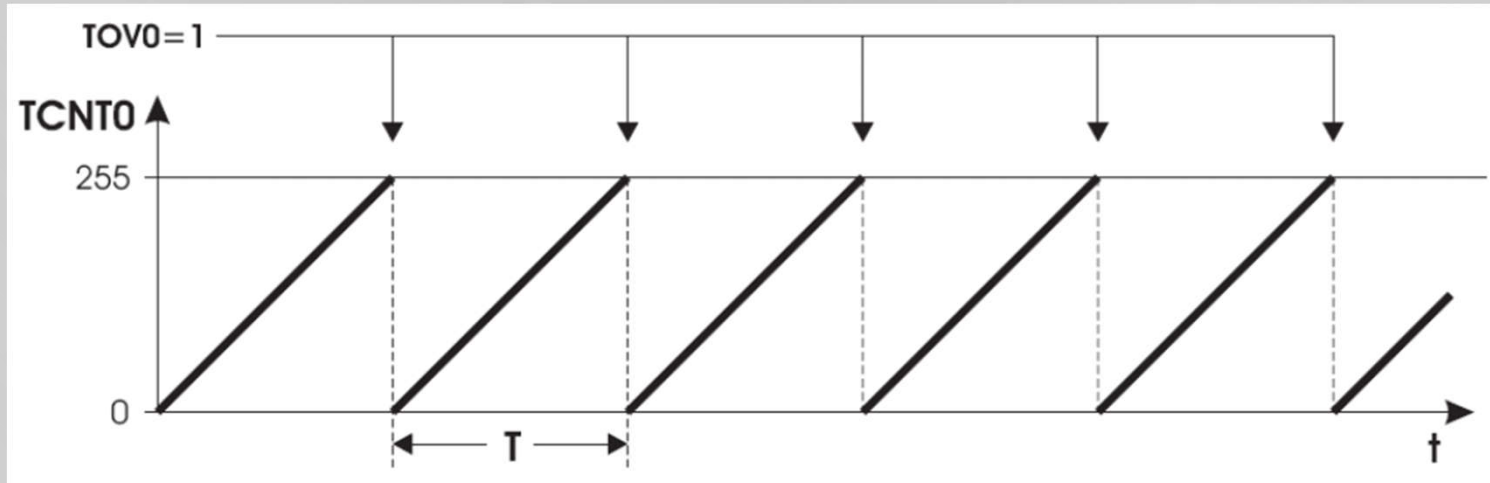


# Timer/Counter 0 – Diagrama de blocos



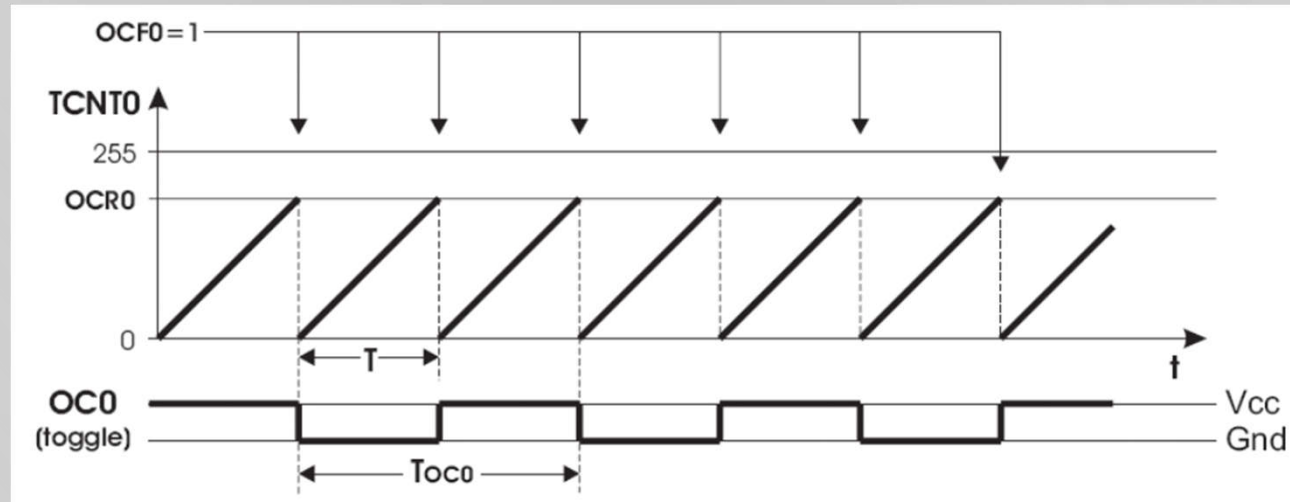
O T/C0 tem 4 modos de funcionamento

## T/C0 – modo 0 (normal)



- O TCNT0 incrementa até atingir o valor 0xFF (TOP) começando a contar a partir do 0x00 (BOTTOM).
- A flag TOV0 é activada quando o TCNT0 começa a contar do 0x00.
- A flag TOV0 poderá gerar uma interrupção
- $$T = \frac{\text{Prescaler}}{CLK_{IO}} \times 256$$

## T/C0 – modo 2 (CTC – Clear Timer on Compare)



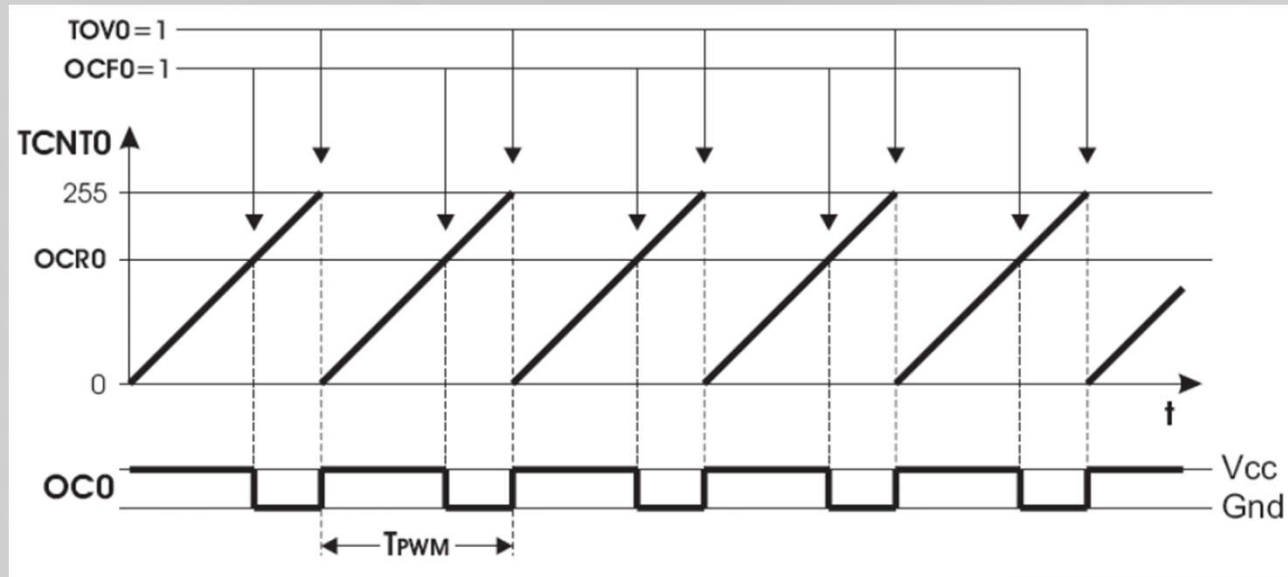
- O TCNT0 incrementa até atingir o valor que está no registo OCR0 começando a contar a partir do 0x00 (BOTTOM)
- A flag OCF0 é activada quando o TCNT0 começa a contar do 0x00.
- A flag OCF0 poderá gerar uma interrupção
- O sinal gerado poderá ser colocado no pino OC0

$$T = \frac{Prescaler}{CLK_{I/O}} \times (OCR0 + 1)$$

$$T_{Oc0} = 2 \times T$$



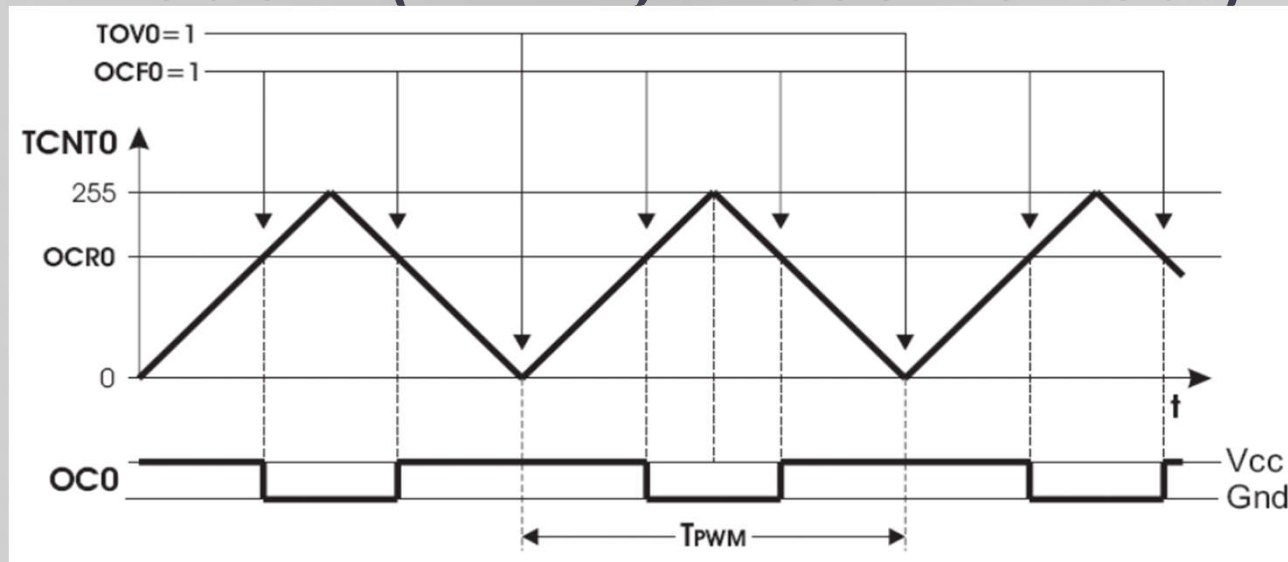
## T/C0 – modo 3 (Fast PWM)



- O TCNT0 incrementa até atingir o valor 0xFF (TOP) começando a contar a partir do 0x00 (BOTTOM).
- A flag OCF0 é activada quando o TCNT0 atinge o valor OCR0 (TOP) e a flag TOV0 é activada quando o TCNT0 começa a contar do 0x00
- A flag OCF0 e a TOV0 poderão gerar interrupções
- O sinal gerado poderá ser colocado no pino OC0
- $$T_{PWM} = \frac{Prescaler}{CLK_{IO}} \times 256$$



## T/C0 – modo 1 (PWM, Phase Correct)



- O TCNT0 incrementa até atingir o valor 0xFF (TOP) e decrementa até atingir o valor 0x00 (BOTTOM).
- A flag OCF0 é activada sempre que o TCNT0 tem o mesmo valor que OCR0 e a flag TOV0 é activada quando o TCNT0 recomeça a contar do 0x00
- A flag OCF0 e a TOV0 poderão gerar interrupções
- O sinal gerado poderá ser colocado no pino OC0
- $$T_{PWM} = \frac{Prescaler}{CLK_{IO}} \times 510$$

# T/C0 - Registos

Bit	7	6	5	4	3	2	1	0	
	<b>FOC0   WGM00   COM01   COM00   WGM01   CS02   CS01   CS00</b>								<b>TCCR0</b>
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bit	7	6	5	4	3	2	1	0	
	<b>TCNT0[7:0]</b>								<b>TCNT0</b>
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bit	7	6	5	4	3	2	1	0	
	<b>OCR0[7:0]</b>								<b>OCR0</b>
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

# T/C0 – Configurações I

Bit	7	6	5	4	3	2	1	0	
	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	TCCR0
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- FOC0 – Force Output Compare
- WGM01:0 – Waveform Generation Mode

Modo	WGM01	WGM00	Timer/Counter Modo de operação
0	0	0	Normal
1	0	1	PWM, Phase Correct
2	1	0	CTC
3	1	1	Fast PWM

- COM01:0 – Compare Match Output Mode
  - Modos de funcionamento não PWM:

COM01	COM00	Descrição
0	0	Normal port operation, OC0 disconnected
0	1	Toggle OC0 on compare match
1	0	Clear OC0 on compare match
1	1	Set OC0 on compare match

# T/C0 – Configurações II

Bit	7	6	5	4	3	2	1	0	
	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	TCCR0
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Modo de funcionamento Fast PWM:

COM01	COM00	Descrição
0	0	Normal port operation, OC0 disconnected
0	1	Reserved
1	0	Clear OC0 on compare match, set OC0 at BOTTOM
1	1	Set OC0 on compare match, clear OC0 at BOTTOM

- Modo de funcionamento Phase Correct PWM

COM01	COM00	Descrição
0	0	Normal port operation, OC0 disconnected
0	1	Reserved
1	0	Clear OC0 on compare match when up-counting. Set OC0 on compare match when downcounting
1	1	Set OC0 on compare match when up-counting. Clear OC0 on compare match when downcounting

# T/C0 – Configurações III

Bit	7	6	5	4	3	2	1	0	
	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	TCCR0
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- CS02:0 – Clock Select

CS02	CS01	CS00	Descrição
0	0	0	No clock source (T/C stopped)
0	0	1	clk <sub>TOS</sub> (No prescaling)
0	1	0	clk <sub>TOS</sub> / 8 (From prescaler)
0	1	1	clk <sub>TOS</sub> / 32 (From prescaler)
1	0	0	clk <sub>TOS</sub> / 64 (From prescaler)
1	0	1	clk <sub>TOS</sub> / 128 (From prescaler)
1	1	0	clk <sub>TOS</sub> / 256 (From prescaler)
1	1	1	clk <sub>TOS</sub> / 1024 (From prescaler)



# Sistema de Interrupções do TCO

## ■ Timer/Counter Interrupt Mask Register

- OCIE0 – Timer/Counter0 Output Compare Match Interrupt Enable
- TOIE0 – Timer/Counter0 Overflow Interrupt Enable

Bit	7	6	5	4	3	2	1	0	
	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

## ■ Timer/Counter Interrupt Flag Register

- OCF0 – Output Compare Flag0
- TOV0 – Timer/Counter0 Overflow Flag

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

# Vectores de reset e interrupção

Vector nº	Endereço	Fonte	Definição
1	0x0000	RESET	Operação de RESET
2	0x0002	INT0	Interrupção externa 0
3	0x0004	INT1	Interrupção externa 1
4	0x0006	INT2	Interrupção externa 2
5	0x0008	INT3	Interrupção externa 3
6	0x000A	INT4	Interrupção externa 4
7	0x000C	INT5	Interrupção externa 5
8	0x000E	INT6	Interrupção externa 6
9	0x0010	INT7	Interrupção externa 7
10	0x0012	TIMER2 COMP	T/C2 comparação
11	0x0014	TIMER2 OVF	T/C2 overflow
12	0x0016	TIMER1 CAPT	T/C1 captura
13	0x0018	TIMER1 COMPA	T/C1 comparação A
14	0x001A	TIMER1 COMPB	T/C1 comparação B
15	0x001C	TIMER1 OVF	T/C1 overflow
16	0x001E	TIMER0 COMP	T/C0 comparação
17	0x0020	TIMER0 OVF	T/C0 overflow
18	0x0022	SPI, STC	SPI, transferência terminada
19	0x0024	USART0, RX	USART0, recepção terminada
20	0x0026	USART0, UDRE	USART0, registo de dados vazio
21	0x0028	USART0, TX	USART0, transmissão terminada
22	0x002A	ADC	ADC, conversão terminada
23	0x002C	EE READY	EEPROM ready
24	0x002E	ANALOG COMP	Comparador analógico
25	0x0030	TIMER1 COMPC	T/C1 comparação C
26	0x0032	TIMER3 CAPT	T/C3 captura
27	0x0034	TIMER3 COMPA	T/C3 comparação A
28	0x0036	TIMER3 COMPB	T/C3 comparação B
29	0x0038	TIMER3 COMPC	T/C3 comparação C
30	0x003A	TIMER3 OVF	T/C3 overflow
31	0x003C	USART1, RX	USART1, recepção terminada
32	0x003E	USART1, UDRE	USART1, registo de dados vazio
33	0x0040	USART1, TX	USART1, transmissão terminada
34	0x0042	TWI	Two Wire Interface
35	0x0044	SPM READY	Store Program Memory Ready



# Bit Copy Storage - T

- O bit T (SREG,6) tem disponível um conjunto de instruções dedicadas à manipulação de um bit.

Bit	7	6	5	4	3	2	1	0	
	I	T	H	S	V	N	Z	C	SREG
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- SET ;bit T=1
- CLT ;bit T=0
- BRTS rotina ; se bit T = 1 salta para rotina
- BRTC rotina ; se bit T = 0 salta para rotina
- BLD r16,2 ; o bit 2 do r16 fica com o valor do bit T
- BST r16,2 ; bit T fica com o valor do bit 2 do r16

```

.include <m128def.inc>
.equ LED = 7           ;atribui ao nome (label) LED o valor 7
.equ SW = 0            ;atribui ao nome (label) SW o valor 0
.def temp = r16        ;r16 fica também com o nome de temp
.def cnt_int = r17
.def temp_int = r18

.cseg                  ;inicio segmento de código
.org 0                 ;Vector de Reset
    jmp main
.org 0x1E
    jmp int_tc0        ;Vector de interrupção CTC
.org 0x46              ;Deixa espaço para vectores de interrupção
                    ;o código (opcode) é colocado no endereço 0x46 da memória de programa
;***** Inicialização do processador *****
inic: ldi    temp,0b11000000
      out    DDRA,temp    ;configura PORTA
      out    PORTA,temp   ;inicializa saidas portA desactiva pull-up entradas

      ldi    temp,77      ;Temporização base de 5ms   70
      out    OCR0,temp

      ldi    cnt_int,10   ;contador de 50ms

      ldi    temp,0b00011111 ;TC0 em modo CTC, prescaler 1024, OC0 off
      out    TCCR0,temp

      in     r16,TIMSK     ;Enable da interrupção do TC0 (CTC)
      ori    r16,0b00000010
      out    TIMSK,r16

      sei                      ;Enable global das interrupções
      ret

;***** Programa Principal *****
main: ldi    temp,low(RAMEND) ;Inicialização do ponteiro da stack
      out    spl,temp        ;na ultima posição da memoria de dados
      ldi    temp,high(RAMEND)
      out    sph,temp

      call   inic            ;salta para rotina inic

ciclo: brtc   ciclo          ;testa flag T (se T=1 -> 50ms)
      clt                      ;flag T=0
      sbic   PINA,SW         ;testa valor pino 0 PORTA
      sbi    PORTA,LED       ;coloca 1 pino 7 PORTA
      sbis   PINA,SW
      cbi    PORTA,LED       ;coloca 0 pino 7 PORTA

      jmp    ciclo

;*****
;* Rotina de serviço da interrupção do TC0 (CTC) *
int_tc0:
      in     temp_int,SREG    ;guardar valor SREG
      dec    cnt_int          ;Verifica se passaram 50ms
      brne   f_int
      ldi    cnt_int,10       ;recarrega o contador de interrupções
      out    SREG,temp_int    ;repor valor SREG
      set    f_int           ;activa flag T do SREG
      reti

f_int:
      out    SREG,temp_int    ;repor valor SREG
      reti

```