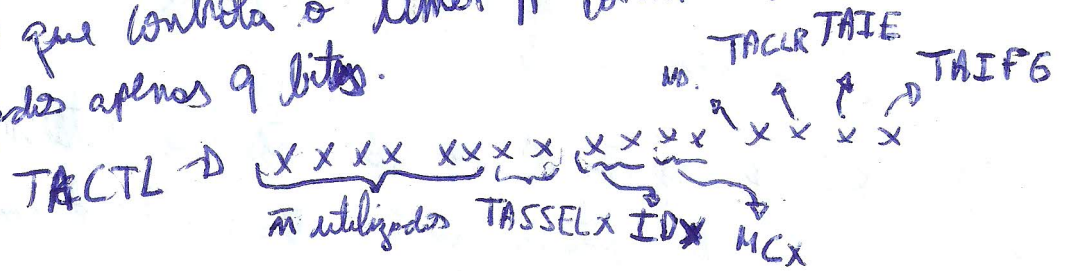


PIREN \rightarrow 8 bits, habilita resistor de pull-up ou pull-down do pino correspondente.

PSOUT \rightarrow se 1 resistor de pull-up (1 para botão solto) e (0 para botão pressionado)
se 0 resistor de pull-down (0 para botão solto) e (1 para botão pressionado)

TAR \rightarrow Registrador que armazena a contagem do Timer A (16 bits)

TACTL \rightarrow Registrador que controla o timer A. Possui 16 bits mas são utilizados apenas 9 bits.

TACTL \rightarrow 

TASSELx \rightarrow Seleciona o sinal de clock que incrementará o contador em TAR.

x=0 \rightarrow seleciona o clock TACLK (externo)

x=1 \rightarrow seleciona o clock ACLK (interno)

x=2 \rightarrow seleciona o clock SMCLK (interno)*

x=3 \rightarrow seleciona o clock INCLK (externo)

* indica o CLK que será utilizado na prova.

IDx \rightarrow Seleciona o divisor de clock. A entrada selecionada dividirá o clock selecionado por TASSELx e então incrementará o contador TAR.

x=0 \rightarrow Divide o CLK por 1

x=1 \rightarrow Divide o CLK por 2

x=2 \rightarrow Divide o CLK por 4

x=3 \rightarrow Divide o CLK por 8.

MCx \rightarrow Indica como será o modo de contagem do contador em TAR.

x=0 \rightarrow Contador parado.

x=1 \rightarrow Contar de 0 até (TACCR0)

x=2 \rightarrow contar de 0 até 0xFFFF (65 35)

x=3 \rightarrow contar de 0 até TACCR0 e depois de TACCR0 até 0.

TACL R → Zera o registrador TAR.

TAIE → Habilita uma chamada de interrupção

↳ Interrupt Enable

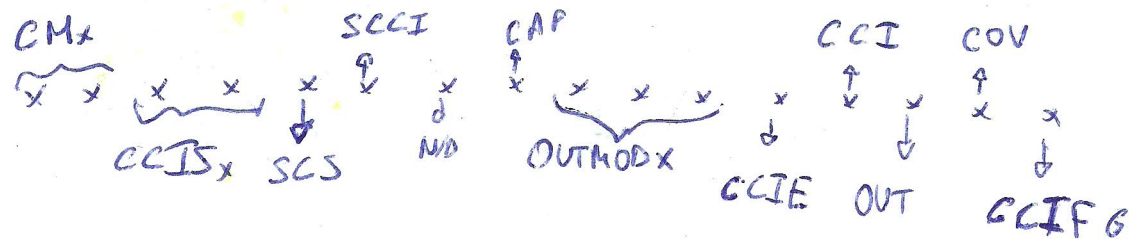
TAIEG → Flag de interrupção, é habilitada quando TAR termina a contagem, ou seja, conta de 0 até 0 novamente.

↳ Interruption flag

TACCRO → Registrador de 16 bits que determina o limite superior da contagem do registrador TAR em alguns modos de operação.

MCx = 1 a MCx = 3.

TACCTLX → Registrador de 16 bits que controlará o modo de captura e comparação vindos de TAR.



CMx → Seleção do modo de captura

OBS: Modo de **Captura**
CAP = 1

- x=00 não realiza capturas (CM-0)
- x=01 Captura bordo de subida (CM-1)
- x=10 Captura no bordo de descida (CM-2)
- x=11 Captura em ambas as bordas (CM-3)

CCISx → Seleção de entrada de captura/comparação

- x=00 CCIxA (CCIS-0)
- x=01 CCIxB (CCIS-1)
- x=10 GND (CCIS-2)
- x=11 VCC (CCIS-3)

SCS → Sincronização da entrada de **Captura**

- 0 Captura assíncrona
- 1 Captura Sincrona (SCS)

SCCI → Entrada sincronizada de captura/comparação. Esse sinal é sincronizado com o sinal EQUx e permite ler o estado de entrada de CCI (símbolo SSCI).

CAP → Seleção do modo de captura/comparação:

- 0 - modo de comparação
- 1 - modo de captura

OUTMODx - Seleção do modo de comparação

(Output) 000 - A saída recebe o valor do Bit OUT.

(Set) 001 - A saída é setada quando $TAR = TACCR1$, e não é zerada posteriormente.

(Toggle/reset) 010 - A saída é invertida quando $TAR = TACCR1$ e zerada quando $TAR = TACCR0$.

(Set/reset) 011 - A saída é setada quando $TAR = TACCR1$ e zerada quando $TAR = TACCR0$.

(Toggle) 100 - A saída é invertida quando $TAR = TACCR1$.

(Reset) 101 - A saída é zerada quando $TAR = TACCR1$.

(Toggle/set) 110 - A saída é invertida quando $TAR = TACCR1$ e setada quando $TAR = TACCR0$.

(Reset/set) 111 - A saída é zerada quando $TAR = TACCR1$ e setada quando $TAR = TACCR0$.

CCIE - Habilitação da interrupção de captura/comparação do canal.
0 - Interrupção desativada
1 - Interrupção habilitada (símbolo CCIE)

OUT - Estado do sinal de saída (OUTx) do canal.

COV - Indicador de overflow de captura, ou seja, uma segunda captura foi feita antes da leitura da primeira.

CCIFG - Sinalizador de interrupção de captura/comparação.

^{8 bits.}
P1IE → Habilita interrupção para a porta P1, o bit setado habilita a interrupção para o pino correspondente.

P1IES → Determina em qual bordo de transição do sinal habilita a flag de interrupção (P1IFG).
1 → Borda de descida 0 → Borda de subida.

OBS: Botão Solto → VDD, Botão pressionado → GND

- Bis-SR(GIE) → Deixará a CPU em modo de baixo consumo e levará para a função de interrupção quando uma das flags de interrupção for setada.