

# 数字电路与数字系统 第七章作业

191220080 马英硕

[7.4]

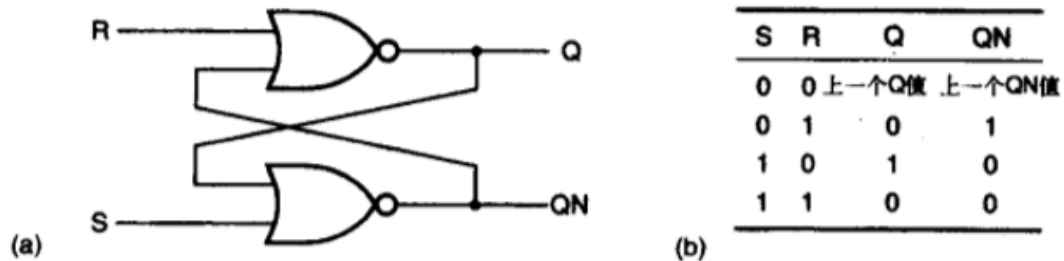
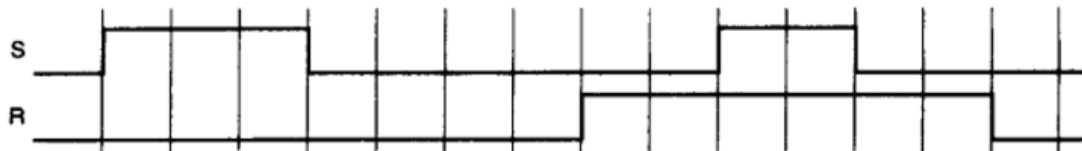
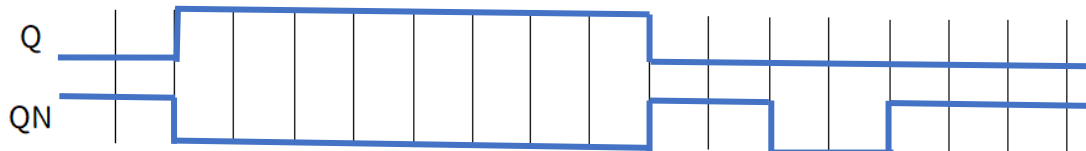


图7-5 S-R锁存器  
(a) 用或非门设计的电路 (b) 功能表

输入波形:



输出波形: (假设最初, Q=0, QN=1)



[7.6]

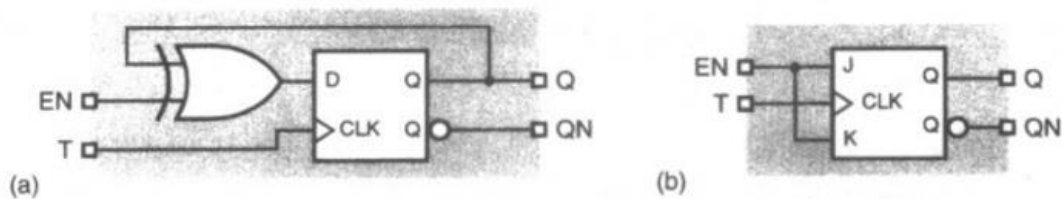


图7-34 具有使能端的T触发器的可能电路  
(a) 使用D触发器 (b) 使用J-K触发器

下面用 T 触发器构造:



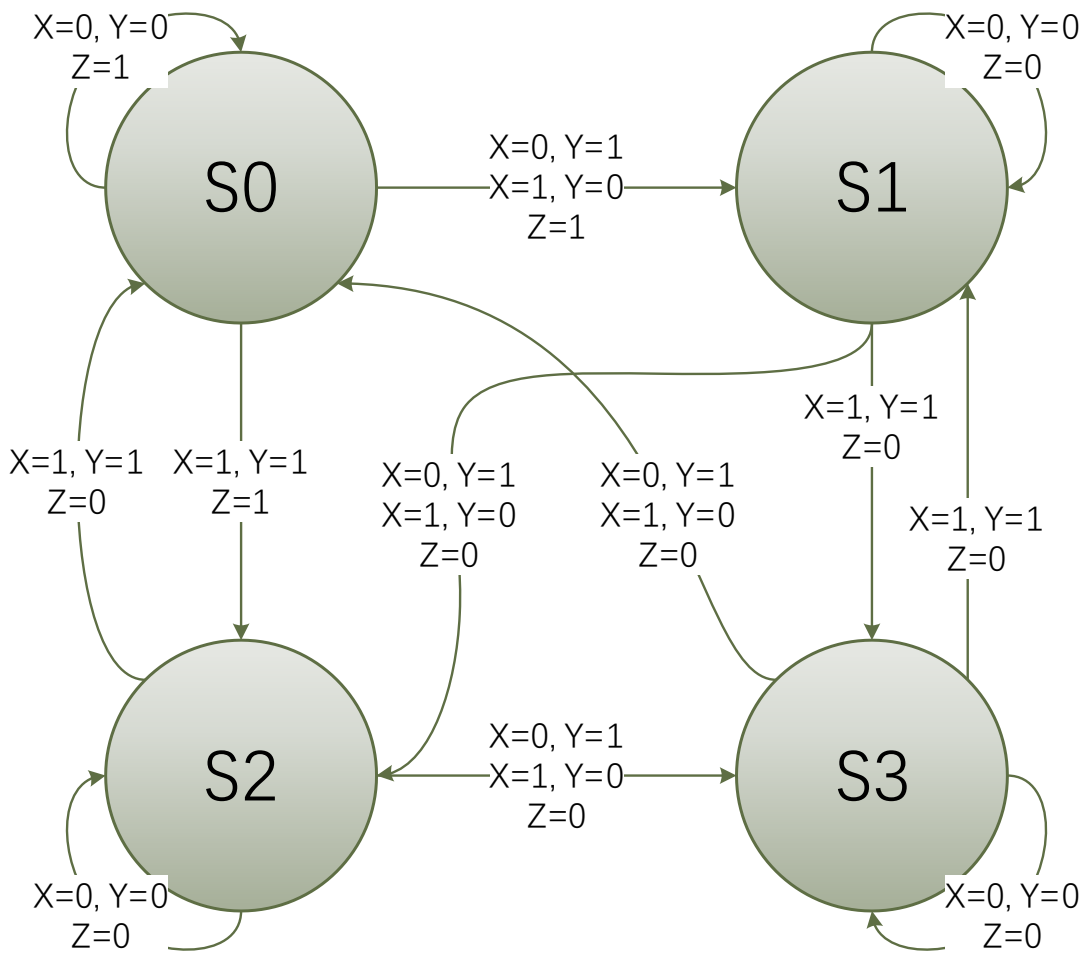
5、得到状态/输出表

状态名	S	X	
		0	1
A	00	10 (C), 1	11 (D), 1
B	01	10 (C), 0	10 (C), 0
C	10	00 (A), 1	01 (B), 1
D	11	10 (C), 1	10 (C), 1
	Q1Q2	Q1*Q2*, Z	

[7.15]

表7-9 “1” 计数器的状态和输出表

含 义	S	XY				Z
		00	01	11	10	
没有接收到1 (模4)	S0	S0	S1	S2	S1	1
接收到1个1 (模4)	S1	S1	S2	S3	S2	0
接收到2个1 (模4)	S2	S2	S3	S0	S3	0
接收到3个1 (模4)	S3	S3	S0	S1	S0	0
		S*				



[7.18]

分析图X7-18中的时钟同步状态机，写出激励方程、激励/转移表以及状态/输出表（状态 $Q_2Q_1Q_0 = 000 \sim 111$ 使用状态名A~H）。

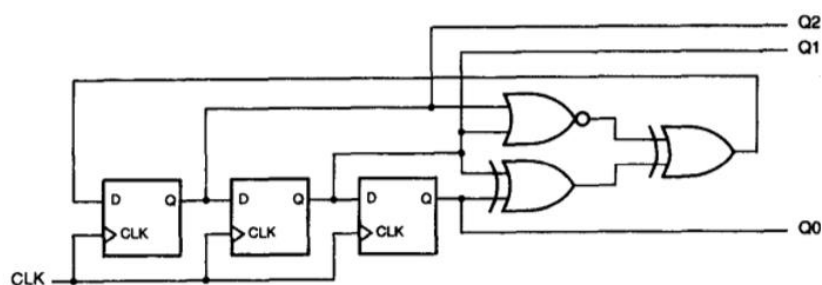


图 X7-18

1、激励方程

$$D_0 = Q_1$$

$$D_1 = Q_2$$

$$D_2 = (Q_2 + Q_1)' \text{ xor } (Q_1 \text{ xor } Q_0), \text{ 经卡诺图化简可得:}$$

$$D_2 = Q_2'Q_0' + Q_2Q_1Q_0' + Q_2Q_1'Q_0$$

2、状态方程:

$$Q_0^* = Q_1$$

$$Q_1^* = Q_2$$

$$Q_2^* = Q_2'Q_0' + Q_2Q_1Q_0' + Q_2Q_1'Q_0$$

3、激励/转移表

状态名	Q2	Q1	Q0	$Q_2^*$	$Q_1^*$	$Q_0^*$
A	0	0	0	1	0	0
B	0	0	1	0	0	0
C	0	1	0	1	0	1
D	0	1	1	0	0	1
E	1	0	0	0	1	0
F	1	0	1	1	1	0
G	1	1	0	1	1	1
H	1	1	1	0	1	1

4、状态/输出表

状态名	S	$S^*$
A	000	100 (E)
B	001	000 (A)
C	010	101 (F)
D	011	001 (B)
E	100	010 (C)
F	101	110 (G)
G	110	111 (H)
H	111	011 (D)
	$Q_2Q_1Q_0$	$Q_2^*Q_1^*Q_0^*$

[7.19]

分析图X7-19中的时钟同步状态机，写出激励方程、激励/转移表以及状态/输出表（状态Q1Q2Q3 = 000~111使用状态名A~H）。

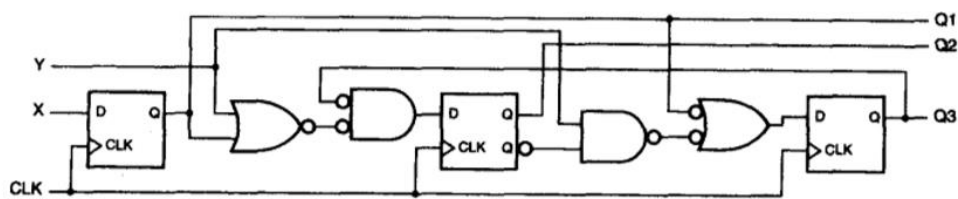


图 X7-19

1、激励方程

$$D1 = X$$

$$D2 = Q3' \cdot (Q1 + Y)$$

$$D3 = Q1' + ((Y \cdot Q2')')' = Q1' + Y \cdot Q2'$$

2、状态方程:

$$Q1^* = X$$

$$Q2^* = Q3' \cdot (Q1 + Y)$$

$$Q3^* = Q1' + Y \cdot Q2'$$

3、激励/转移表

X	Y	Q1	Q2	Q3	Q1*	Q2*	Q3*
0	0	0	0	0	0	0	1
0	0	0	0	1	0	0	1
0	0	0	1	0	0	0	1
0	0	0	1	1	0	0	1
0	0	1	0	0	0	1	0
0	0	1	0	1	0	0	0
0	0	1	1	0	0	1	0
0	0	1	1	1	0	0	0
0	1	0	0	0	0	1	1
0	1	0	0	1	0	0	1
0	1	0	1	0	0	1	1
0	1	0	1	1	0	0	1
0	1	1	0	0	0	1	1
0	1	1	0	1	0	0	1
0	1	1	1	0	0	1	0
0	1	1	1	1	0	0	0
1	0	0	0	0	1	0	1
1	0	0	0	1	1	0	1
1	0	0	1	1	1	0	1
1	0	1	0	0	1	1	0
1	0	1	0	1	1	0	0
1	0	1	1	0	1	1	0

1	0	1	1	1	1	0	0
1	1	0	0	0	1	1	1
1	1	0	0	1	1	0	1
1	1	0	1	0	1	1	1
1	1	0	1	1	1	0	1
1	1	1	0	0	1	1	1
1	1	1	0	1	1	0	1
1	1	1	1	0	1	1	0
1	1	1	1	1	1	0	0

#### 4、状态/输出表

状态名	S	XY			
		00	01	10	11
A	000	001(B)	011(D)	101(F)	111(H)
B	001	001(B)	001(B)	101(F)	101(F)
C	010	001(B)	011(D)	101(F)	111(H)
D	011	001(B)	001(B)	101(F)	101(F)
E	100	010(C)	011(D)	110(G)	111(H)
F	101	000(A)	001(B)	100(E)	101(F)
G	110	010(C)	010(C)	110(G)	110(G)
H	111	000(A)	000(A)	100(E)	100(E)
	$Q_1Q_2Q_3$	$Q_1^*Q_2^*Q_3^*$			

[7.20]

分析图X7-20中的时钟同步状态机。写出激励方程、激励/转移表以及状态/输出表（状态 $Q_1Q_2 = 00 \sim 11$ 使用状态名A~D）。

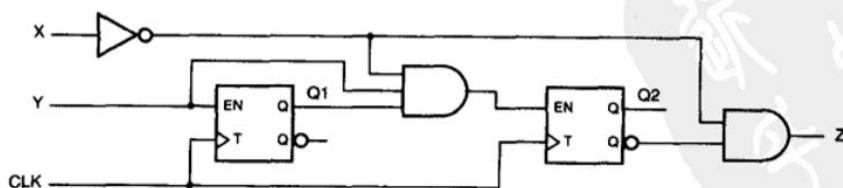


图 X7-20

#### 1、激励方程

$$D1 = Y$$

$$D2 = X'YQ1$$

#### 2、状态方程 & 输出方程：

$$Q1^* = Y$$

$$Q2^* = X'YQ1$$

$$Z = X'Q2'$$

3、激励/转移表

X	Y	Q1	Q2	Q1*	Q2*	Z
0	0	0	0	0	0	1
0	0	0	1	0	0	0
0	0	1	0	0	0	1
0	0	1	1	0	0	0
0	1	0	0	1	0	1
0	1	0	1	1	0	0
0	1	1	0	1	1	1
0	1	1	1	1	1	0
1	0	0	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	0	0	0
1	0	1	1	0	0	0
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	1	0	0

4、状态/输出表

状态名	S	XY			
		00	01	10	11
A	00	00(A), 1	10(C), 1	00(A), 0	10(C), 0
B	01	00(A), 0	10(C), 0	00(A), 0	10(C), 0
C	10	00(A), 1	11(D), 1	00(A), 0	10(C), 0
D	11	00(A), 0	11(D), 0	00(A), 0	10(C), 0
	Q1Q2	Q1*Q2*, Z			

[7.43]

假设用带有高态有效的C输入D触发器来设计结构如图7-35所示的时钟同步状态机。要使下一状态正常，下面的时间参数之间应该满足什么关系？

- $t_{Fmin}, t_{Fmax}$  下一状态逻辑的最小和最大传播延迟。
- $t_{CQmin}, t_{CQmax}$  D锁存器从时钟触发到产生输出的最小和最大延迟。
- $t_{DQmin}, t_{DQmax}$  D锁存器从输入数据到产生输出的最小和最大延迟。
- $t_{setup}, t_{hold}$  D锁存器的建立和保持时间。
- $t_H, t_L$  时钟的高电平和低电平持续时间。

下一状态 = F (当前状态, 输入)  
输出 = G (当前状态, 输入)

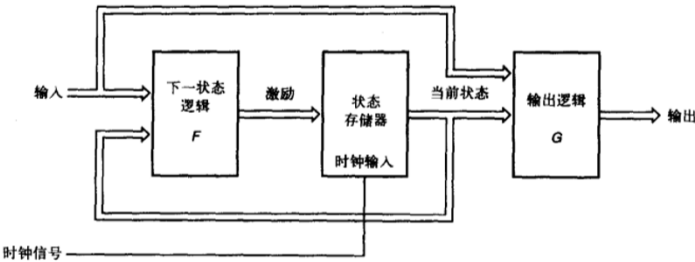


图7-35 时钟同步状态机结构 (Mealy机)

- ① 时钟信号激励存储器（D 锁存器）时，要使运转稳定，应该尽量维持时钟高低电平持续时间维持在一个比较长的水平。从激励到产生输出，最大延迟

$$t_{1max} = t_{CQmax} + t_{DQmax}$$

- ② 时钟周期：

$$t_{cycle} = t_H + t_L$$

- ③ 理论上，应该有：

- $t_{DQmax} > t_{CQmax} > t_{setup}$ ，因为只有时钟上升沿时 D 锁存器才能输入数据；
- $t_{cycle} = t_H + t_L > t_{setup} + t_{hold}$ ，应该确保 D 锁存器能完成一次锁存；
- $t_H + t_L = t_{cycle} > t_{1max} + t_{Fmax} = t_{CQmax} + t_{DQmax} + t_{Fmax}$   
应该同时确保时钟和输入有效，且下一状态逻辑一定能传到 D 触发器。

[7.44]

首先定义如下状态：

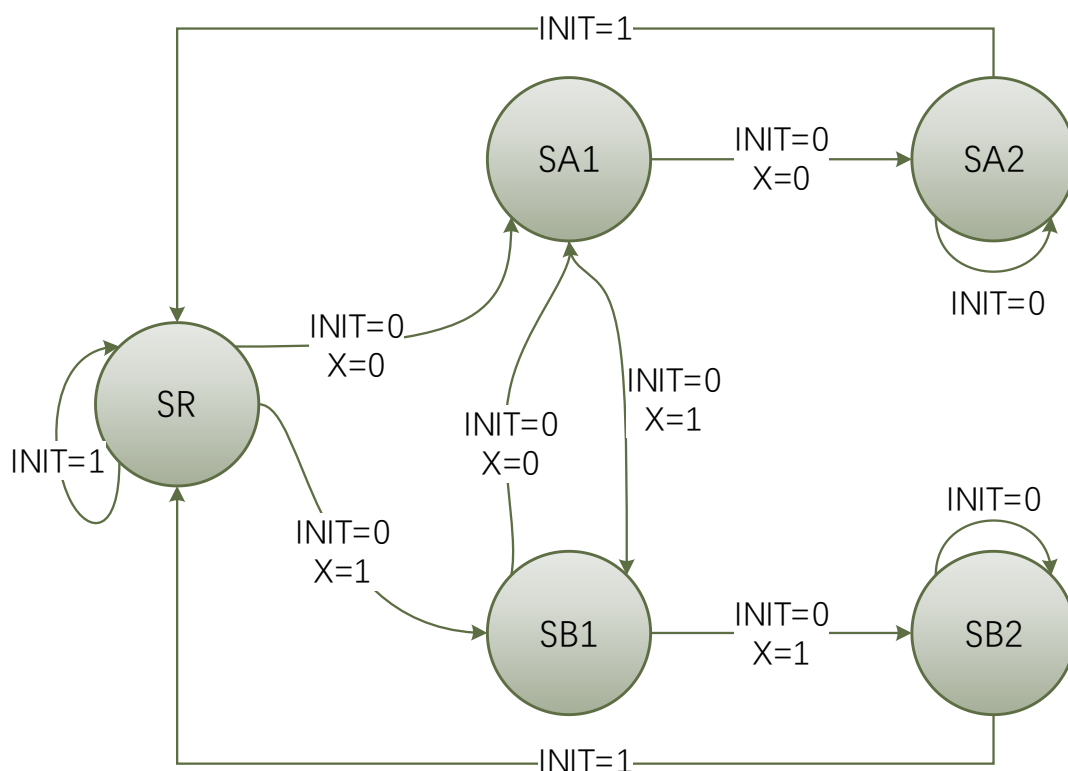
SR: INIT=1; 此时 Z=0。

SA1: INIT=0 且 X 连续 1 个时钟触发沿为 0; 此时 Z=0。

SA2: INIT=0 且 X 连续 2 个时钟触发沿为 0; 此时 Z=1。

SB1: INIT=0 且 X 连续 1 个时钟触发沿为 1; 此时 Z=0。

SB2: INIT=0 且 X 连续 1 个时钟触发沿为 1; 此时 Z=1。





[7.46]

用D触发器设计一个时钟同步状态机，它的状态/输出表如表X7-46所示。使用2个状态变量（Q1和Q2），状态赋值为A=00，B=01，C=11，D=10。

表 X7-46

S	X		Z
	0	1	
A	B	D	0
B	C	B	0
C	B	A	1
D	B	C	0
	S*		

解：

状态名	S	X	
		0	1
A	00	01, 0	10, 0
B	01	11, 0	01, 0
C	11	01, 1	00, 1
D	10	01, 0	11, 0
	$Q_1Q_2$	$Q_1^*Q_2^*, Z$	

$$Q_1^* = Q_1'Q_2'X + Q_1'Q_2X' + Q_1Q_2'X = Q_1'Q_2X' + Q_2'X$$

$$Q_2^* = X' + Q_1'Q_2X + Q_1Q_2'X = X' + Q_1'Q_2 + Q_1Q_2'$$

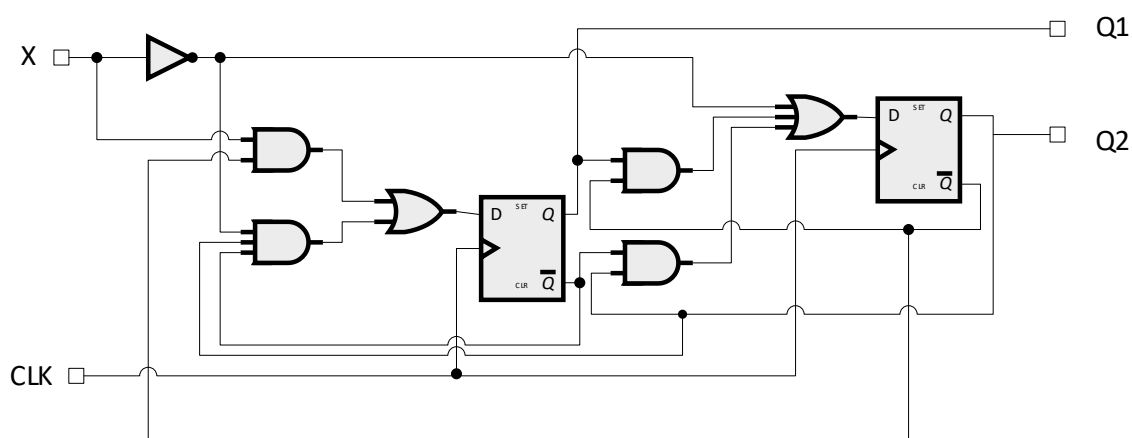
D 触发器特征方程：  $Q^* = D$

$$D_1^* = Q_1'Q_2'X + Q_1'Q_2X' + Q_1Q_2'X = Q_1'Q_2X' + Q_2'X$$

$$D_2^* = X' + Q_1'Q_2X + Q_1Q_2'X = X' + Q_1'Q_2 + Q_1Q_2'$$

一共 4 个状态，选择 2 个 D 触发器。

所以设计电路如下：



[7.47]

表7-5 例子问题的状态和输出表

S	AB				
	00	01	11	10	Z
INIT	A0	A0	A1	A1	0
A0	OK0	OK0	A1	A1	0
A1	A0	A0	OK1	OK1	0
OK0	OK0	OK0	OK1	A1	1
OK1	A0	OK0	OK1	OK1	1
S*					

用表7-6中的最简状态赋值和D触发器，写出状态表7-5的新转移表，并推导出最小成本激励和输出方程。将这里得到的激励和输出逻辑的成本（用1个两级的“与-或”电路实现）与7.4.4节方框中的方程进行比较。

表7-6 表7-5中状态机的可能状态赋值

状态名	赋值			
	最简单的Q1~Q3	分解的Q1~Q3	单热点的Q1~Q5	准单热点的Q1~Q4
INIT	000	000	00001	0000
A0	001	100	00010	0001
A1	010	101	00100	0010
OK0	011	110	01000	0100
OK1	100	111	10000	1000

?? 这个最简状态赋值原来是“最简单的 Q1~Q3”

OK.....

那么状态转移表如下：

状态名	S	AB				Z
		00	01	11	10	
INIT	000	001	001	010	010	0
A0	001	011	011	010	010	0
A1	010	001	001	100	100	0
OK0	011	011	011	100	010	1
OK1	100	001	011	100	100	1
	Q1Q2Q3	Q1*Q2*Q3*				

我们考虑未用状态为无关项（最小成本法），未用状态 3 个，无关项一共有 12 个，则：

$$Q1^* = AB(Q1 + Q2) + AB'(Q1'Q2Q3' + Q1)$$

经过卡诺图化简（在草稿纸上完成了），融合 D 触发器的特征方程，得

$$D1^* = Q1^* = AQ3'(Q1 + Q2) + ABQ2Q3$$

Q2\*的直接表达式就不写出了，在纸上卡诺图化简得：

$$D2^* = Q2^* = Q1'Q2'A + Q2'Q3 + Q3A' + Q3B' + Q1Q3'A'B$$

同理，

$$D3^* = Q3^* = A'$$

$$Z = Q1 + Q2Q3$$

无关状态 101, 110, 111 可能会引起 Z 的错误。输入为 00 次态分别为 011, 011, 011，系统可以自启动。只要修正电路，得 $Z = Q1'Q2Q3 + Q1Q2'Q3'$

而 7.4.4 节方程是

**最小成本解法**

如果要推导最小成本激励方程，那么未用状态的下一状态项就应标为“无关”项。由此得到的激励方程比以前的激励方程要简单些：

$$D1 = 1$$

$$D2 = Q1 \cdot Q3' \cdot A' + Q3 \cdot A + Q2 \cdot B$$

$$D3 = A$$

在最小成本输出函数中，对应于未用状态的Z值也为“无关”项。于是，这就导致输出函数更加简单， $Z = Q2$ 。(有“无关项”的图形法化简的内容在DDPPonline的Min.2节中。)

这个方框内的方程一共需要 2 个 2 输入与门，1 个 3 输入与门和 1 个 3 输入或门；  
上面的方程：

$$D1^* = Q1^* = AQ1Q3' + AQ2Q3' + ABQ2Q3$$

$$D2^* = Q2^* = Q1'Q2'A + Q2'Q3 + Q3A' + Q3B' + Q1Q3'A'B$$

$$D3^* = Q3^* = A'$$

$$Z = Q1'Q2Q3 + Q1Q2'Q3'$$

一共需要 3 个 2 输入与门，5 个 3 输入与门，2 个 4 输入与门，1 个 2 输入或门，1 个 3 输入或门，1 个 5 输入或门。成本差距比较大。

[7.48]

用“准单热点”状态赋值法重做练习题7.47。

状态转移表如下：

状态名	S	AB				Z
		00	01	11	10	
INIT	0000	0001	0001	0010	0010	0
A0	0001	0100	0100	0010	0010	0
A1	0010	0001	0001	1000	1000	0
OK0	0100	0100	0100	1000	0010	1
OK1	1000	0001	0100	1000	1000	1
	$Q1Q2Q3Q4$	$Q1^*Q2^*Q3^*Q4^*$				

我们考虑未用状态为无关项（最小成本法），未用状态 11 个，无关项一共有 44 个，则：

$$D1^* = Q1^* = (Q1 + Q2 + Q3)AB + (Q1 + Q3)AB' = Q1A + Q3A + Q2AB$$

$$D2^* = Q2^* = (Q1 + Q2 + Q4)A'B + (Q2 + Q4)A'B' = Q1A'B + Q2A' + Q4A'$$

$$D3^* = Q3^* = Q1'Q2'Q3'A + Q2AB'$$

$$D4^* = Q4^* = Q1'Q2'Q4'A' + Q1A'B'$$

$$Z = Q1 + Q2$$

无关状态可能会引起 Z 的错误。修正电路，得  $Z = Q1'Q2Q3'Q4' + Q1Q2'Q3'Q4'$

### 最小成本解法

如果要推导最小成本激励方程，那么未用状态的下一状态项就应标为“无关”项。由此得到的激励方程比以前的激励方程要简单些：

$$D1 = 1$$

$$D2 = Q1 \cdot Q3' \cdot A' + Q3 \cdot A + Q2 \cdot B$$

$$D3 = A$$

在最小成本输出函数中，对应于未用状态的Z值也为“无关”项。于是，这就导致输出函数更加简单， $Z = Q2$ 。(有“无关项”的图形法化简的内容在DDPPonline的Min.2节中。)

这个方框内的方程一共需要 2 个 2 输入与门，1 个 3 输入与门和 1 个 3 输入或门；

上面的方程里：

$$D1^* = Q1^* = (Q1 + Q2 + Q3)AB + (Q1 + Q3)AB' = Q1A + Q3A + Q2AB$$

$$D2^* = Q2^* = (Q1 + Q2 + Q4)A'B + (Q2 + Q4)A'B' = Q1A'B + Q2A' + Q4A'$$

$$D3^* = Q3^* = Q1'Q2'Q3'A + Q2AB'$$

$$D4^* = Q4^* = Q1'Q2'Q4'A' + Q1A'B'$$

$$Z = Q1'Q2Q3'Q4' + Q1Q2'Q3'Q4'$$

一共需要 4 个 2 输入与门，4 个 3 输入与门，4 个 4 输入与门，2 个 3 输入或门，3 个 2 输入或门。

[7.54]

重新设计表7-11中的组合锁，按照格雷码的顺序对编码状态进行赋值（A~H=000, 001, 011, 010, 110, 111, 101, 100）。将这里得到的“与-或”形式的激励方程的成本，与课本中推得的方程进行比较。

表7-11 组合锁的状态和输出表

含 义	S	X	
		0	1
起始	A	B,01	A,00
接收到0	B	B,00	C,01
接收到01	C	B,00	D,01
接收到011	D	E,01	A,00
接收到0110	E	B,00	F,01
接收到01101	F	B,00	G,01
接收到011011	G	E,00	H,01
接收到0110111	H	B,11	A,00
		S*,UNLK HINT	

表7-12 组合锁的转移/激励表

Q1Q2Q3	X	
	0	1
000	001,01	000,00
001	001,00	010,01
010	001,00	011,01
011	100,01	000,00
100	001,00	101,01
101	001,00	110,01
110	100,00	111,01
111	001,11	000,00
		Q1*Q2*Q3*,UNLK HINT

转移/激励表如下:

状态名	S	X	
		0	1
A	000	001, 01	000, 00
B	001	001, 00	011, 01
C	011	001, 00	010, 01
D	010	110, 01	000, 00
E	110	001, 00	111, 01
F	111	001, 00	101, 01
G	101	110, 00	100, 01
H	100	001, 11	000, 00
	$Q_1Q_2Q_3$	$Q_1^*Q_2^*Q_3^*$ , UNLK HINT	

$$D1^* = Q1^* = Q1'Q2Q3'X' + Q1Q2'Q3 + Q1Q2X$$

$$D2^* = Q2^* = Q1'Q3X + Q1'Q2Q3'X' + Q1Q2Q3'X + Q1Q2'Q3X'$$

$$D3^* = Q3^* = Q1Q2 + Q1'Q2'Q3 + Q2'Q3'X' + Q1'Q3X'$$

激励方程一共需要 1 个 2 输入与门, 6 个 3 输入与门, 4 个 4 输入与门, 1 个 3 输入或门, 2 个 4 输入或门。总共是 1 个 2 输入门, 7 个 3 输入门, 6 个 4 输入门。

课本上表 7-11 组合锁的特征方程:

$$D1 = Q1 \cdot Q2' \cdot X + Q1' \cdot Q2 \cdot Q3 \cdot X' + Q1 \cdot Q2 \cdot Q3'$$

$$D2 = Q2' \cdot Q3 \cdot X + Q2 \cdot Q3' \cdot X$$

$$D3 = Q1 \cdot Q2' \cdot Q3' + Q1 \cdot Q3 \cdot X' + Q2' \cdot X' + Q3' \cdot Q1' \cdot X' + Q2 \cdot Q3' \cdot X$$

一共需要 1 个 2 输入与门, 8 个 3 输入与门, 1 个 4 输入与门, 1 个 2 输入或门, 1 个 3 输入或门, 1 个 5 输入或门。总共是 2 个 2 输入门, 9 个 3 输入门, 1 个 4 输入门, 1 个 5 输入门。

成本类似。