

## 杨宇

求职意向：嵌入式开发工程师

年龄：23岁

性别：男

籍贯：江苏淮安

工作年限：应届生

联系电话：18019059076

联系邮箱：rainbowseeker9@163.com



## 教育背景

2023-09 ~ 至今

厦门大学 (985)

人工智能 (硕士)

2019-09 ~ 2023-06

东华大学 (211)

卓越自动化 (本科)

专业成绩：本科 GPA: 4.50/5.0 (前2%, 保研), 硕士 GPA: 3.55/4.0; 英语能力: CET-4: 583, CET-6: 480.

## 技能特长

**编程语言:** 熟练掌握 C98 (熟悉链表、队列、栈等基本数据结构), C++11 (熟悉多线程、同步机制以及智能指针等现代特性); Python (PyTorch/TensorFlow 模型训练), Matlab (Simulink 算法仿真与代码生成), Shell (自动化脚本编写);

**软件技能:** 熟练使用 ROS1/2, CMake, Git, GCC, Docker 等工具以及 VSCode, Keil, CLion, Cursor, CubeMX 等开发软件;

**硬件接口:** 熟练掌握 STM32/GD32/CH32 以及 Jetson/RPi/RK3588 等开发板, 熟悉 UART/SPI/I2C/USB/CAN/TCP 等通信协议;

**操作系统:** 熟悉 Linux 字符设备驱动开发和内核裁剪, 熟练掌握 RTOS 移植与应用开发 (FreeRTOS, RT-Thread,  $\mu$ COS-III 等)。

## 实习经验

2025-05 ~ 2025-08

深圳市其域创新科技有限公司

嵌入式实习生

**技术栈:** GD32 (RT-Thread)、CMake、UART (DMA+IDLE)、PPS (TIMER)、SPI、BootLoader、ROS1 (PB+MQTT)

- 基于 CMake 与 Kconfig 搭建多目标 (L2/F4) 构建系统, 集成 GCC 交叉编译工具链实现自动化 ELF 生成与 JLink 烧录**流水线**;
- 基于 DMA+IDLE 与 FIFO 开发 UART 不定长**非阻塞**数据收发驱动, 结合**数据字典**和 Poll 机制实现设备参数的读写及触发回调;
- 主从 TIMER 级联实现 PPS 信号的硬件直出与高精度时间戳获取, 通过 EXTI 与**工作队列**驱动传感器数据的采集与时标绑定上报;
- 基于 FAL 抽象层与 Ymodem 协议开发精简 Bootloader 固件, 支持双 Bank **安全升级**与启动完整性检验, 固件体积低至 12KB;
- 设计 MAVROS 消息到 Protobuf 格式的协议转接器 (高效**序列化** ROS1 话题数据), 并通过 MQTT 将话题可靠发布至 Broker。

## 项目经验

2024-07 ~ 2025-04

多无人机协同搬运

负责人

**技术栈:** Matlab Simulink (Embedded Coder)、ROS2 (C++/CMake/Python/Shell/DDS)、PX4 (NuttX)、Gazebo

- 构建多机搬运动力学模型、设计鲁棒 ESO 控制器, 完成 SIL 仿真验证及跨平台 MISRA-C 代码生成 (兼容 ARM64/x86\_64);
- 建立 Gazebo **高保真线缆**物理模型, 搭建基于 PX4、ROS2、Gazebo 的一体化 SIL 测试平台, 支持从 HIL 到 SIL 的无缝切换;
- 开发**运动控制**、**抓手优化**、数据采集等 6 个功能节点, 通过 launch 脚本实现多节点协同配置, 提升系统的模块化与可扩展性;
- 完成算法在边缘设备 LubanCat4 上的嵌入式部署, 实现室内环境多机协同搬运系统**全流程**闭环验证, 平均位置误差低至 8cm;

**成果输出:** 相关技术方案与算法创新已整理为论文被 **IROS 2025** (一作) 接收, 项目代码开源: [link](#), 算法及实物展示视频: [link](#)。

2023-09 ~ 2024-06

国家军科委重点项目

核心成员

**技术栈:** uboot、RT-Linux、Buildroot、M1394B 平台驱动、uORB 中间件、pthread 多线程

- 适配 uboot 并解决设备树内存映射、网卡驱动异常等问题; 定制轻量化 Buildroot 文件系统, 集成 NFSv3 服务并支持 C++17;
- 构建高实时性 Linux 内核, 通过模块和**驱动裁剪**实现 3.9MB 压缩镜像, 集成 PREEMPT\_RT 补丁达成 cyclicttest 平均延迟 20 $\mu$ s;
- 开发 FPGA 和 M1394B 总线的内核平台设备驱动, 通过 mmap 映射硬件缓冲区实现数据的**零拷贝**传输, 带宽利用率可达 80%;
- 搭建 HIL 实时仿真平台, 基于 uORB 消息中间件与 pthread 优先级**抢占式**多线程架构, 实现高效的线程间通信与顺序任务调度。

2021-03 ~ 2021-08

第十六届智能汽车竞赛

队长

**技术栈:** CH32 (RT-Thread)、SD/FATFS (DMA+Sem)、机器视觉 (边界检测+元素识别)、SPI (EXTI)、PID-IMU

- 基于 RTT 构建**多任务**系统架构, 结合优先级与同步锁机制, 实现赛道识别、底盘控制、交互菜单及日志管理等任务的并发调度;
- 基于 DMA 与 Sem 实现 SD/FATFS **阻塞**读写驱动, 通过环形缓冲与**满扇区**写入策略优化 IO 性能, 实测持续写入速率  $\geq 3$ MB/s;
- 开发基于多传感器融合的赛道元素识别库, 支持十字/圆环/三岔口等 6 类元素识别与动态**边界拟合**, 单帧灰度处理耗时  $< 3.8$ ms;
- 设计基于 SPI+EXTI **中断同步**的双核协同控制策略, 结合增量式 PID-IMU 融合控制算法, 提升全向麦轮平台动态响应精度 30%。

## 荣誉证书

曾获第十六届智能汽车竞赛**国家级一等奖**, 电子设计竞赛**国家级二等奖**, 数学竞赛**国家级三等奖**, 数学建模竞赛市二等奖, 同祺奖学金, 周承佑奖学金, 东华大学学习优秀奖, 社会工作优秀奖, 东华大学优秀毕业生等。