

Hw4

4.16.1. 有流水线, 周期长度取大于单状态最长时间 $clk=350ps$

无流水线, 考虑单周期情况: $clk = 150 + 350 + 150 + 300 + 200 = 1250ps$

4.16.2. 如果只有一条 ld 指令, 那有流水线为 $350 \times 5 = 1750ps$, 无流水线为 $1250ps$

如果是有多条指令, 对其中一条 ld 指令有流水线时应只有 $350ps$ (不考虑相关)

4.16.3. 分解 ID 阶段, 这样 $clk = 300ps$.

4.23.1. 对 cycle time, 如果 EX 或 MEM 是执行时间最长的阶段, 合并后, EX 及 MEM 时延反而减少那么 cycle time 减少。

相反, 如果合并后, EX 及 MEM 时延超过了原来的周期, 则 cycle time 增加。

4.23.2. improve: 对于 ld 后紧跟的 ALU 指令, 这种改进可以防止因为数据相关而导致的流水线暂停

4.23.3. degrade: load/store 移除了寄存器偏移寻址, 可能会导致指令数目的增多, 毕竟要得到其地址

可能需 addi, subi 等操作协助, 这样程序总时间反而可能延长