						Matrikelnummer und Adresse eintragen, sonst keine Bearbeitung möglich.
Posta	anschrift	FernUr	niversität	, D-58084	l Hagen	
Nam	e, Vorna	me				
Straß	Se, Nr.					

FERNUNIVERSITÄT EINGANG



Bitte direkt zurück an: **FERNUNIVERSITÄT** D-58084 Hagen

Fakultät für Mathematik und Informatik

Kurs: 1608 "Computersysteme I"

Kurseinheit: 04

Einsendeaufgaben

Hinweise zur Bearbeitung

- 1. Bei jeder Aufgabe bzw. Teilaufgabe ist die erreichbare Punktzahl vermerkt.
- 2. Tragen Sie Ihre Lösungen in die vorgegebenen Lösungsfelder ein (sofern vorhanden).
- 3. Für Ergänzungen benutzen Sie bitte Papier im Format DIN A4.
- 4. Schreiben Sie deutlich. Schreiben Sie auf jedes Blatt Ihren Namen und Matrikelnummer.
- 5. Numerieren Sie Ihre Lösungsblätter.6. Schicken Sie sie komplett mit (grünem Deckblatt und "Korrekturbogen" geklammert zurück.
- 7. Kreuzen Sie bitte in der Zeile "bearbeitet" die von Ihnen bearbeiteten Aufgaben an

Letzter Einsendetag

29. Mai 2012 15:00 Uhr

Aufgabe	1	2	3	4	5	6	Summe
pearbeitet							
erreichte Punktzahl							

Datum:	Korrektor:

©2012 FernUniversität in Hagen - Alle Rechte vorbehalten -

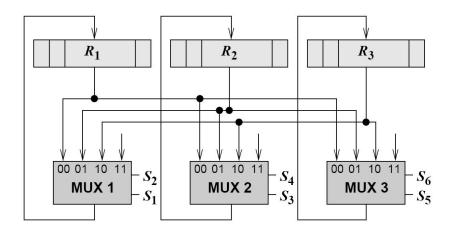
01608-4-04-A 1

Will Aufgabenstellung bitte nicht einschlicken!

Kurs 01608 Computersysteme I Einsendeaufgaben zu Kurseinheit 4

Aufgabe 1 (14 Punkte)

Gegeben ist das nachfolgend abgebildete Operationswerk, welches drei Register beinhaltet. Jedes Register besitzt eine Wortbreite von n Bit. Beim Eintreffen eines (nicht eingezeichneten) Taktsignals übernehmen die Register die Werte an ihren Eingängen. Dabei können Sie davon ausgehen, dass die Register aus Master-Slave-Flipflops aufgebaut sind, d.h. die Ein- und Ausgänge sind voneinander entkoppelt.



Überprüfen sie, welche der nachfolgenden Aussagen korrekt sind (je 2P):

- a) Das Schaltwerk ermöglicht den Tausch der Inhalte einer beliebigen Kombination zweier Register.
- b) Werden alle Multiplexer gleich angesteuert ($S_1 = S_3 = S_5$ und $S_2 = S_4 = S_6$), so geht bei Eintreffen eines Taktsignals in jedem Fall der gespeicherte Wert von einem Register verloren. Die restlichen Werte werden in andere Register übertragen.
- c) In den Registern des Operationswerks können $3 \cdot 2^n$ verschiedene Werte gespeichert werden.

- d) Angenommen, zu einem Zeitpunkt t sind in den drei Registern drei unterschiedliche Dualzahlen gespeichert. Die drei Multiplexer können nur mit '00', '01' oder '10' angesteuert werden. In diesem Fall kann das Schaltwerk 27 verschiedene Werte einnehmen.
- e) Solange $(S_1S_2 \vee S_3\overline{S_4} \vee \overline{S_5}S_6) \wedge (S_1\overline{S_2} \vee \overline{S_3}S_4 \vee S_5S_6) \wedge (\overline{S_1}S_2 \vee S_3S_4 \vee S_5\overline{S_6}) = 1$ gilt, ist sichergestellt, dass bei Eintreffen eines Taktsignals keine Information verloren geht, d.h. die Registerinhalte werden nur permutiert.
- f) Solange $(\overline{S_1}\,\overline{S_2} \vee \overline{S_3S_4} \vee \overline{S_5}\,\overline{S_6}) \wedge (S_1\overline{S_2} \vee S_3\overline{S_4} \vee S_5\overline{S_6}) \wedge (\overline{S_1}S_2 \vee \overline{S_3}S_4 \vee \overline{S_5}S_6) = 1$ gilt, ist sichergestellt, dass bei Eintreffen eines Taktsignals keine Information verloren geht, d.h. die Registerinhalte werden nur permutiert.
- g) Wird an den ungenutzten Multiplexereingängen der Ausgang eines vierten Registers R_4 angeschlossen, so kann bei geeigneter Ansteuerung der Multiplexer dessen Inhalt in die Register R_1 , R_2 und R_3 übertragen werden.

Aufgabe 2 (8 Punkte)

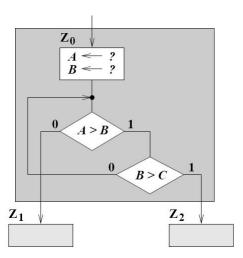
Wir betrachten weiterhin die Registerschaltung aus der vorigen Aufgabe.

Dimensionieren Sie einen Mikroprogrammspeicher, von dem aus zyklisch alle Permutationen der Registerinhalte der obigen Abbildung angesteuert werden.

- a) Geben Sie die minimale Wortbreite des Adressbusses an, der zur Ansteuerung des Mikroprogrammspeichers benötigt wird! (4P)
- b) Geben Sie die Wortbreite des Datenbusses des Mikroprogrammspeichers an! (4P)

Aufgabe 3 (12 Punkte)

Wir betrachten folgenden ASM-Block:



Stellen Sie fest, welche der folgenden Aussagen in Bezug auf den dargestellten ASM-Block zutreffend sind! (je 2P)

- a) Für A = B und B > C kommt das durch den ASM-Block beschriebene Schaltwerk von Zustand Z_0 in den Zustand Z_2 .
- b) Für A < B und B < C kommt das durch den ASM-Block beschriebene Schaltwerk von Zustand Z_0 in den Zustand Z_1 .
- c) Für A > B und B = C kommt das durch den ASM-Block beschriebene Schaltwerk von Zustand Z_0 in den Zustand Z_2 .
- d) Für A > B und $B \le C$ gibt es keinen Folgezustand. Das durch den ASM-Block beschriebene Schaltwerk ist verklemmt.
- e) Der dargestellte ASM-Block erfüllt die in Kurseinheit 4 eingeführte Regel 1.
- f) Der dargestellte ASM-Block erfüllt NICHT die in Kurseinheit 4 eingeführte Regel 1.

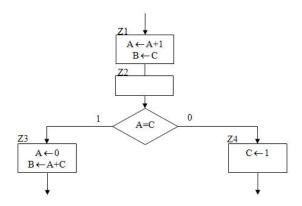
Aufgabe 4 (20 Punkte)

Welche der nachfolgenden Aussagen sind zutreffend? (je 2P)

- a) Der Systembus eines Prozessors besteht aus dem Datenbus, dem Adressbus und dem Steuerbus.
- b) Der Registersatz unterscheidet sich von einem Schreib-/Lesespeicher (RAM) dadurch, dass er mit auf dem Prozessor integriert ist.
- c) Unter einem Mikroprogramm versteht man jedes Maschinenprogramm, das von einem Prozessor ausführbar ist.
- d) Der Hauptspeicher eines Prozessors wird stets physikalisch unterteilt in einen Programmbereich, in dem die Befehle stehen, und einen Datenbereich.
- e) Mit Tristate-Treibern ist es durch einen hochohmigen Zustand möglich, Verbindungsleitungen von logischen Schaltelementen elektrisch zu trennen.
- f) Ebenso wie der Stackpointer ist auch der Stack ein Teil des Registersatzes.
- g) Das Übertragsbit (Carry-Flag) wird oftmals auch als Überlaufbit (Over-flow-Flag) bezeichnet.
- h) Unterbrechungen können sowohl prozessorinterne als auch prozessorexterne Quellen haben.
- i) Nach Eintreffen einer Unterbrechungsanforderung (Interrupt) wird die Programmbearbeitung in jedem Fall abgebrochen.
- j) Nach Abschluss der Holephase enthält das Befehlsregister den Maschinenbefehl, der unter der vom Programmzähler *PC* addressierten Speicherstelle aus dem Hauptspeicher ausgelesen wurde.

Aufgabe 5 (16 Punkte)

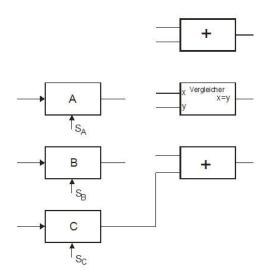
Nachfolgend ist ein Fragment aus einem ASM-Diagramm dargestellt:



Vor Eintritt in den Zustand Z_1 sei A=2 und C=2.

- a) Welchen Folgezustand nimmt das Schaltwerk nach dem Zustand \mathbb{Z}_2 ein? (2P)
- b) Welchen Folgezustand würde das Schaltwerk nach dem Zustand Z_1 einnehmen, wenn der Zustand Z_2 nicht vorhanden wäre? (2P)

c) Vervollständigen Sie das nachfolgende angegebene Operationswerk! Alle Register seien bereits mit dem Taktsignal verbunden. Die Addierer, der Vergleicher und die Verbindungsleitungen seien für die benötigte Wortbreite ausgelegt. Ein 0-Pegel an den Steuersignalen (S_A, S_B, S_C) bewirkt, dass der Takt ausgeblendet wird. Das am Eingang des Registers (Pfeil) liegende Datum wird dann nicht ins Register übernommen. (6P)



d) Geben Sie für das Operationswerk nach c) die für die Zustände Z_1, Z_2, Z_3 und Z_4 benötigten Steuervektoren an! (6P)

Aufgabe 6 (30 Punkte)

Entwerfen Sie ein komplexes Schaltwerk, das zwei vorzeichenlose k-Bit Dualzahlen miteinander multipliziert. Der Multiplikand und der Multiplikator seien bereits in zwei Registern MD bzw. MR des Operationswerkes gespeichert. Zum Entwurf des komplexen Schaltwerkes stehen Ihnen Register, Schaltnetze zum Schieben der Register MD und MR um eine Stelle nach rechts oder links und ein Addierschaltnetz zur Verfügung. Außerdem seien Schaltnetze für die Abfrage der vom Hardware-Algorithmus benötigten Bedingungen vorhanden. Das Ergebnis der Multiplikation soll in einem Register Y gespeichert und an dessen Ausgang ausgegeben werden. Die Multiplikation wird durch eine '1' am Eingang START gestartet. Eine '1' am Ausgang DONE soll einen Taktzyklus lang anzeigen, dass das Produkt berechnet ist und am Ausgang Y anliegt.

- a) Skizzieren Sie ein ASM-Diagramm für ein Moore-Schaltwerk, das die Multiplikation mit möglichst geringer Anzahl an Taktzyklen ausführt! (10P)
 - Hinweis: Beachten Sie dabei, dass man den Registerinhalt von *Y* NICHT schieben kann! Benutzen Sie an die aus der Schule bekannte Multiplikations-Methode!
- b) Skizzieren Sie ein Operationswerk, mit dem der in Teilaufgabe a) angegebene Hardware-Algorithmus implementiert werden kann. (10P)
- c) Für welche Wortbreiten müssen die Register *MD*, *MR*, *Y* und das Addierschaltnetz ausgelegt werden? (2P)
- d) Geben Sie für Teilaufgabe b) die Gleichungen für ein Steuerwerk mit One-hot-Codierung und D-Flipflops an! Beim Einschalten werden alle Flipflops auf 0 gesetzt. (4P)
- e) Geben Sie für das Operationswerk aus b) die Steuervektoren für die einzelnen Zustände an! (4P)

ENDE.