

Lớp:..... Tên:..... MSSV: STT: (Sinh viên làm bài trực tiếp lên đề thi)		Trường Đại Học CNTT TPHCM Khoa Kỹ Thuật Máy Tính Môn: HỆ ĐIỀU HÀNH ĐỀ CUỐI KỲ Thời gian làm bài: 70' (Sinh viên không được sử dụng tài liệu)	
Điểm Số	Điểm Chữ	Giám Thị 1	Giám Thị 2

I. Trắc Nghiệm (7 điểm, mỗi câu 0.35 điểm):

Sinh viên chọn câu trả lời đúng bằng cách khoanh tròn (○), bỏ chọn bằng cách gạch chéo (⊗), chọn lại bằng cách tô đậm câu đã gạch chéo (●).

Câu 1:

Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính. Thời gian cho một lần truy xuất bộ nhớ bình thường là 300 nanoseconds. Nếu sử dụng TLBs với hit-ratio (tỉ lệ tìm thấy) là 75%, thời gian để tìm trong TLBs xem như bằng 0, tính thời gian truy xuất bộ nhớ trong hệ thống (effective memory reference time)

- | | |
|----------|----------|
| a. 300ns | b. 375ns |
| c. 600ns | d. 225ns |

Câu 2:

Cho địa chỉ vật lý là 4100 sẽ được chuyển thành địa chỉ ảo bao nhiêu? Biết rằng kích thước mỗi frame là 1K bytes, và bảng ánh xạ địa chỉ ảo như hình 1.

- | | |
|---------|---------|
| a. 4100 | b. 1024 |
| c. 1028 | d. 5124 |

0	6
1	4
2	5
3	7
4	1
5	9

Page Table

Câu 3:

Mô hình quản lý bộ nhớ nào gây ra hiện tượng phân mảnh ngoại.

- | | |
|----------------------|------------------------|
| a. Phân vùng cố định | b. Phân trang đơn giản |
| c. Phân vùng động | d. Phân đoạn đơn giản |

Câu 4:

Chương trình .COM của MS-Dos có thể gán địa chỉ tuyệt đối lúc nào?

- | | |
|-----------------|-----------------|
| a. Load time | b. Run time |
| c. Compile time | d. Linking time |

Câu 5:

Giải pháp đồng bộ tiến trình nào không phải theo kiểu “Sleep & Wake up”?

- a. Semaphore
- b. Monitor
- c. Peterson
- d. Critical Region

Câu 6:

Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính. Nếu sử dụng TLBs với hit-ratio (tỉ lệ tìm thấy) là 85%, thời gian để tìm trong TLBs là 20 nanosecond, và thời gian cho một lần truy xuất bộ nhớ bình thường là 100 nanoseconds, tính thời gian truy xuất bộ nhớ trong hệ thống (effective memory reference time)

- a. 115ns
- b. 285ns
- c. 132ns
- d. 135ns

Câu 7:

Ưu điểm nào sau đây không phải là ưu điểm của bộ nhớ ảo?

- a. Số lượng process trong bộ nhớ nhiều hơn
- b. Giúp hệ điều hành quản lý tiến trình dễ dàng hơn
- c. Một process có thể thực thi ngay cả khi kích thước của nó lớn hơn bộ nhớ thực
- d. Giảm nhẹ công việc của lập trình viên

Câu 8:

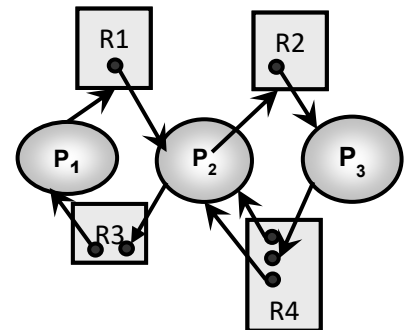
Cho process P1 (200KB) cấp phát trong bộ nhớ theo phân hoạch có thứ tự như sau: 1 (300KB), 2 (100KB), 3 (250KB), 4 (200 KB). Biết con trỏ đang nằm ở vùng nhớ thứ 2. Hỏi process P1 sẽ được cấp phát trong vùng nhớ nào, nếu dùng giải thuật next-fit

- a. 1
- b. 2
- c. 3
- d. 4

Câu 9:

Với độ thị cấp phát tài nguyên như bên dưới (RAG), hỏi có deadlock xảy ra hay không? (với điều kiện mutual exclusion và no preemption được đảm bảo).

- a. Có
- b. Không
- c. Không chắc



Câu 10:

Giải thuật banker thuộc phương pháp giải quyết deadlock nào sau đây?

- a. Deadlock Detection and Recovery
- b. Deadlock Prevention
- c. Deadlock Avoidance
- d. Cả 3 câu đều đúng

Câu 11:

Gọi tập hợp các loại tài nguyên $R = \{\text{Máy in, Băng từ, Đĩa từ, Semaphore, File A}\}$. Và Hàm ánh xạ $F: R \rightarrow \mathbb{N}$; $F(\text{Máy in}) = 1$, $F(\text{Băng từ}) = 3$, $F(\text{Đĩa từ}) = 5$, $F(\text{Semaphore}) = 4$, $F(\text{File A}) = 7$. Cách giải quyết cho vấn đề ngăn chu trình trong quá trình cấp phát tài nguyên thì khi một process yêu cầu 1 thực thể của loại tài nguyên R_j thì nó phải trả lại các tài nguyên R_i với $F(R_i) < F(R_j)$. Xét các chuỗi sau, chuỗi nào là 1 cấp phát hợp lệ khi dùng các ngăn chu trình trên.

- a. Máy in, Băng Từ, Đĩa từ, Semaphore, File A
b. Máy in, Đĩa Từ, Băng từ, Semaphore, File A
c. Băng từ, Semaphore, File A
d. Máy in, Semaphore, Băng từ.

Dữ liệu dùng cho 2 câu tiếp theo (câu 12 và 13). Xét 3 process P1, P2, P3 thực thi đồng thời, với P1 {A1, A2}; P2 {B1, B2}; P3 {C1, C2}. Sử dụng Semaphore để đồng bộ sao cho B1 thực thi sau A1, C1 và C2 thực thi sau B2.

Câu 12: (vì đề bài không rõ ràng ở câu cú nên sinh viên có thể hiểu theo 2 nghĩa:

+TH1: B1 sau A1. C1 và C2 sau B2

+ TH2: B1 sau A1 và C1. C2 sau B2

TH2 có thể sử dụng 2 hoặc 3 semaphore.)

Để đồng bộ như yêu cầu đề bài thì cần dùng bao nhiêu semaphore

- a. 1
b. 2
c. 3
d. 4

Câu 13:

+ (TH1)

Đặt các lệnh wait(), signal() sao cho hợp lý để đồng bộ theo yêu cầu đề bài

P1	P2	P3
.....	...wait(a)...	...wait(b)...
A1	B1	C1
...signal(a)...
A2	B2	C2
.....	...signal(b)...

+ (TH2 – 2 semaphore)

Đặt các lệnh wait(), signal() sao cho hợp lý để đồng bộ theo yêu cầu đề bài

P1	P2	P3
.....	...wait(a); wait(a)...
A1	B1	C1
...signal(a)...signal(a); wait(b)...
A2	B2	C2
.....	...signal(b)...

+ (TH2 – 3 semaphore)

Đặt các lệnh wait(), signal() sao cho hợp lý để đồng bộ theo yêu cầu đề bài

P1	P2	P3
.....	...wait(a); wait(c)...
A1	B1	C1
...signal(a)...signal(c); wait(b)...
A2	B2	C2
.....	...signal(b)...

Câu 14:

Xét 1 máy tính có không gian địa chỉ 32 bit, và kích thước 1 trang là 1Kbytes. Hỏi bảng trang (page table) có bao nhiêu mục (entry)?

- a. 2^{20}
- b. 2^{21}
- c. 2^{22}
- d. 2^{23}

Câu 15:

Trong trường hợp tìm thấy chỉ số trang trong bảng TLB thì trường hợp đó là?

- a. TLB hit
- b. TLB miss
- c. a, b đúng
- d. a, b sai

Câu 16:

Chọn câu trả lời **sai** về nghịch lý Belady

- a. Khi tăng số lượng frame cho 1 process trong bộ nhớ chính thì số page fault tăng
- b. Nghịch lý Belady chỉ xảy ra trong trường hợp giải thuật FIFO
- c. Giải thuật OPT khắc phục nghịch lý Belady
- d. Nghịch lý Belady là hiện tượng các trang nhớ của 1 process bị hoán chuyển vào/ra liên tục.

Câu 17:

“Một biến nguyên có giá trị tương ứng với số lượng tài nguyên bị tranh chấp” là đặc điểm của thuật toán đồng bộ nào?

- a. Test and Set
- b. Peterson
- c. Semaphore
- d. Cả 3 đều sai

Câu 18

Để ngăn không cho một tắc nghẽn xảy ra (deadlock prevention) chỉ cần?

- a. Có sử dụng tài nguyên không thể chia sẻ
- b. Có sự chiếm giữ và yêu cầu thêm tài nguyên không thể chia sẻ
- c. Không thu hồi được tài nguyên từ tiến trình đang giữ chúng
- d. Tồn tại một chu kỳ trong đồ thị cấp phát tài nguyên
- e. Một trong các điều kiện trên không xảy ra

Câu 19

Với địa chỉ logic $\langle p, d \rangle$ và thanh ghi nền STBR, thanh ghi giới hạn STLR địa chỉ vật lý được tính tương ứng với địa chỉ logic là (chọn câu đúng nhất):

- a. $STLR - p - d$
- b. $STBR + p + d$
- c. $STLR - STBR + p + d$
- d. $p + d$

Câu 20:

Thuật toán thay thế trang dùng thời điểm trang sẽ được sử dụng là thuật toán:

- a. FIFO
- b. LRU
- c. Optimal
- d. Tất cả đều đúng

Đề số 2 có 1 câu khác so với đề 1 (đề chuẩn).

Đề 2- Câu 4:

Xét một hệ thống với 30 bit địa chỉ logic. Nếu kích thước trang là 1K bytes thì kích thước 1 trang là bao nhiêu bit, giả sử mỗi mục trong bảng trang chứa 4 bytes.

- a. 10
c. 30
- b. 2
d. 32

II. Tự Luận (3 điểm):

Câu 1 (1.5 điểm): Xét hệ thống tại thời điểm t_0 có 5 tiến trình: P1, P2, P3, P4, P5; và 4 loại tài nguyên: R1, R2, R3, R4. Xét trạng thái hệ thống như sau:

	Allocation				Max			
Process	R1	R2	R3	R4	R1	R2	R3	R4
P1	0	0	1	2	0	0	3	2
P2	2	0	0	0	2	7	5	0
P3	0	0	3	4	6	6	5	6
P4	2	3	5	4	4	3	5	6
P5	0	3	3	2	0	6	5	2

Available			
R1	R2	R3	R4
2	1	2	0

Tại thời điểm t_0 , áp dụng giải thuật banker tìm chuỗi an toàn của hệ thống?

ĐỀ 1:																
	Allocation				Max				Need				Work			
Pro	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4
P1	0	0	1	2	0	0	3	2	0	0	2	0	2	1	2	0
P2	2	0	0	0	2	7	5	0	0	0	5	0	4	7	11	8
P3	0	0	3	4	6	6	5	6	6	6	2	2	6	7	11	8
P4	2	3	5	4	4	3	5	6	2	0	0	2	2	1	3	2
P5	0	3	3	2	0	6	5	2	0	3	2	0	4	4	8	6
						P1	P4	P5	P2	P3						

ĐỀ 2:

	Allocation				Max				Need				Work				
Pro	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4	
P1	0	0	1	2	0	0	2	2	0	0	1	0	2	1	2	0	1
P2	2	0	0	0	2	7	5	0	0	0	5	0	4	7	11	8	4
P3	0	0	3	4	6	6	5	6	6	6	2	2	6	7	11	8	5
P4	2	3	5	4	4	3	5	6	2	0	0	2	2	1	3	2	2
P5	0	3	3	2	0	6	5	2	0	3	2	0	4	4	8	6	3
						P1	P4	P5	P2	P3							

Đề 3:																	
	Allocation				Max				Need				Work				
P10	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4	
P1	0	0	1	2	0	0	3	2	0	0	2	0	2	1	2	0	1
P2	2	0	0	0	2	7	5	0	0	0	5	0	4	7	11	8	4
P3	0	0	3	4	6	6	5	6	6	6	2	2	6	7	11	8	5
P4	2	3	5	4	4	3	5	6	2	0	0	2	2	1	3	2	2
P5	0	3	3	2	0	6	5	2	0	3	2	0	4	4	8	6	3
						P1	P4	P5	P2	P3							
Đề 4:																	
	Allocation				Max				Need				Work				
P10	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4	R1	R2	R3	R4	
P1	0	0	1	2	0	0	3	2	0	0	2	0	2	1	2	0	1
P2	2	0	0	0	2	7	5	0	0	0	5	0	4	7	11	8	4
P3	0	0	3	4	6	6	5	6	6	6	2	2	6	7	11	8	5
P4	2	3	5	4	4	3	5	6	2	0	0	2	2	1	3	2	2
P5	0	3	3	2	0	6	5	2	0	3	2	0	4	4	8	6	3
						P1	P4	P5	P2	P3							

Câu 2 (1.5 điểm): Các Thầy lưu ý là chuỗi tham chiếu bộ nhớ ở các đề có khác nhau 1 ít về thứ tự của trang nhớ được tham chiếu. Nên đây là bài giải của đề số 1. Các Thầy khi chấm vui lòng để ý các đề khác, đặc biệt là đề số 4 (có 12 lỗi trang)

Giả sử 1 process được phát 4 trang trong bộ nhớ vật lý và 7 trang trong bộ nhớ ảo. Ban đầu process này nạp vào bộ nhớ cả 4 trang này trống. Process truy xuất 7 trang (A, B, C, D, E, F, G) trong bộ nhớ ảo theo thứ tự như sau.

A B C D E F C A A F F G A B G D F F

Vẽ bảng minh họa thuật toán và tính số lỗi trang (page fault) nếu:

a. Process truy xuất chuỗi bộ nhớ trên theo giải thuật FIFO.

Access→		A	B	C	D	E	F	C	A	A	F	F	G	A	B	G	D	F	F
FIFO	1	A				E									B				
	2		B				F										D		
	3			C					A									F	
	4				D								G						

11 lỗi trang

b. Process truy xuất chuỗi bộ nhớ trên theo giải thuật LRU.

Access→		A	B	C	D	E	F	C	A	A	F	F	G	A	B	G	D	F	F
LRU	1	A				E							G						
	2		B				F										D		
	3			C											B				
	4				D			A										F	

11 lỗi trang

Trưởng khoa / Trưởng bộ môn

Giáo viên ra đề