

1.2.2 La unitat central de processament

La **unitat central de processament (UCP o CPU)** és el cervell de l'ordinador. La seva missió és controlar, coordinar i efectuar les operacions del sistema informàtic. Per això, agafa cada una de les ordres del programa que hi ha en la memòria principal, les analitza i interpreta, i dóna les ordres necessàries per a executar-les.

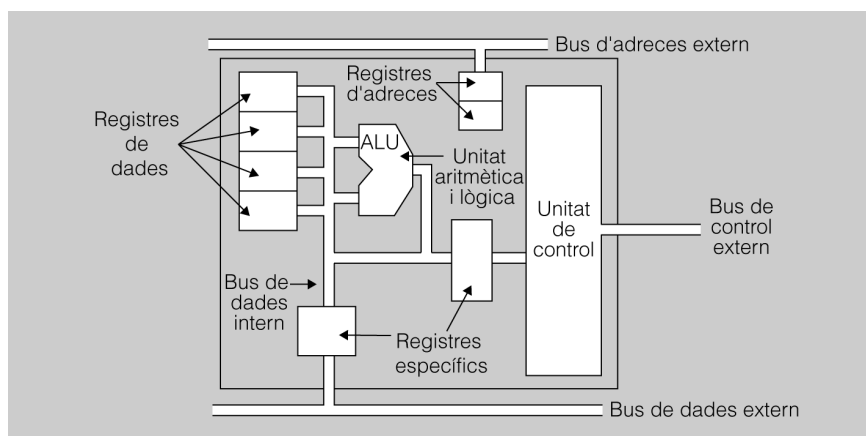
El microprocessador és un conjunt de circuits electrònics que estan integrats en un xip.

Físicament, està formada per circuits electrònics que en un microordinador es troben integrats en una pastilla o xip denominada *microprocessador*. Actualment, hi ha diverses empreses que es dediquen a comercialitzar microprocessadors; per exemple: Motorola (família 68xxx), IBM, Apple, Intel (família 8080, 8086, 8088, 80286 –286–, 386, 486, Pentium, Pentium II, Pentium III, Pentium IV, etc.), Digital (Alpha), CYRIX (família Mx), AMD (família Kx), etc.

La unitat central de processament està formada per les unitats que se citen a continuació (vegeu la figura 1.7):

- Els registres
- Unitat aritmètica i lògica (ALU)
- Unitat de control (CU)

FIGURA 1.7. Esquema d'un processador



Els registres

A l'interior del processador hi ha unes zones reservades per a l'emmagatzematge de petites quantitats d'informació. Són els **registres interns**.

S'anomena *registre* un conjunt de bits que es manipulen en bloc.

Un registre de 8 bits pot enviar la seva informació a la memòria o a un altre registre. La transferència no és bit a bit, sinó que es passen els 8 bits alhora. Hi ha registres de 4, 8, 16, 32 i 64 bits. Els registres interns d'un processador acostumen a tenir la mateixa amplada.

Podem diferenciar dos tipus de registres interns:

1) Registres interns d'ús general. El processador utilitza aquests registres per a l'emmagatzematge temporal de dades o adreces de memòria; és a dir, la posició de memòria en què s'emmagatzemen les dades. Podem trobar els següents:

a) Registres interns de dades. S'utilitzen per a emmagatzemar dades que el processador sol·licita freqüentment. Un exemple d'aquest tipus de registre és l'acumulador que s'utilitza en les operacions aritmètiques.

b) Registres interns d'adreça. Es pot guardar l'adreça de memòria on es troba la dada. Mitjançant aquest registre podem accedir a posicions contigües de memòria.

2) Registres interns específics. Hi ha registres a l'interior dels processadors que tenen una comesa específica i, per tant, no són d'ús general. Podem indicar els següents:

a) Comptador de programa. Un dels registres que du el control de les instruccions del programa que s'executen és el comptador de programa.

El comptador de programa (*program counter*, PC) és un registre específic que està pendent de la instrucció del programa que s'executa o la propera per executar.

PC, SP, FLAG i IR

PC (*personal counter*) és un registre específic que apunta cap a la instrucció del programa que s'executa o la propera per executar. SP (*stack pointer*) és un registre que manté l'adreça d'una dada emmagatzemada a la pila. FLAG (*flag register*) és un registre que conté informació sobre el resultat de l'última operació efectuada en l'ALU. IR (*instruction register*) és un registre que manté el codi de la instrucció que s'executa.

El processador porta de la memòria la instrucció assenyalada pel PC i la comença a executar. Immediatament, el PC incrementa el seu valor per a preparar-se per a la instrucció següent.

b) Punter de pila. Dins la memòria RAM, hi ha una zona destinada a l'emmagatzematge d'informació temporal: és la pila o *stack*.

El punter de pila (*stack pointer*, SP) és un registre que manté l'adreça d'una dada que està emmagatzemada en la pila.

El processador pot guardar el contingut dels seus registres interns temporalment, per a recuperar-los més tard, a la pila. El processador accedeix ràpidament a aquesta memòria, ja que el registre punter de pila l'assenyala permanentment. Aquest registre s'incrementa o disminueix automàticament quan s'accedeix a la memòria de pila.

c) Indicador de resultat. Cada bit del registre indicador de resultat (*flag register*, **FLAGS**) conté informació sobre el resultat de l'última operació efectuada en l'ALU. El nombre de bits del FLAGS i el seu significat varien d'un processador a un altre.

d) Registre d'instrucció. La unitat de control té una referència permanent de la instrucció en curs mitjançant el registre d'instrucció.

El **registre d'instrucció** (*instruction register*, IR) manté el codi de la instrucció que s'executa.

Unitat aritmètica i lògica

Totes les operacions matemàtiques i lògiques que el processador ha d'efectuar es fan en un bloc intern especialitzat anomenat *unitat aritmètica i lògica* (UAL o ALU, *arithmetic logic unit*).

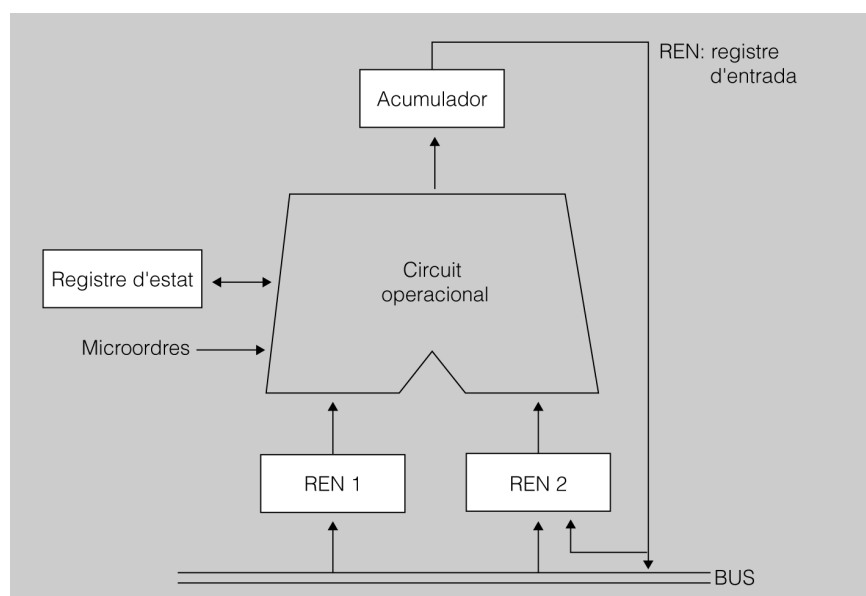
La **unitat aritmètica i lògica** gestiona les operacions elementals de **tipus aritmètic** (sumes, restes, etc.) i, també, les de **tipus lògic** (operacions en les quals el resultat és vertader o fals).

Aquesta unitat té dues entrades per als operands i una sortida per al resultat. El processador dirigeix cap a les entrades de l'ALU els registres sobre els quals s'ha d'efectuar l'operació. El resultat apareix a la sortida de l'ALU i es recull en un registre o s'envia al bus.

Molts processadors dirigeixen la sortida de l'ALU (vegeu la figura 1.8) cap a l'**acumulador**.

Un acumulador és un registre en què se situen els resultats de les operacions de càlcul fetes per l'ALU.

FIGURA 1.8. Esquema de l'ALU



Bus és una paraula anglesa que significa 'transport'. En arquitectura de microprocessadors, un bus pot connectar lògicament diversos perifèrics sobre el mateix conjunt de cables. Aplicada a la informàtica, es relaciona amb la idea de les transferències internes de dades que es produeixen en un ordinador en

funcionament. En el bus tots els nodes reben les dades, encara que no es dirigeixin a tots aquests nodes; els nodes als quals no van dirigides les dades, simplement les ignoren. Per tant, un bus és un conjunt de conductors elèctrics en forma de pistes metàl·liques impreses sobre la placa base del computador per on circulen els senyals que corresponen a les dades binàries del llenguatge màquina que opera al microprocessador.

Els primers busos de computadores eren literalment busos elèctrics paral·lels amb múltiples connexions. Avui dia el terme és usat per a qualsevol arranjament físic que proveeixi la mateixa funció lògica que un bus elèctric paral·lel. Els busos moderns poden usar tant connexions paral·leles com connexions en sèrie, i poden ser cablejats en topologia *multidrop* o en *daisy chain*, o connectats per cables trenats, com el cas de l'USB.

Hi ha tres classes de busos: bus de dades, bus de direccions i bus de control. Una placa base de tipus ATX té tantes pistes elèctriques destinades a busos com l'amplada dels canals de busos del microprocessador de la CPU: 64 per al bus de dades i 32 per al bus de direccions. L'amplada de canal explica la quantitat de bits que es poden transferir simultàniament. Així, el bus de dades transfereix 8 bytes a la vegada, i el canal de direccions del microprocessador per a una PC-ATX pot "encaminar" més de quatre mil milions de combinacions diferents per al conjunt de 32 bits del seu bus.

PCI correspon a les sigles angleses de *interconnexió de components perifèrics* (*peripheral component interconnection*).

1) El bus de dades mou les dades entre els dispositius del maquinari d'entrada –com el teclat, l'escàner, el ratolí, etc.–, de sortida –com la impressora, el monitor o la targeta de so– i d'emmagatzematge –com el disc dur, el disquet o la memòria flaix. Aquestes transferències que es donen a través del bus de dades són governades per diversos dispositius i mètodes, dels quals el controlador PCI és un dels principals. El seu treball equival, simplificant molt, a una central de semàfors per al trànsit als carrers d'una ciutat.

2) El bus d'adreces està vinculat al bloc de control de la CPU per a prendre i col·locar dades en el subsistema de memòria durant l'execució dels processos de còmput. Per al bus d'adreces, l'amplada de canal determina la quantitat d'ubicacions o direccions diferents amb què el microprocessador pot treballar. Aquesta quantitat d'ubicacions resulta d'elevat el 2 a la 32a potència. 2 perquè són dos els senyals binaris, els bits 1 i 0; i 32a potència perquè les 32 pistes del bus de direccions són, en un instant donat, un conjunt de 32 bits.

3) El bus de control transporta senyals d'estat de les operacions fetes per la CPU amb les altres unitats. El mètode que utilitza l'ordinador per a sincronitzar les diferents operacions és un rellotge intern que facilita la sincronització i evita les col·lisions d'operacions (unitat de control). Aquestes operacions es transmeten d'una manera bidireccional.

Aquest tipus d'estructura interna, però, no és aplicable directament al que coneixem actualment com a ordinador personal. En un PC hi ha dispositius controladors d'accés directe a memòria, controladors de disc dur, de tecla, processadors gràfics, memòria RAM en diferents nivells de jerarquia, etc., de manera que trobem una estructura molt més complexa. En aquest sentit, interessa tractar aquesta

estructura des del punt de vista del tècnic de manteniment o reparació, tenint en compte el concepte d'unitat mínima reparable. Amb aquest concepte s'entén la part de l'equip que es canvia en cas d'avaría sense intentar reparar-la. Per qüestions de temps de reparació (cost de la mà d'obra) i equips de diagnòstic necessaris, en la majoria dels casos seria més car substituir un component defectuós d'una targeta que comprar-ne una de nova i canviar-la.

Els busos s'utilitzen per a comunicar les diferents unitats funcionals entre elles.

Hi podem trobar els elements següents:

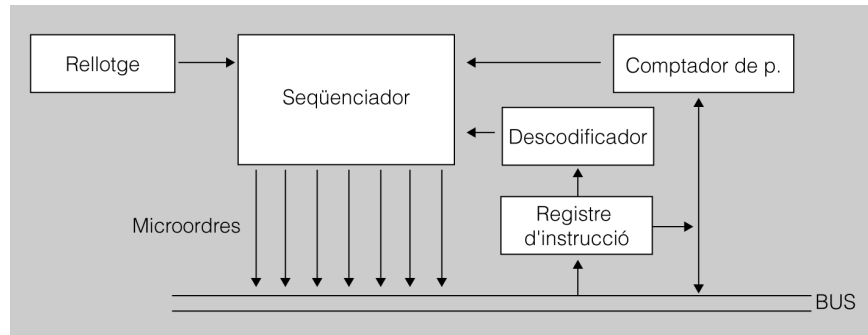
- **Circuits operacionals.** Circuits necessaris per a fer les operacions amb les dades procedents dels registres d'entrada.
- **Registre d'entrada.** Emmagatzema dades o operands que intervenen en una instrucció abans de la realització de l'operació per part del circuit operacional.
- **Registre acumulador.** Emmagatzema els resultats numèrics del circuit operacional. També està connectat als registres d'entrada per a la realimentació, en cas d'operacions encadenades, i té una connexió amb el bus de dades per a enviar els resultats a la memòria central o a la unitat de control.
- **Registre d'estat.** Registre que emmagatzema algunes condicions de situacions esdevingudes en l'última operació feta i que hem de tenir en compte en les operacions següents.

Unitat de control

La **unitat de control** (*control unit*, UC o CU) fa una sèrie d'operacions bàsiques per al funcionament del processador:

- Interpreta les instruccions del programa que arriben de la memòria del sistema.
- Dirigeix els registres adequats cap a l'ALU.
- Controla els busos interns.
- Ordena a l'ALU efectuar l'operació indicada en el programa.
- Porta de la memòria les dades necessàries, i hi envia les dades resultants.
- Gestiona els busos externs de comunicació amb la memòria externa i els perifèrics.

La **unitat de control** és el centre nerviós de l'ordinador, ja que és on es controlen, es governen i es decideixen totes les operacions. És el cervell que organitza tots els elements interns i externs del processador.

FIGURA 1.9. Unitat de control

La unitat de control (figura 1.9) controla directament el registre d'instrucció IR, el comptador de programa PC, el registre de pila SP i una sèrie de registres ocults a l'usuari, en els quals s'emmagatzemen temporalment instruccions, dades o adreces.

La unitat de control consta dels elements següents:

1) Descodificador d'instruccions. La instrucció que el processador porta de la memòria s'emmagatzema en el **registre d'instrucció, IR**. Aquest registre està connectat a una unitat anomenada *descodificador d'instrucció (instruction decoder, ID)*. El descodificador és el dispositiu que té com a funció la interpretació del tipus d'instrucció a partir del codi d'operació que hi ha en el registre d'instrucció, i genera els senyals de control que són necessaris per a executar correctament una instrucció.

2) El rellotge o temporitzador. El ritme de funcionament del descodificador d'instrucció el marca un senyal de rellotge. Tots els senyals generats pel descodificador d'instrucció estan sincronitzats amb aquest rellotge per mitjà del bloc **seqüenciador**. Aquest procés de sincronització s'anomena *temporització (timing)*.

Gràcies a aquesta temporització, les diferents operacions de gestió es fan d'una manera ordenada, sense encavalcar el control ni la informació.

Una de les mesures de velocitat d'un sistema processador la dona la **freqüència de rellotge**. Aquesta és una primera aproximació de la velocitat i permet la comparació entre sistemes que utilitzen el mateix processador. La freqüència es pot mesurar en Hz, kHz, MHz, etc. Un Hz equival a un cicle per segon; aleshores, quan es parla d'una freqüència de rellotge de 16 MHz, es parla de 16 milions de cicles per segon. També sabem que $T = 1 / F$, en què T és el període expressat en segons i F és la freqüència, ja que $T = 1 / 16.000.000 = 6,25 \cdot 10^{-8}$ s, equivalent a 62,5 ns, que indica la duració d'un **cicle**.

3) El seqüenciador. És el dispositiu que marca les pautes amb què s'han d'executar les diferents parts de la instrucció en coordinació amb els impulsos enviats pel rellotge.

Arquitectures dels microprocessadors

Els microprocessadors s'han fabricat utilitzant dues tecnologies conegudes amb els noms de **CISC** i **RISC**.

1) CISC (*complex-instruction-set computing*, 'repertori complex d'instruccions d'ordinador'): la tecnologia més utilitzada en la fabricació dels microprocessadors, que consisteix en la utilització d'un joc d'instruccions complexes que es basen en la implementació d'un gran nombre d'instruccions en el processador per a possibilitar tenir programes més petits i, per tant, més ràpids. Les CPU i les CISC més esteses són de la família 80x86 d'Intel. També són importants les companyies Cirix i AMD, que fabriquen processadors amb el joc d'instruccions 80x86 a un preu més reduït que els d'Intel.

2) RISC (*reduced-instruction-set computing*, 'repertori reduït d'instruccions d'ordinador'): en aquesta tecnologia es fa servir un joc d'instruccions reduït, i s'intenta utilitzar el nombre més petit possible d'instruccions. És la més fàcil de dissenyar i té l'avantatge de fer les operacions a més velocitat, a costa d'utilitzar programes més grans. És una tecnologia més simple. Per això permet minimitzar el nombre d'instruccions i la complexitat a l'hora de dissenyar la CPU. Alguns exemples d'arquitectura RISC són l'SPARC, de l'empresa Sun Microsystems, el microprocessador Alpha, dissenyat per Digital, els Motorola 88000 i el PowerPC. Aquest processadors s'utilitzen, principalment, en aplicacions industrials i professionals per la seva gran rendibilitat i fiabilitat.

Tecnologia de fabricació dels microprocessadors Intel

Normalment, els microprocessadors de l'empresa Intel per a PC han estat dissenyats segons la tecnologia CISC, però actualment s'estan desenvolupant solucions mixtes. Amb les tecnologies actuals, és possible integrar, en l'interior del microprocessador, milions de transistors. Tots aquests transistors s'organitzen en un gran circuit que rep el nom de DIE i que no és més gran de 4 cm². Aquest circuit està embolcallat per una càpsula de ceràmica o plàstic que el protegeix.

També podem destacar els paràmetres següents en els processadors:

- Un dels paràmetres de fabricació del microprocessador és el **nivell d'integració**, que en aquests moments utilitza com a unitat de treball el nm (1 nm = 10⁻⁹ m). El pas a la tecnologia de fabricació CMOS en 90 nm, la que utilitza actualment el Pentium 4, es considerava impossible no fa gaires anys i, no obstant això, els enginyers ja han aconseguit fabricar-ne en 65 nm; l'any 2007 arribaran als 45 nm, l'any 2009 a 35 nm i, fins i tot, a 20 nm, el límit actual per a aquesta tecnologia.
- Pel que fa a la **tensió de corrent**, podem dir que la tensió de 5 volts, que es feia servir fins no fa gaire, actualment és de 2 volts, aproximadament, amb la qual cosa s'ha millorat el problema de l'escalfament del microprocessador.
- La placa base proporciona allotjament al microprocessador i a les línies de comunicació amb altres components de l'arquitectura PC. En les plaques, el **bus del sistema** funcionava a 66 MHz fins no fa gaire, però avui dia ja podem tenir busos de sistema que funcionen per sobre dels 100 MHz

Llei de Moore

La llei de Moore diu que cada divuit mesos la tecnologia de fabricació dels microprocessadors millora, de tal manera que es podrà duplicar el nombre de transistors integrats en el microprocessador.

El nivell d'integració indica l'amplada o l'espai lliure que hi ha entre els diferents elements que formen el microprocessador.

(velocitat amb què es comunica el processador amb la memòria principal; a la meitat d'aquesta velocitat, s'accedeix als dispositius PCI connectats). Cal tenir en compte aquesta velocitat del microprocessador, ja que sempre ha de ser múltiple de la velocitat del bus dels sistemes (per exemple, si tenim un processador a 133 MHz i amb un bus de 66 MHz, la velocitat del microprocessador que s'obté, segons el càlcul, és 66×2).

Podeu trobar informació sobre els diferents tipus de sòcols del processador en la secció "Recursos de contingut" del web d'aquest mòdul.

- Una de les parts del processador s'encarrega de **descodificar les instruccions**. Cada instrucció es manipula en registres interns petits que té el microprocessador mateix i, segons la grandària d'aquests registres, el microprocessador tindrà una arquitectura o una altra. Així, el 80286 i el 8086 tenien una arquitectura de **microprocessador de 16 bits**, perquè cada un dels registres interns tenia aquesta capacitat; la del 386 era de 32 bits i la dels Pentium, de 64 bits.
- Un altre element important que cal tenir en compte en el microprocessador és la **memòria cau**. La memòria cau que tenen els microprocessadors s'anomena *de nivell 1*, i la capacitat que té és de pocs KB. Funciona a una velocitat propera a la del microprocessador. Hi ha una altra memòria cau **de nivell 2**, que generalment és a la placa base (en el cas del Pentium II i Pentium III, és al cartutx, i en el Pentium Pro al microprocessador mateix), i en alguns equips hi ha una tercera memòria cau anomenada *de nivell 3*.

1.2.3 Busos del sistema

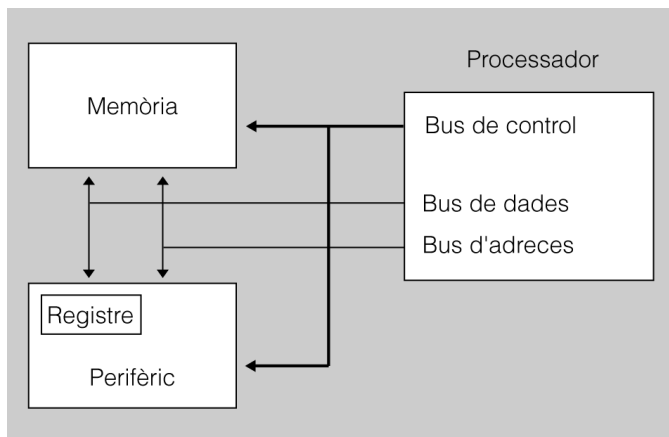
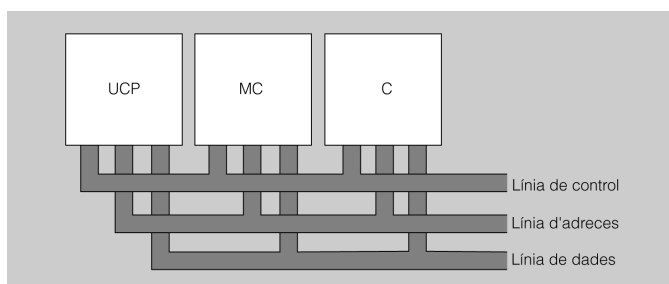
Sèrie i paral·lel

Sèrie: tots els bits passen pel mateix fil un darrere de l'altre.
Paral·lel: cada bit passa per un fil diferent i en el mateix moment.

Podem definir com a **bus del sistema** el conjunt de circuits encarregats de la connexió i comunicació entre la CPU i la resta dels elements de l'ordinador. Un bus és un conjunt de cables (pistes de circuit imprès o fils conductors) que proporcionen un camí per al flux d'informació entre els diferents elements que formen l'ordinador. Quan una dada passa d'un component a un altre, viatja al llarg d'aquest camí comú per a arribar al seu destí. Per cada pista o cable, es transmet un bit. Un bloc de bits es pot transmetre fent-los passar tots pels mateix cable (un bit després de l'altre), o bé fent-los passar per diferents cables a la vegada.

Si passen tots pel mateix cable, es diu que hi ha una transmissió **en sèrie**; si passen per cables diferents, es diu que hi ha una transmissió **en paral·lel**.

A la figura 1.10 i figura 1.11, teniu un esquema dels busos de comunicació d'un ordinador.

FIGURA 1.10. Esquema de busos de comunicació d'un ordinador**FIGURA 1.11.** Esquema de busos de comunicació d'un ordinador

Pel bus, s'han de transmetre diferents tipus d'informació: **l'adreça de les dades** a les quals volem accedir, **la dada** per transferir o la **informació de control**, que permet l'operació amb els diferents elements. Així, segons la funció (i, per tant, el tipus d'informació) que circula pels busos, es poden diferenciar els tres busos següents:

1) Bus d'adreces de memòria. S'encarrega de transportar les adreces de memòria o del perifèric a les quals la CPU vol accedir. L'amplada del bus d'adreces indica la quantitat de memòria a la qual pot accedir un processador. Hi ha processadors amb el bus d'adreces de 16, 20 i 32 bits d'amplada. Amb un bus de 16 bits (16 fils conductors en paral·lel), podem accedir a $2 \times 16 = 65.536$ posicions de memòria.

2) Bus de dades. Transporta les dades entre registres. És bidireccional, és a dir, els mateixos fils s'utilitzen per a transmetre informació cap a dintre o cap a fora d'una unitat en instants diferents.

3) Bus de control. Proporciona uns senyals de lectura i escriptura que controlen l'adreça a la qual es dirigeix la dada, que pot anar del processador a la memòria, o bé de la memòria al processador. Els processadors tenen un altre bus de control per a governar els seus registres interns.

A la taula 1.2 teniu un resum de les característiques principals dels busos d'adreces i de dades segons el tipus de processador.

Podeu trobar informació sobre l'evolució dels microprocessadors en la secció "Adreces d'interès" del web d'aquest mòdul.

TAULA 1.2. Característiques dels busos d'adreces i de dades

Processador	Bus d'adreces (bits)	Bus de dades (bits)
8086	20	16
8088	20	8
80186	20	16
80188	20	8
80286	24	16
80386 SX	32	16
80386 DX	32	32
80486 DX	32	32
80486 SX	32	32
Pentium	32	64
Pentium Pro	32	64

A més, podem diferenciar dos tipus de busos segons les parts del sistema que connecten: el bus que connecta la CPU amb la memòria (**bus intern o de CPU**) i el que connecta la CPU amb la resta d'elements (**bus d'expansió**), que és una prolongació del bus intern.

Bus intern i bus extern

Bus intern (de CPU): comunica la CPU i la memòria principal.

Bus extern (d'expansió): comunica la CPU i la resta dels components de l'ordinador.

- El **bus de CPU** és interessant pels tipus de memòria que exigeix, ja que es dedica a transferir dades entre la CPU i la memòria. Destaca per la velocitat. Hi ha arquitectures amb velocitats superiors a 100 MHz.
- Però els busos realment interessants són els **busos d'expansió**. Les diverses arquitectures de les plaques es diferencien bàsicament per les característiques del bus d'expansió. El bus permet intercomunicar el processador, la memòria i els perifèrics, i les seves característiques són decisives a l'hora de determinar-ne les prestacions.

Busos d'expansió

Hi ha dues organitzacions físiques d'operacions E/S que estan relacionades amb els busos:

- 1) Bus únic.** No accepta un controlador **DMA** (tot es controla des de la CPU).
- 2) Bus dedicat.** Suporta controladors DMA. Tracta la memòria de manera diferent que els perifèrics (utilitza un bus especial), al contrari que el bus únic, que considera posicions de memòria en tots dos. Aquest bus especial dedicat té 4 components fonamentals:
 - a) Dades.** Intercanvia informació entre la CPU i els perifèrics.
 - b) Control.** Porta la informació referent a l'estat dels perifèrics (petició d'interrupcions).
 - c) Adreces.** Identifica els perifèrics que ha d'utilitzar.
 - d) Sincronització.** Temporitza els senyals de rellotge.

E/S: entrada/sortida.

DMA (*direct memory access*) significa 'accés directe a memòria'.

Interrupció

Una interrupció és la situació en la qual es para momentàniament l'execució d'una determinada tasca per a executar-ne una altra. Una vegada acabada, es continua amb la primera a partir del punt en què es va deixar.

Podeu trobar més informació sobre el bus PCI en la secció "Adreces d'Interès" del web d'aquest mòdul.

L'avantatge del bus únic és la simplicitat de l'estructura, que el fa més econòmic; però no permet que tingui lloc, a la vegada, transferència d'informació entre la memòria i el processador, i entre els perifèrics i el processador. D'altra banda, el bus dedicat és molt més flexible i permet transferències simultànies, però és més complex i, per tant, els costos són més elevats.

A la taula 1.3 i taula 1.4 es presenten algunes característiques dels busos principals.

TAULA 1.3. Característiques dels principals busos (I)

Sortida	Denominació	Connectors	Bit dades / adreces	Velocitat de transferència	Nota
	Fast SCSI (SCSI-2)		8/	10 MBps (10 MHz)	* Connecta fins a 8 dispositius.
	Fast wide SCSI (Fast SCSI-2)		16/	20 MBps (10 MHz)	Connecta fins a 16 dispositius.
	Ultra SCSI (Fast-20)		8/	20 MBps (20 MHz)	Connecta entre 4 i 8 dispositius.
	Wide ultra SCSI (Fast-40)		16/	40 MBps (20 MHz)	Connecta 4, 8 i 16 dispositius.
	Ultra2 SCSI (Fast-40)		8/	40 MBps (40 MHz)	Connecta 8 dispositius.
	Ultra2 SCSI (Fast-40)		16/	80 MBps (40 MHz)	Connecta 16 dispositius.
	USB (<i>universal serial bus</i> , 'bus en sèrie universal')		1/	1 Mbps a 12 Mbps	Aquest bus ha estat dissenyat per a poder utilitzar-lo amb un gran nombre de dispositius (p. ex.: teclats, palanques de control, ratolins, càmeres digitals, etc.). Suporta <i>plug and play</i> . Permet la desconexió de dispositius en calent. USB permet connexions de fins a 5 min cada vegada i es poden connectar fins a 127 dispositius.
	ISA (XT) (<i>industry standard architecture</i> , 'arquitectura estàndard de la indústria')	62	8/20	1 MB/s (5 MHz)	Destinat al processador 8088. Baixa resistència al soroll.
1984	ISA (AT)	62 + 98	16/24	8 MB/s (8 MHz)	Destinat al processador 80286. Baixa resistència al soroll.

TAULA 1.4. Característiques dels principals busos (i II)

Sortida	Denominació	Connectors	Bit dades / adreces	Velocitat de transferència	Nota
1987	MCA (<i>micro channel architecture</i> , 'arquitectura de microcanal')		32/	10 MB/s (>10 MHz)	Destinat al processador PS/2 (50,80) d'IBM. Estàndard proposat per IBM. Més resistència al soroll que l'ISA; això els fa més segurs. Incompatible amb ISA. Permet configurar las plaques d'interfície per a aquest bus per mitjà de programari.
1988	EISA (<i>extended ISA</i> , 'ISA estès')		32/	33 MB/s (8 MHz)	Destinat al processador 80386. Estàndard proposat per Compaq, Tandy, AST, AT&T. Més resistència al soroll que l'ISA. Compatible amb ISA. Permet configurar las plaques d'interfície per a aquest bus per mitjà de programari.
1993	VESA (<i>local bus</i>) (Video Electronics Standards Association, 'Associació d'Estàndards per a l'Electrònica de Vídeo')	62 + 98 + 112	32/	133 MB/s (33 MHz) 148 MB/s (40 MHz) 267 MB/s (50 MHz)	Destinat al processador 80486. Compatible amb ISA. Suporta targetes de vídeo, controladora de discos, targetes de xarxa i targetes de memòria.
.					

TAULA 1.4 (continuació)

Sortida	Denominació	Connectors	Bit dades /adreces	Velocitat de transferència	Nota
	PCI (V 1.0) (<i>peripheral component interconnect</i> , 'interconnexió de components electrònics')	124	32/	132 MB/s (<33 MHz)	Destinat al processador 80486DX4 i Pentium. Incompatible amb ISA. Suporta fins a 10 dispositius (interfície de vídeo, discos rígids, xarxes locals, plaquetes per a multimèdia). Suport <i>plug and play</i> .
1994	PCI (V 2.0)	184	64/	264 MB/s (<33 MHz)	
1997	PCI (V 2.1)		64/	264 MB/s (<33 MHz)	
1980	SCSI (SCSI-1) (<i>small computer system interface</i> , 'interfície per a sistemes de computació petits')		8/	5 MBps (5 MHz)	Dóna suport a dispositius com escàners, unitats CD-ROM, DVD, discos Bernoulli, ZIP, etc. Permet la connexió de dispositius (fins a 8) SCSI en forma de cadena, utilitzant el bus per torns.

La placa base

Quan un usuari amb pocs coneixements d'informàtica compra un equip informàtic nou, generalment avalua la velocitat del microprocessador, la quantitat de memòria RAM instal·lada o la quantitat de GB de disc dur que necessita. Però poques vegades es dóna importància a la **placa base (placa mare, principal o motherboard)**, i amb això cometem un greu error. No té sentit tenir un processador molt ràpid, molta memòria i molta capacitat de disc dur si tot això ho muntem en una placa base antiquada.

La placa base és el component sobre el qual es col·loquen tots els altres. És una placa de circuit imprès en què s'insereixen tots els xips de tots els components. És la placa més gran d'un ordinador. El rendiment general de l'equip dependrà molt del seu disseny i del joc de xips de la placa.