

25/04/25

Proyecto 2:

Se realiza la lectura de conocimientos previos:

1 → Sistemas Digitales Sincronicos: Cambios de estados ocurren coordinados con una señal de reloj común. Todos los flip-flops actualizan su salida solo cuando reciben un pulso de reloj. Garantiza que todas las partes del circuito cambien al mismo tiempo, evita errores de sincronización.

2 → Contadores: Circuitos secuenciales que generan secuencias de números binarios en respuesta a pulsos de reloj. Tipos: Sincronos (74LS163 contador síncrono de 4 bits) y Asíncronicos.

3 → Cerrojo: Flip-Flop con 2 entradas: set, reset

$S=1, K=0 \Rightarrow Q=1$ (set) $S=K=0 \Rightarrow$ Mantiene estado

$S=0, K=1 \Rightarrow Q=0$ (reset) $S=K=1 \Rightarrow$ Estado prohibido

4 → Lectura de teclado y Debouncing

Debouncing: Proceso de eliminar el rebote mecánico de un interruptor que puede hacer que un solo toque genere varios impulsos eléctricos

Lectura de teclado: Tecla que tecla se presionó y codifica su valor en binario.

5 → Despliegue en 7 segmentos: Convertir un número binario a la combinación correcta de LEDs (Ya usado y estudiado).

6 → FSM: Máquina de estados finita

27/09/25

Proyecto 2:

→ Teclado Hexadecimal: Resistencias Pull-Up: Cada línea de entrada está conectada a Vcc a través de resistencia (cuando se conecta tecla la línea conecta a tierra). Resistencias Pull-DOWN: Cada línea de entrada conectada a tierra después de resistencia.

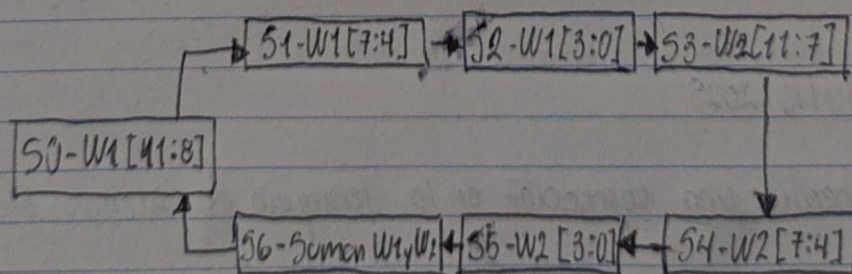
29/09/25

Proyecto 2:

→ Compañero realiza prueba de disp. hex. mux en la FPGA para verificar el correcto funcionamiento del rotador de displays de 7 segmentos.

30/09/25

Proyecto 2:



01/10/2025

Proyecto 2:

→ Realizo la creación del repositorio de GitHub

02/10/2025:

Proyecto 2:

→ Acuerdo con mi compañero realizar avances todos los días en la medida de lo posible.

04/10/2025

Proyecto 2:

→ Compañero realiza los módulos Debounce, disp-controller, disp-dec, lecture, module-disp-led y el mex.

03/10/2025

→ Realizo una corrección en la jerarquía de archivos del repo.

06/10/25

Proyecto 2:

- El compañero realiza las mediciones necesarias para el proyecto y la tabla de verdad del DM74AL500A. Además verificó como agregar la señal CLK.

08/10/25

Proyecto 2:

- Realizo el push con el resto de modulos que se necesitan en el proyecto (suma, bin-to-bcd, top) y sus testbench, estos códigos se deberán ajustar cuando se empiecen a hacer las pruebas en FPGA. Además, se agregó el makefile.

14/10/25

Proyecto 2:

- Se realiza el montaje del circuito y se hacen primeras pruebas.

21/10/25

Proyecto 2:

- Proyecto terminado, no se logra implementar la suma, si el teclado y displays.