

Instituto Tecnológico de Costa Rica

Curso EL3307

Diseño Lógico

Escuela de Electrónica

Bitácora del Curso

Ramseés Cortes Torres - 2023396054

Grupo 1

II Semestre, 2025.

Lunes 1 de Septiembre 2025

Proyecto corto I:

- Planteamiento: Nos reunimos mi compañero de trabajo (Jolio) y yo para discutir la ruta a tomar para la realización del proyecto.
- Acciones: Se decide crear un cronograma para marcar la serie de pasos a seguir, el mismo se planteó para su realización en el menor tiempo posible (7 días) que se distribuyen a lo largo de dos semanas, con tareas concisas que constituyen el funcionamiento del proyecto.
- Se dividieron las tareas a realizar, aunque ambos integrantes trabajan de forma integral para integrar correctamente los partes.

Martes 2 de Septiembre 2023:

Proyecto Corto I

Acciones:

- Creación del repositorio Github "Proyectos Diseño lógico" con la jerarquía:

- Main:

- .gitignore

- README

- Project01

- doc: Cronograma y esquemático Tang Nano 9K

- src

- build: makefile

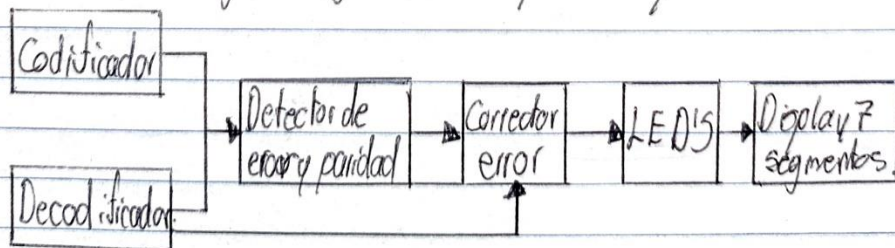
- constr: .cst

- design: .sv

- sim: -tb.sv

- Creación de un pequeño código de prueba para conocer la relación makefile - modelos - testbench.

- Se observa el diagrama general hecho por el compañero:



Miércoles 3 de septiembre.

Proyecto Coto I:

Acciones: Revisión y análisis de diagramas de codificador y decodificador hechos por el compañero.

- Codificador:

Receptor

D_1

D_2

D_3

D_4

Generador Hamming

$$P_1 = D_1 \oplus D_2 \oplus D_4$$

$$P_2 = D_1 \oplus D_3 \oplus D_4$$

$$P_3 = D_2 \oplus D_3 \oplus D_4$$

$$P_{par} = P_1 \oplus P_2 \oplus P_3 \oplus D_1 \oplus D_2 \oplus D_3 \oplus D_4$$

P_1

P_2

D_1

P_3

D_2

D_3

D_4

P_{par}

- Decodificador:

P_1

P_2

D_1

P_3

D_2

D_3

D_4

P_{par}

$$S_1 = P_1 \oplus D_1 \oplus D_2 \oplus P_3$$

$$S_2 = P_2 \oplus D_1 \oplus D_3 \oplus D_4$$

$$S_3 = P_3 \oplus D_2 \oplus D_3 \oplus D_4$$

$$S_{indrome} = (S_3 S_2 S_1) \rightarrow \text{posición error}$$

Modulo de:

- Corrector

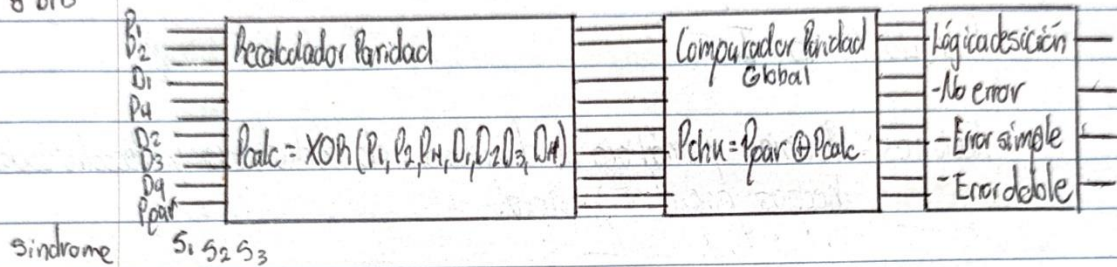
- Verificador

paridad

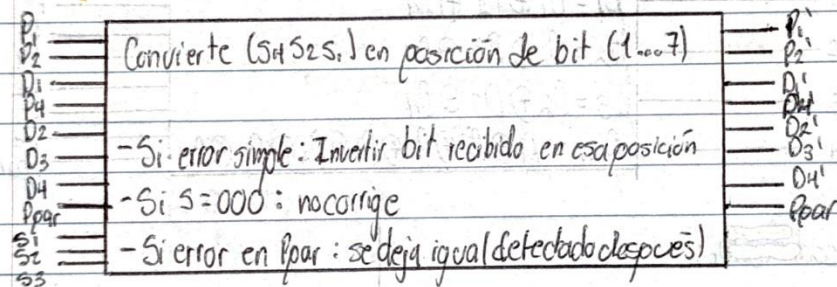
• También, de mi parte, realicé los diagramas de los subsistemas: Verificador de paridad y detector de error, corrector de error, LEDs. Se muestran en la siguiente página.

- Verificador de paridad y detector de error:

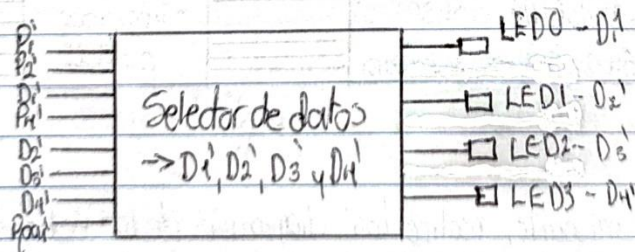
8 bits



- Corrector



- LED'S



Los diagramas generales fueron subidos ~~los de~~ al README, los demás diagramas de subistemas se subirán después cuando se desarrolle su parte del en el README

Septiembre 6, Sábado

Proyecto Corto I:

Revisión: Código de los módulos codificador y decodificador agregados por el compañero. Necesario entenderlos para integrar correctamente las siguientes etapas.

Domingo 7 de Septiembre.

Proyecto corto I:

Revisión: Modificación del código de decodificador.

Acciones:

- Realice los códigos de los módulos: comparador, detector y corrector para los cuales trabajé durante el día y desde los códigos de codi y decodi.

- Detector de error: módulo que recibe una palabra de 8 bits y calcula el síndrome de error de 3 bits usando operaciones XOR entre los bits de paridad y datos. El síndrome indica la posición de error.

- * Se ajustaron nombres de módulos y archivos en el makefile

- Corrector de error: recibe el síndrome de 3 bits y la palabra de 8 bits, corrige un error simple mediante decodificación simple. Se utiliza una combinación de XOR para invertir el bit erróneo y generar la palabra corregida.

- * Comparador: queda la base empezada.

Lunes 8 de septiembre

Proyecto corto I:

Revisiones: Se encuentran errores en los códigos de codificador, decodificador, detector y corrector desarrollados hasta el momento. Son corregidos por el compañero.

Felipe Zumbado Rodriguez

Martes 9 de Septiembre

Proyecto Corto I:

Revisión: Corrección de errores en varios modelos hechos por el compañero, en codificador, corrector, decodificador, detector y sus testbench.

Domingo 14 de Septiembre

Proyecto corto I:

Acciones:

- Se agregan partes de lógica para los diferentes casos de error, esto en el módulo corrector
- Los casos agregados corresponden al caso no error, error simple, error doble. Cada caso debe enviar un dato para ser leído y desplegado por display error.

• Martes 16 de Septiembre:

Proyecto corto I:

Revisión: Compañero crea el módulo mux para los displays

Acciones

- Se terminan de corregir inconsistencias en los módulos entre salidas y entradas, además de lógica faltante para el led
- Se estandarizan nombres de módulos por comodidad.

17 de septiembre

Proyecto Corto I:

Acciones:

- Se toma la decisión de seguir el trabajo de la siguiente manera: No termino la parte 1 del proyecto debido a que yo armo el circuito, el compañero realiza la parte 2.
- Además, creo los primeros constraints para empezar pruebas.

20 de Septiembre

Proyecto corto I:

Acciones:

- Se terminade estandarizar modelos para comodidad
- Se comienzan a realizar pruebas físicas y con testbench's, a lo que me lleva a realizar el polio de modelos como el top, don eso se logra coner test de todos los modelos.
- No se logra que funcione físicamente.
- Se presentan errores en los displays, alteradores, entradas y leds

Revisión: Updates del Readmi hechos por el compañero

22 de septiembre y 23 de septiembre

Proyecto corto I:

Acciones:

- Se hace un recableado del circuito físico debido a incompatibilidad de algunos pines como salidas.
- Se agrega e integra la lógica de las entradas para que funcionen ya que las entradas no estaban siendo utilizadas.
- Se niegan salidas de 8 segmentos.
- Debido al recableado, se hacen constraints desde cero.
- Se hacen cambios de resistores para evitar pines flotantes.