

Laboratorio de Organización y Arquitectura de Computadoras Práctica No. 6

Secuenciador básico

September 18, 2019

Objetivo

Familiarizar al alumno en el conocimiento del secuenciador básico, el cual es una parte fundamental del procesador.

Duración

2 semanas

Desarrollo

1. La figura 1 muestra el digrama de bloques de un secuenciador básico. Como se puede observar en el diagrama, la dirección del estado siguiente dada por el bus **Y** puede venir de dos lugares posibles: 1 del registro μPC , 2 de la entrada **D**.

El registro de microprograma contiene la dirección del estado presente más uno, es decir, la dirección que se encuentra a la salida del multiplexor es incrementada en una unidad y cargada en este registro en el siguiente ciclo de reloj.

En la entrada D se introduce una dirección de salto. Esta dirección puede venir de tres lugares diferentes: del campo de liga, del registro de transformación o del registro de interrupción.

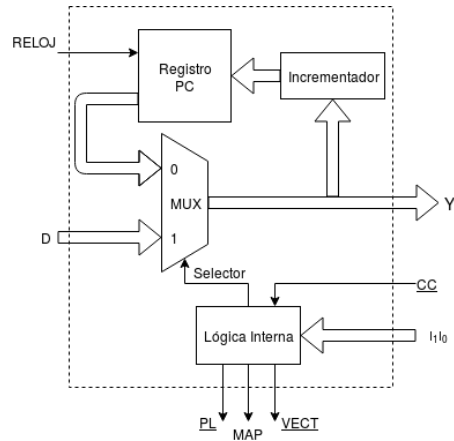


Figura 1: Diagrama de bloques interno de un secuenciador básico.

2. La figura 2 muestra el diagrama de bloques de un secuenciador básico conectado a una memoria.

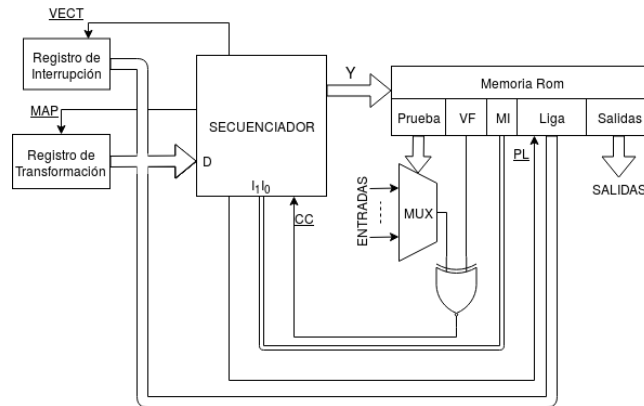


Figura 2: Diagrama del secuenciador básico conectado a una memoria.

3. A continuación se presentan las instrucciones que este secuenciador puede ejecutar:

00 Continúa (C)

En la instrucción **continúa** la dirección del estado siguiente la proporciona el registro μPC .

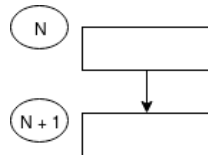


Figura 3: Instrucción continúa.

01 Salto condicional (SCO)

En esta instrucción se revisa el valor de la línea \overline{cc} , si es igual a cero la dirección del estado siguiente la proporciona el registro μPC ; si es igual a uno la dirección del estado siguiente contenida en el registro seleccionado por \overline{PL} ingresa a través de la entrada D.

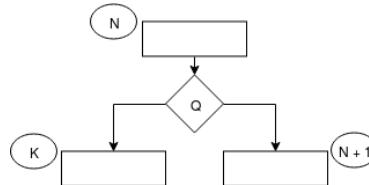


Figura 4: Instrucción Salto condicional.

10 Salto de Transformación (ST)

La dirección del estado siguiente se obtiene del registro seleccionado por la línea \overline{MAP} . Este registro también está conectado a la entrada D. Aquí se introduce una nueva notación de carta ASM, un rombo con varias bifurcaciones. La bifurcación que se elija dependerá del contenido del registro de Transformación.

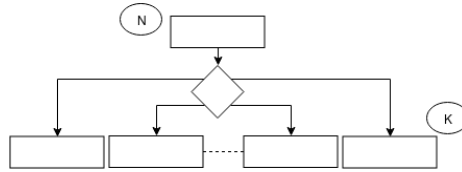


Figura 5: Instrucción Salto de transformación.

Salto condicional usando la dirección de las Interrupciones (SCI)

En esta instrucción se revisa el valor de \overline{cc} , si es igual a cero la dirección del estado siguiente proviene del registro μPC ; si es igual a uno la dirección del estado siguiente, contenida en el registro seleccionado por \overline{VECT} , ingresa a través de la entrada D.

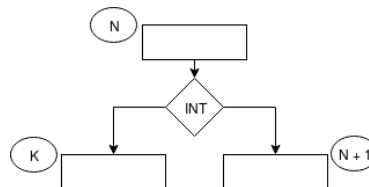


Figura 6: Instrucción Salto de interrupción.

4. En la figura 7 se presenta una carta ASM en donde se hace uso de todas las instrucciones que un secuenciador básico puede ejecutar. En el estado **EST2** la dirección del estado siguiente está determinada por el registro de transformación, seleccionado cuando el secuenciador ejecuta la instrucción **ST**. En el estado **EST4** la dirección del estado siguiente la proporciona el registro de interrupción

o el registro μPC dependiendo de la entrada **INT**.

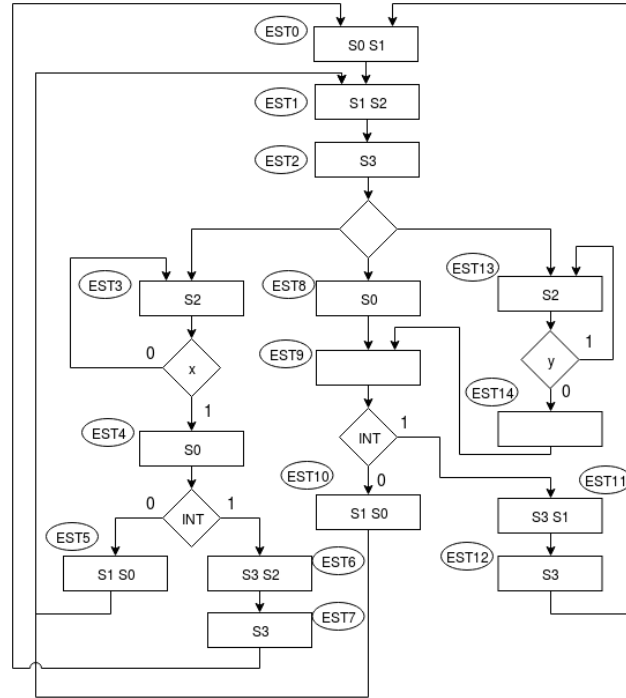


Figura 7: Carta ASM.

5. Construya el secuenciador descrito en el punto 1 y conéctelo a una memoria tal como se muestra en el punto 2, utilizando **VHDL** y componentes estándares del software de desarrollo. Diseñe la lógica interna para que su secuenciador pueda ejecutar las instrucciones descritas anteriormente. Obtenga el contenido de la memoria de la carta ASM de la figura 7 he implementelo en su secuenciador. Utilice el simulador para probar su implementación. Finalmente pruebe su sistema en una tarjeta FPGA.