# 第一章

（若提到真值一律用十进制表示）

1. 若96H为无符号数，其对应十进制为（ 150 ）；若为有符号数，其对应十进制为（ -106 ）；若为组合BCD则为（ 96 ）。
2. 比较① 1000 1111B ② 216Q ③ 8AH ④ 130D 的大小。

按从大到小的顺序：1、2、3、4

1. 将62.5转换成对应的二进制、十六进制。

十六进制：3E.8H

二进制： 0011 1110. 1000 B

1. 计算[-13]补与[+7]补的结果，结果用补码表示。 1111 1010B
2. 8位原码的表示范围（-127到+127）；反码的表示范围（-127到+127）；补码的表示范围（-128到+127）。
3. 冯诺依曼体系机由控制器、（运算器）、（存储器）以及（输入输出设备）组成。
4. 8086的最小存储单元为（字节）。
5. 计算机的字长是指\_B\_。 A.内存存储单元的位数 B.CPU一次可以处理的二进制数的位数C.地址总线的位数 D.外设接口数据线的位数
6. 32KB=（32K\*8（或256K））bit。
7. 触发器怎么画。
8. 微处理器、微型计算机、微型计算机系统三者之间的关系。

# 第二章

1. 8086采用（流水线）技术，大大提高指令的执行效率。其执行过程为取指令、（分析指令）、（执行指令）。
2. 8086是（16）位的处理器，它有（20）条地址线，（16）条数据线。在访问内存时，地址线（20）条有效，故内存可寻址的空间为（1MB）；在访问IO时，地址线（16）条有效，故IO可寻址的空间为（64KB）。
3. 从程序员的角度看，8086分为（EU（或执行部件））和（BIU（或总线接口部件））两大部件。
4. FR寄存器又被称为（标志寄存器），其包括（6）位状态位和（3）位控制位。若执行一条功能为79H+10H的指令后，其各状态标志位的情况为（AF=0）、（CF=0）、（SF=1）、（OF=1）、（ZF=0）、（PF=0）。
5. 指令指针IP的作用是（ A ）。

A . 保存将要执行的下一条指令的地址  
B . 保存CPU要访问的内存单元地址  
C . 保存运算器运算结果内容  
D . 保存正在执行的一条指令

1. 8086进行了分段处理，若每个段均不重合，可分为（16）个段，每个段的空间为（64KB）。
2. 8086中，可用来存放地址（寄存器间接寻址）的寄存器有（4）个，分别是（BX、BP、SI、DI）；其中（BP）寄存器用来间接寻址如不说明，默认堆栈段。
3. 设（DS）=1000H，（ES）=2000H，（SS）=3000H，（SI）=0100H，（BX）=0200H，（BP）=0300H，偏移量V=0050H，[10100H]=20H, [10101H]=10H，[30300H]=90H，[30301H]=80H，[20250H]=40H，[20251H]=50H

试指出下列指令的源操作数位于什么段？它的物理地址是什么？执行后AX或AL中的值为多少？

* 1. MOV AX,[SI]
  2. MOV AL,ES:[BX+1]V
  3. MOV AX,[BP]

|  |  |  |  |
| --- | --- | --- | --- |
|  | 寻址方式 | 物理地址 | AX/AL内容 |
|  | 变址寻址 | 10100H | 1020H |
|  | 相对寻址 | 20251H | 50H |
|  | 基址寻址 | 30300H | 8090H |

1. 实现由逻辑地址向物理地址转换的部件为（地址加法器）。
2. 堆栈是一段遵循（后入先出）区域。
3. 为了减少引脚，8086采用地址线与数据线（分时复用），即在不同的时间在同一条线上出现不同的信息。
4. 指令队列的作用是\_\_\_D\_\_\_。 （8086有6字节指令队列 8088只有4字节）
5. 暂存操作数地址 B.暂存操作数 C.暂存指令地址 D.暂存预取指令
6. 8086/8088 中 ES、DI 分别属于\_\_D\_\_。

A. EU、BIU B. EU、EU C. BIU、BIU D. BIU、EU

1. BIU 与 EU 工作方式的正确说法是\_\_A\_\_\_。

A. 并行但不同步工作 B.同步工作 C. 各自独立工作 D. 指令队列满时异步工作，空时同步工作

1. 8086一个总线周期至少由（4）个时钟周期构成，判断是否插入Tw周期，需查询（READY）引脚信号，在（T3）与（T4）两周期之间插入Tw周期。
2. 执行“MOV AL,[2001H]”指令时，BHE\ A0两根的输出情况为（0 1）；

执行“MOV BX,[2001H]”指令时，BHE\ A0两根的输出情况为（ ① 01 ②10）。

（若用两个周期需注明）。

1. 8086系统中，存储单元的（物理）地址是唯一的。
2. 8086系统中，物理地址为（00000H）-（003FFH）共1KB为中断向量表。
3. 当MN/MX非引脚接地时，8086工作在（最大）工作模式。
4. 下列说法中，正确的一条是\_\_D\_\_

A. 8086/8088标志寄存器共有 16 位，每一位都有含义。（只有9位有意义）

B. 8088/8086的数据总线都是 16 位。 （8088只有8位数据总线）

C. 8086/8088的逻辑段不允许段的重叠和交叉 （允许）

D. 8086/8088的逻辑段空间最大为 64KB，实际应用中可能小于 64KB。

1. 当8086执行MOV [2001H],AL时，以下信号线的电平情况为WR非，RD非，BHE非，A0，M/IO非：\_0 1 0 1 1\_\_（按顺序写二进制数即可）。
2. 当8086重新上电或复位时，CS寄存器的值为（0FFFFH），IP寄存器的值为（0000H）。第一条指令的地址为0FFFF0H.
3. EU与BIU各自功能是什么，它们是如何配合工作的。

EU是执行部件,主要的功能是执行指令和形成有效地址。BIU是总线接口部件, 与片外存储器及I/O接口电路传输数据,主要功能是形成实际地址、预取指令和存取操作数。 EU经过BIU进行片外操作数的访问,BIU为EU提供将要执行的指令。EU与BIU可分别独立 工作,当EU不需BIU提供服务时,BIU可进行填充指令队列的操作。

1. 8086如何寻址1MB空间？（即为什么要的分段问题）

8086是16位的微处理器，它拥有16根数据总线，它的[寄存器](https://so.csdn.net/so/search?q=%E5%AF%84%E5%AD%98%E5%99%A8&spm=1001.2101.3001.7020)也是16位的，这意味着8086一次性能够的处理的数据是16位。

同时，8086有20根地址总线，可寻址最大1MB的[内存](https://so.csdn.net/so/search?q=%E5%86%85%E5%AD%98&spm=1001.2101.3001.7020)。但是8086一次最多处理16位数据，内存地址可达20位，地址加法器产生物理地址方式：**物理地址=段地址×16+偏移地址。更常见的说法是段地址左移4位之后加上偏移地址。**

1. 总线周期各时钟周期的工作内容。

T1状态CPU向总线发出存储器或者I/O端口地址信息

T2撤销地址信号，状态发送状态信号，并传送或接收数据信息

T3采样READY信息，决定是否插入Tw

T4从总线上撤销数据，控制信号和状态信号无效，DEN高电平，禁止收发数据

1. 规则字与非规格字的区别。（奇偶地址体）

如果低8位（也就是一个字节）对应的地址是偶地址，高8位（也就是一个字节）对应的地址是奇地址，那么我们把这种规则存放的字数据就成为“规则字”

# 第三章

1. 8086指令系统中各种寻址方式。

特别区分直接寻址和立即寻址。

1. 指出以下指令的错误。
2. MOV [BX],[SI] 两个操作数不能同为存储器数。
3. XCHG AX,2000H XCHG指令不能有立即数。
4. MOV DX,AL 寄存器位数未对齐。
5. MOV AL,[SI+DI] 变址寄存器同时只能使用一个。
6. POP CS POP指令实质是写目的操作数 CS不能写
7. MOV DS,1000H 段寄存器不能送立即数。
8. MOV AX,IP IP指针不能访问。
9. INC [BX] 未声明操作数类型 应写为INC BYTE(WORD) PTR [BX]
10. MOV AL,[SP] SP指针不能寻址。
11. SHL AX,CX 移位指令移位次数放入CL寄存器 不能是CX
12. RCR AX,4 移位指令不为1 需放入CL寄存器
13. PUSH DL 栈操作必须为16位操作
14. CBW AL 指令格式错误 CBW隐含寻址 默认对AL操作
15. MUL AL,BL 指令格式错误 默认被乘数在AL/AX中
16. 已知BUFF单元的偏移地址为5000H，其存储内容为2020H，执行以下指令MOV AX,BUFF MOV BX,OFFSET BUFF LEA CX,BUFF后，AX=（2020H），

BX=（5000H），CX=（5000H）。

1. 指令一般由（操作码）和操作数组成。操作数按速度快慢的顺序为（寄存器数），（立即数）和（存储器数）。
2. 指令 PUSH [BX] 中，目的操作数的段寄存器是（ C ）。

A：DS B ：ES C ：SS D ：CS

1. 设AX=8000H，若执行CBW指令，执行后AX=（0000H）；若执行CWD指令，执行后DX=（ 0FFFFH ）。
2. 将AX清零，同时不影响CF标志位的指令是（ A ）
3. MOV AX,0 B. AND AX,AX C. XOR AX,AX D. SUB AX,AX
4. 若AX=0FFBDH，BX=00F8H，执行指令IDIV BL后，AX=（0FD08H）。
5. 若要使寄存器 AL 中的高 4 位不变，低 4 位 0，使用指令（B）。

A：AND AL，0FH B：AND AL，0F0H

C：OR AL，0FH D：OR AL，0F0H

1. 若要使寄存器 AL 中的高 4 位不变，低 4 位 1，使用指令（C）。

A：AND AL，0FH B：AND AL，0F0H

C：OR AL，0FH D：OR AL，0F0H

1. 若要使寄存器 AL 中的高 4 位取反，低 4 位不变，使用指令（D）。

A：AND AL，0FH B：AND AL，0F0H

C：OR AL，0FH D：XOR AL，0F0H

1. 有以下指令：

MOV AL,16H

MOV BL,34H

ADD AL,BL

DAA ;DAA十进制加法 16+34=50

执行以后AL的值为（50H）。

1. 设AX=0102H，执行AAD指令后，AX=（000CH）。将非压缩BCD码转成二进制数存放
2. 当前AX=0F0A0H，CF=1，写出执行以下指令后AX和CF的值。
3. SHL AX,1
4. SAR AX,1
5. SHR AX,1
6. ROL AX,1
7. RCR AX,1 ;带进位CF移位
8. 在串指令操作中，通过更改（DF）标志位实现更改串操作的方向。
9. REPZ重复的条件是（ZF=1且CX≠0），跳出的条件是（ZF=0或CX=0），其计数采用了（CX）寄存器。
10. 条件转移指令 JNZ的转移条件是（B）。

A：CF = 0 B：ZF = 0 C ：CF=1 D：ZF=1

1. JA指令的作用是（无符号大于跳转）；JLE的作用是（有符号小于等于跳转）。
2. 有以下指令：

BUF DB 255

DB ?

DB 255 DUP(?)

MOV DX,OFFSET BUF

MOV AH,0AH

INT 21H

若从键盘输入“ABCDEFG”后按下回车，则BUF+1单元的内容为（7）。

1. 有一条条件跳转指令存放于偏移地址为0100H的单元，设其跳转的修正量为8位补码，该修正量存放于偏移地址为0101H的单元。假设修正量的8位补码为13H，则若发生跳转后IP指针的内容为（0115H）;假设修正量的8位补码为0F8H，则若发生跳转后的IP指针内的内容为（00FAH）。
2. 子程序名为DISP，若该子程序与主程序位于同一代码段，当前SP=1000H，则执行RET指令后SP的值为（1002H）。
3. 当前SP=1000H，则执行IRET指令后SP的值为（1006H）。

还有标志寄存器

1. 有以下定义：

① A DB ‘AB’ ② B DW‘AB’

则A对应的字节单元的内容为（41H或’A’），B对应的字节单元的内容为（42H或’B’）。

1. ORG 0100H ;下述内容从偏移地址为0100H的单元开始

BUF1 DB 10H DUP(?)



BUF2 DW $+2 ；$取当前的偏移地址

BUF3 EQU $-BUF1 ；EQU定义 不占用内存单元 类似于define



BUF4 DD 100 DUP (1,2,3,4 DUP(1,2,3))

* 1. BUF2的内容为：字节数12H 字数0112H
  2. BUF3的内容为：12H
  3. BUF4占用的空间为：6000B
  4. 以上内容的总占用空间为：6018B

（空间均以字节为单位）

# 第四章

1. 常用的存储器按存取方式分为\_\_ROM\_\_和\_RAM\_\_\_两大类，其中\_\_RAM\_\_储器又分为两类：\_\_DRAM（动态RAM）\_\_常应用为内存，\_\_ SRAM（静态RAM）\_\_\_因速度快常用为CACHE。
2. 2164A是一个\_\_D\_\_RAM芯片，其有\_8\_条地址线，有\_2\_数据线，其每次刷新\_512\_个存储单元。
3. 某芯片存储容量为256Kb，其数据线有8条，则该芯片的地址线条数为\_15\_。



；题目给的是256K位 并不是256K字节

也就说256K位是（2^地址线）×数据线 后的结果。

1. 用8K×4b芯片构成8KB芯片称为\_位\_对齐；用1KB芯片构成2KB芯片称为\_字\_对齐。
2. 用8KB芯片构成64KB存储系统供8088CPU使用，则片内译码线为\_A0\_至\_A12\_，连接38译码器输入端的地址线为\_A13\_\_至\_\_A15\_\_，连接38译码器使能端的地址线为\_A16\_至\_A19\_。
3. ROM和RAM的分类（或称为发展史）。
4. SRAM和DRAM的概念及各自优缺点。

与 DRAM 相比，SRAM 的速度快，但在相同面积中 SRAM 的容量要比其他类型的内存小。 但是 SRAM 也有它的缺点，**集成度较低，相同容量的 DRAM 内存可以设计为较小的体积，但是 SRAM 却需要很大的体积**。 同样面积的 硅片 可以做出更大容量的 DRAM，因此 SRAM 显得更贵

1. 存储芯片的性能指标。

即存储容量、 存取速度、可靠性及性能价格比（功耗）

1. 为8088设计一个存储系统，要求共有8KB空间，其中ROM的空间为2KB，ROM在前RAM在后起始地址为80000H，采用1K×8的ROM芯片和2K×4的RAM芯片。画出芯片连接图并写明各芯片的地址范围。信号线有WR非，RD非，IO/M非。

# 第五章

1. 内存和外设的编址方式分为\_独立编址\_和\_统一编址\_\_两种。8086采用了\_独立编址\_\_的编址方式。
2. IO接口中按功能分为\_数据口\_、\_\_状态口\_\_和\_控制口\_。
3. 8086与外设交换数据的方式有四种，分别为\_无条件方式\_\_、\_查询方式\_、\_\_中断方式\_\_和\_\_DMA方式\_\_。其中\_\_DMA方式\_\_方式不经过CPU的控制，有内存和外设直接交换数据。
4. 中断分为\_内中断（软中断）\_和\_\_外中断（硬中断）\_\_两类。由\_\_INTR\_\_引入的中断称为可屏蔽中断，由\_NMI\_引入的中断称为不可屏蔽中断。
5. 一个完整的中断基本过程包括：中断请求、中断判优、中断响应、中断处理、中断返回 五个基本过程。
6. CPU相应中断后，自动将\_\_FR\_\_、\_CS\_、\_IP\_寄存器压入堆栈，同时还会关闭\_IF\_和\_TF\_标志位。
7. 某中断类型码为08H。若在中断向量表中的内容为：

00020H：00H、01H、02H、03H、04H、05H、06H、07H、08H、09H、0AH、

0BH、0CH、0DH、0EH、0FH

00030H：10H、20H、30H、40H、50H、60H、70H、80H、90H、0A0H、0B0H、

0C0H、0D0H、0E0H、0F0H、00H

则该中断程序入口的逻辑地址为( 0302H:0100H )。

1. 某中断位于中断向量表的地址为00038H，则其中断类型码为（ 0EH ）。