カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (http://www.renesas.com)

2010 年 4 月 1 日 ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社(http://www.renesas.com)

【問い合わせ先】http://japan.renesas.com/inquiry



ご注意書き

- 1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
- 2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的 財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の 特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 3. 当社製品を改造、改変、複製等しないでください。
- 4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
- 5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
- 6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準: コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、 産業用ロボット

高品質水準: 輸送機器(自動車、電車、船舶等) 交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器(厚生労働省定義の管理医療機器に相当)

特定水準: 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器(生命維持装置、人体に埋め込み使用するもの、治療行為(患部切り出し等)を行うもの、その他直接人命に影響を与えるもの)(厚生労働省定義の高度管理医療機器に相当)またはシステム

- 8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご 照会ください。
- 注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

資料中の「三菱電機」、「三菱XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って株式会社日立製作所及び三菱電機株式会社のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサステクノロジに承継されました。

従いまして、本資料中には「三菱電機」、「三菱電機株式会社」、「三菱半導体」、「三菱XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

注:「高周波・光素子事業、パワーデバイス事業については三菱電機にて引き続き事業運営を行います。」

2003年4月1日 株式会社ルネサス テクノロジ カスタマサポート部



M64283FP

128 x 128 画素 CMOS イメージセンサ

概要

M64283FP は画像演算処理機能とアナログ調整機能を内蔵した 128 × 128 画素のCMOS イメージセンサで、人の網膜がもつ情報圧 縮機能と並列処理機能を保有しています。

M64283FPを使用することで画像情報入力装置の高機能化・小型化・ 高速化・低消費電力化を実現することができます。

特長

5.0V 単一電源動作

低消費電力

エッジ強調機能、エッジ検出画像出力機能

ランダム・アクセス機能

ゲイン・レベル調整機能

構造

光学サイズ 1/4 インチ

有効画素数 128 (H) × 128 (V)

撮像エリア 3.07mm × 3.07mm

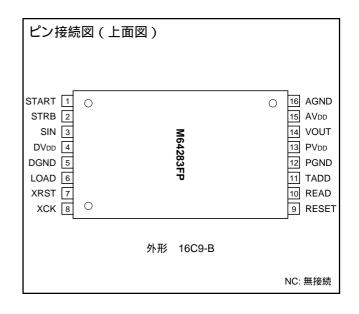
画素サイズ 24μm x 24μm

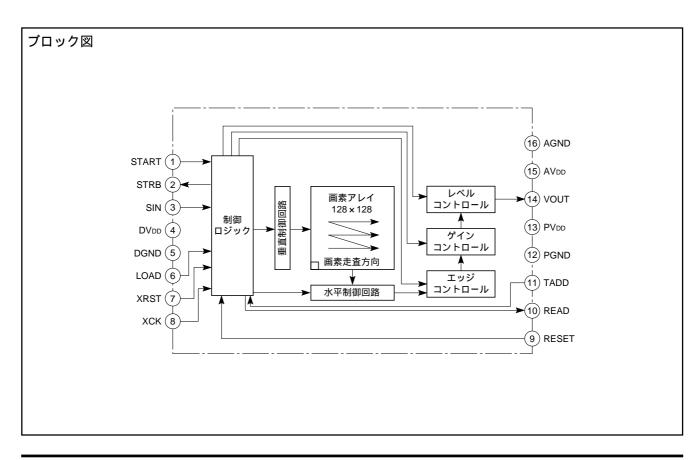
用途

ゲーム器、玩具、PC インタフェース装置等の民生機器

透明モールドは民生用に開発されたパッケージです。

セキュリティ関連や FA 等の産業用には、温度特性・寿命・故障率において信頼性の高い M64283K (セラミックパッケージ) を使用してください。





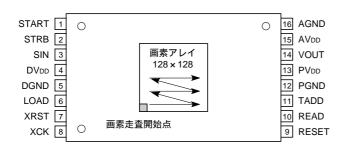
M64283FP

128 x 128 画素 CMOS イメージセンサ

端子機能説明

端子番号	記 号	機能概要	機能説明
1	START	画像撮像開始信号入力端子	50kΩでプルダウンされています
2	STRB	データ・タイミング出力端子	
3	SIN	レジスタ・データ入力端子	50kΩでプルダウンされています
4	DVdd	制御ロジック部の電源端子	
5	DGND	制御ロジック部のグランド端子	
6	LOAD	レジスタ・データ入力トリガ端子	50kΩでプルダウンされています
7	XRST	制御ロジック部リセット端子	50kΩでプルアップされています Low active
8	XCK	システム・クロック入力端子	50kΩでプルダウンされています
9	RESET	レジスタ・リセット入力端子	50kΩでプルアップされています Low active
10	READ	データ出力タイミング端子	
11	TADD	高位レジスタ・アドレス指定用端子	50kΩでプルアップされています
12	PGND	画素/アナログ部のグランド端子	
13	PVDD	画素/アナログ部の電源端子	
14	VOUT	画像データの電圧出力端子	アナログ出力端子
15	AVdd	アンプ部の電源端子	
16	AGND	アンプ部のグランド端子	

画素走査方向



絶対最大定格

記号	項目	定格値	単 位
DVDD	ディジタル電源	7	V
PVdd	画素部アナログ電源	7	V
AVDD	アンプ部アナログ電源	7	V
VI	ロジック入力電圧*	-0.3 ~ V _{DD}	V
Topt	動作周囲温度	-10 ~ +55	°C
Tstg	保存温度	-20 ~ +80	٥°
fxck	システムクロック	100 ~ 600	kHz

^{*}ロジック入力端子は、START, SIN, LOAD, XRST, XCK, RESET, TADD

推奨動作条件

		規	格	値	ж / э.
記号	項 目	最 小	標準	最大	単位
Topt	動作周囲温度	0	25	45	
DVDD	ディジタル電源	4.5	5.0	5.5	V
PVDD	画素部アナログ電源	4.5	5.0	5.5	V
AVdd	アンプ部アナログ電源	4.5	5.0	5.5	V
VIH	"H" ロジック入力電圧៖	0.8DVDD	-	DVdd	V
VIL	"L" ロジック入力電圧៖	0	-	0.6	V
fxck	システムクロック	400	500	600	kHz
	撮像面照度**	10	-	2500	lx

^{*}ロジック入力端子は、START, SIN, LOAD, XRST, XCK, RESET, TADD

直流電気的特性(指定のない場合は、Ta=25 , VDD=5.0V)

	• • • • • • • • • • • • • • • • • • •					
	15		規	格	値	₩ <i>\</i> ÷
記号	項	目	最 小	標準	最大	単位
Vон	"H" ディジタル出力電圧*	4.5	_	5.0	V	
Vol	"L" ディジタル出力電圧*	0	_	0.5	V	
Іоит	アナログ出力電流能力**	-100	_	100	μΑ	
Ro	アナログ出力抵抗**		_	_	130	Ω
DIDD	ディジタル回路電流	待機時***	_	_	0.5	mA
טטוט	(通常画像)	動作時****	-	-	1.2	mA
AIDD	アナログ回路電流	待機時***	-	_	4.5	mA
AIDD	(通常画像)	動作時****	-	-	5.0	mA

^{**}色温度2856±150Kのハロゲンランプ相当を赤外線カットフィルターを通して照射

^{*}ロジック出力端子は、READ, STRB, 10H=-1mA, 10L=1mA **アナログ出力端子は、VOUT ***待機時:クロックを止めてREAD信号がLowの時 ****動作時:500kHzのクロックを入力してREAD信号がHighの時

128 x 128 画素 CMOS イメージセンサ

電気光学特性(指定のない場合は、Ta=25)

記号	百		4 2	件	規	格	値	単位
	項	目	条	1+	最 小	標準	最 大	
te	蓄積時間可変範囲				8XCK		524280	
te	田頂的同门交轮四				OACK		XCK	
tf	画像読み出し時間*					128×128		_
u	四 別の 日 日 日 日 日 日 日 日 日					×1XCK		
s	感度		条件1			1		mV/lx •
			20111			'		msec
Vsat	飽和出力電圧		条件2		1000			mV

条件1: ハロゲン光源使用、赤外カットフィルタ有り、ゲイン設定04H、Vref 1.5V、蓄積時間 1msec、入射光 300lxの時

条件2: Gain04h, Vref1.5V

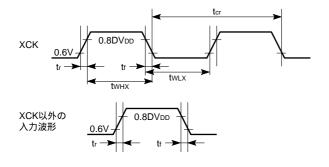
交流電気的特性

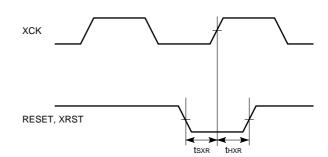
	- T	規	格	値	ж / - -
記号	項 目	最 小	標準	最大	単位
tcr	XCKサイクルタイム	1.67	2	10	µ sec
twnx	XCKパルス幅 ("H" レベル)	0.7	-	-	µ sec
twLx	XCKパルス幅 ("L" レベル)	0.7	-	-	µ sec
tr	立ち上がり時間	_	_	0.1	µ sec
tf	立ち下がり時間	_	_	0.1	μ sec
tss	SINセットアップ時間	0.4	_	_	µ sec
tHS	SINホールド時間	0.4	-	-	µ sec
tsL	LOADセットアップ時間	0.4	_	_	µ sec
tHL	LOADホールド時間	0.4	_	_	µ sec
tsr	RESET, XRSTセットアップ時間	0.4	-	-	µ sec
thr	RESET, XRSTホールド時間	0.4	-	-	µ sec
tsst	STARTセットアップ時間	0.4	_	_	µ sec
tHST	STARTホールド時間	0.4	_	_	µ sec
txsrd	XCK-STRB遅延時間R*	0	-	0.1	µ sec
txsfd	XCK-STRB遅延時間F*	0	-	0.1	µ sec
txrrd	XCK-READ遅延時間R*	0	_	0.1	µ sec
txrfd	XCK-READ遅延時間F*	0	-	0.1	µ sec
trvo	VOUT安定化時間*	_	0.8	-	µ sec
thvo	VOUTホールド時間*	_	_	tcr-0.1	µ sec

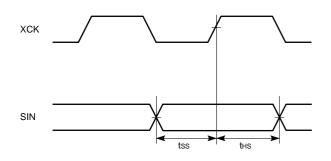
^{*}負荷容量 10pF

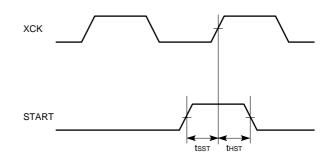
^{*} ただし、ランダムアクセス時は画像読み出し時間=出力画素数×1XCKとなります。

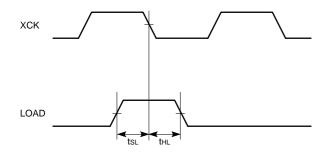
タイミング図

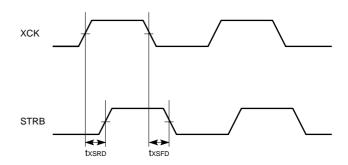


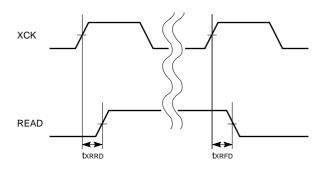


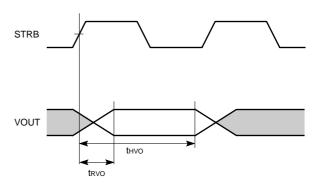










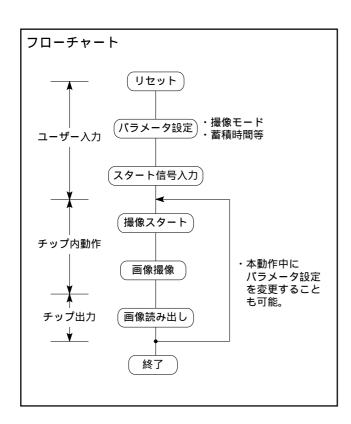


注記なきものは1/2VpDで表示

撮像手順

撮像は、下図のフローチャートに示すような手順で行います。まず、チップの全レジスタのリセットを行い、次にレジスタの内容を設定します。チップは、XRST、RESETを"L"に設定するとリセットされます。レジスタは10セット、各8ビットで構成されており、本レジスタを用いてパラメータ設定を行います。全レジスタの内容が確定後、STARTを入力すると撮像動作が開始されます。撮像動作中は、設定された蓄積時間が経過した後、アナログ信号として画像データがシリアル出力されます。撮像が開始すると、チップをリセットしない限り画像信号が出力され続けます。

また、撮像中に、蓄積時間、撮像モード設定レジスタの内容を書き換えることも可能です。変更した場合、次のフレームからレジスタ設定値が反映されます。



128 x 128 画素 CMOS イメージセンサ

レジスタ配置

レジスタ番号	TADD	アドレス	7	6	5	4	3	2	1	0
0	1	000	Z	0	O5	04	O3	O2	01	00
1	1	001	N	VH1	VH0	0	G3	G2	G1	G0
2	1	010	C17	C16	C15	C14	C13	C12	C11	C10
3	1	011	C07	C06	C05	C04	C03	C02	C01	C00
4	1	100	0	0	CL	0	0	0	0	1
5	1	101	0	0	0	0B	0	0	0	0
6	1	110	0	0	0	0	0	0	0	1
7	1	111	E3	E2	E1	E0	0	V2	V1	V0
A1	0	001	ST7	ST6	ST5	ST4	ST3	ST2	ST1	ST0
A2	0	010	END7	END6	END5	END4	END3	END2	END1	END0

^{*}注意点 TADDが '0' の場合、アドレス001または010以外のレジスタ設定禁止です。 のレジスタは固定値です。

レジスタ内容

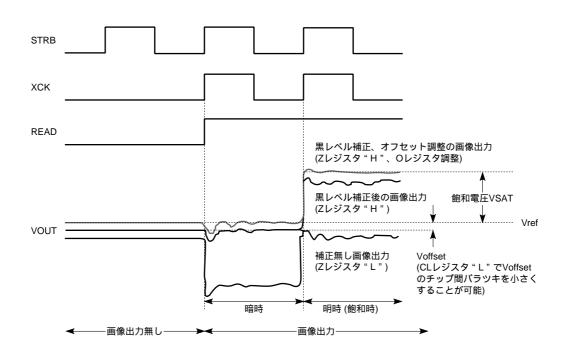
設定項目	記号	ビット数	内容	通常画像	ランダムアクセス
黒レベル補正	Z	1bit	遮光状態で出力電圧が、設定出力基準電圧 Vrefになるように補正します。		
オフセット電圧	0	6bit	出力信号のオフセット電圧をプラス、マイナス 方向で調整		
縦横エッジ選択	N,VH	3bit	縦エッジ、横エッジの設定切り換え		×
ゲイン	G	4bit	出力アンプのゲイン設定		
蓄積時間	C0, C1	8bit × 2	蓄積時間設定		
クランプ回路enable	CL	1bit	クランプ回路動作enable、'L' active		×
遮光画素行出力enable	0B	1bit	遮光画素行の黒レベル出力enable、'L' active		×
エッジ強調選択	Е	4bit	エッジ強調の割合設定		×
出力基準電圧 (Vref)	V	3bit	VOUT出力の基準バイアス電圧設定		
ランダム・アクセススタート 座標設定	ST	4bit × 2	ランダムアクセス開始座標を (x, y) で指定	×	
ランダム・アクセスストップ 座標設定	END	4bit × 2	ランダムアクセス終了座標を (x', y') で指定	×	

^{*}黒レベルは、遮光状態における有効画素からの出力電圧と定義します。

:使用可 ×:使用不可

画像信号調整

アナログ画像信号 VOUT は、STRB の立ち上がりに同期して出力されます。VOUTが出力されている期間に同期してREADが"H"になります。STRB、XCK、READ、VOUTの波形図を図 6に示します。VOUT の出力レベルは、出力基準電圧設定 V レジスタ、オフセット調整 O レジスタの設定により調整します。



出力基準電圧設定 V レジスタ (3bit)

出力基準電圧 Vrefを設定します。出力基準電圧 Vrefとは、アナログ画像信号が出力されていない時の VOUT 端子の出力電圧値です。 V レジスタによる出力基準電圧 Vref の設定を下表に示します。 ただし、 V2=V1=V0=0 の設定は無効です。

	Vref 電圧 (V)		
V2	V1	VIEI 电圧 (V)	
0	1	0	1.0
0	1	1	1.5
1	0	0	2.0
1	0	1	2.5

黒レベル補正 Z レジスタ (1bit)

遮光状態での出力電圧が、設定出力基準電圧 Vrefになるように補正します。

レジスタ設定	ゼロ点補正内容	 ・・・・・・・・・・・・・・・・・	
Z	でロ無無正的台	使用取家モード	
0	補正無し	輪郭検出モード	
1	補正あり	通常画像、輪郭強調、 ランダムアクセス	

128 x 128 画素 CMOS イメージセンサ

オフセット調整 O レジスタ (6bit)

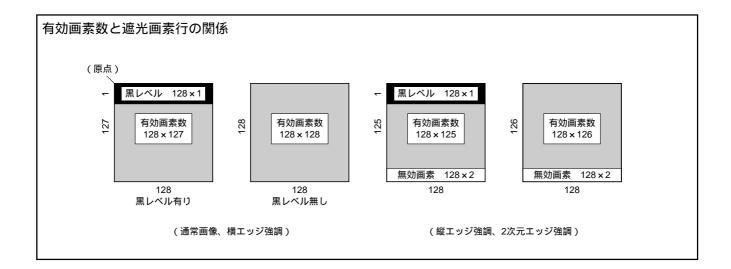
出力電圧 VOUT の設定出力基準電圧 Vref からのオフセット電圧 Voffset を補正します。最上位ビット 05 を符号ビットとします。最上位ビットが 'H'の場合プラス方向、'L'の場合マイナス方向に調整することができます。最大値を 0.512V とし、5 ビットで制御します。

レジ	スタ設定	オフセット	ステップ	ステップ数
O5	O4 ~ O0	電圧 (V)	(mV)	入 リック奴
0	00h ~ 1Fh	0 ~ -0.512	16	32
1	00h ~ 1Fh	0~0.512	16	32

遮光画素行出力 OB (1bit)

OB レジスタを 'L'の状態で画像出力すると、128 x 128 画像信号の第一行目は、128 個の遮光画素が出力されます。

レジスタ設定	· 遮光画素出力実行	
0B	7 遮兀四系山刀夫1] 	
0	Enable	
1	Disable	



クランプ回路による黒レベル補正レジスタ CL

黒レベルはVref設定値と一致しません。これは、出力アンプのオフセット電圧、内部演算回路誤差等に依存するもので撮像モード、アンプゲイン設定によりVoffsetの値は変化します。クランプ回路による黒レベル補正は、出力アンプのオフセット電圧、内部演算回路誤差を補正するものです。この設定はすべての撮像モードにおいて有効であり(ただし、ランダム・アクセスは除く)、CL レジスタが'L'のとき動作します(CL の初期値:L)。クランプ回路を動作させる場合、OB レジスタ(黒レベル出力)も同時に'L'の設定で使用します。

レジス	夕設定	田」が川白新钿数字に			
CL	0B	- 黒レベル自動調整実行			
0	0	Enable			
1	0 or 1	Disable			

蓄積時間設定C0、C1レジスタ(8bit×2)

蓄積時間を設定します。C0レジスタ、C1レジスタで設定された蓄 積時間の総和が実際に設定される蓄積時間となります。

C0レジスタ設定範囲 (C07~C00)	蓄積時間	ステップ	ステップ数
00h∼FFh	0 ~ 2040XCK	8XCK	256

C1レジスタ設定範囲 (C17~C10)	蓄積時間	ステップ	ステップ数	
00h ~ FFh	0 ~ 522240XCK	2048XCK	256	

蓄積時間 = レジスタ設定値×ステップとなります。

例) XCKが500kHz、C1=18h C0=B2のときの蓄積時間 1クロック : 2 (usec) = 1 (sec)/500 (kHz) C0 : 2848 (usec)=178 × 8 × 2 (usec) C1 : 97152 (usec)=24 × 2048 × 2 (usec) 蓄積時間 : C0 + C1=100msec

設定可能蓄積時間

撮像モード	最小蓄積時間設定*	最大蓄積時間設定
通常画像	C0=01h, C1=00h	C0=FFh, C1=FFh
横エッジ検出、横エッジ強調	C0=01h, C1=00h	C0=FFh, C1=FFh
縦エッジ検出、縦エッジ強調	C0=21h, C1=00h	C0=FFh, C1=FFh
2次元エッジ検出、2次元エッジ強調	C0=21h, C1=00h	C0=FFh, C1=FFh

^{* 0 (}C0=00h, C1=00h) 設定禁止

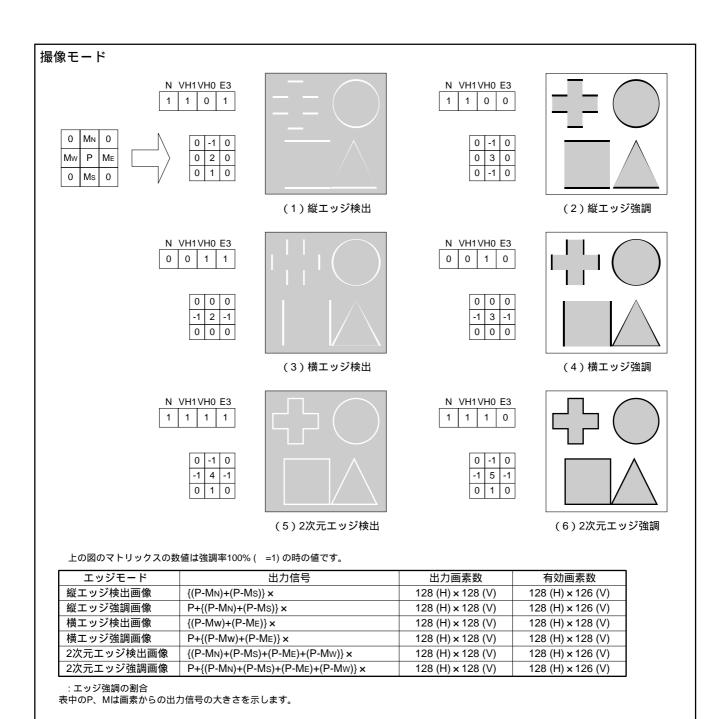
Gレジスタ(4bit) 出力アンプのゲインを設定します。

	レジスタ設定						
G3	G2	G1	G0	(dB)			
0	0	0	0	0			
0	0	0	1	1.5			
0	0	1	0	3.0			
0	0	1	1	4.5			
0	1	0	0	6.0			
0	1	0	1	7.5			
0	1	1	0	9.0			
0	1	1	1	10.5			
1	0	0	0	12.0			
1	0	0	1	15.0			
1	0	1	0	18.0			

エッジ検出およびエッジ強調撮像モード設定

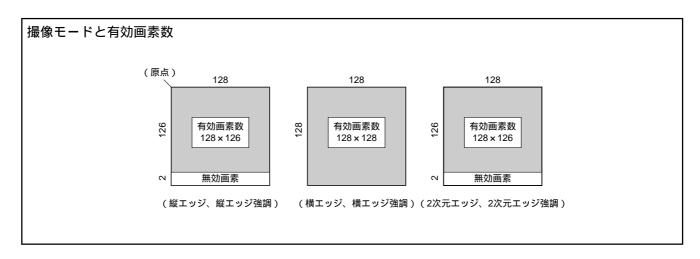
N、VH、Eレジスタの設定によりエッジ検出画像、エッジ強調画像の出力が可能です。エッジ強調画像とは、原画像にエッジ画像を一定の係数を掛けて重ねあわせたものです。撮像モードとして、横エッジ検出、横エッジ強調、2次元

エッジ検出、2次元エッジ強調モードが可能です。N、VH、E レジスタの設定により図のような 3×3 の近傍演算を実現することができます。中心画素 P と 4 近傍の MN、Ms、Mw、ME 間で差分を取ることによりエッジ画像を得ることができます。



撮像モードと有効画素数の関係

ランダムアクセスモード時以外は画素は128 x 128 画素出力されますが、縦エッジ検出、縦エッジ検出強調、2次元エッジ検出、2次元強調モードに設定した場合、下2行が無効画素となります。



N、VH レジスタ (1bit)

縦エッジ検出モード、横エッジ検出モード、2次元エッジ検出モードの選択をします。これらの設定は、エッジ強調モードでも同様に設定します。

	エッジモード		
N	VH1	VH0	エックモード
0	0	0	エッジ出力無し
0	0	1	横エッジモード
1	1	0	縦エッジモード
1	1	1	2次元エッジモード

E レジスタ (4bit)

エッジ強調の割合(の表中の)を設定します。最上位ビットE3 は、エッジ強調モード、エッジ検出モードの切換え信号です。'H' の場合、エッジ検出モード、'L' の場合、エッジ強調モードが選択されます。(ただし、通常画像出力の場合も'L'を設定します。)エッジ強調の割合は、E レジスタにより以下の通り設定されます。

	エッジ強調割合		
E2	E1	E0	エック強制的ロ
0	0	0	0% (=0)
0	0	1	12.5% (=0.125)
0	1	0	25.0% (=0.25)
0	1	1	37.5% (=0.375)
1	0	0	50.0% (=0.5)
1	0	1	62.5% (=0.625)
1	1	0	75.0% (=0.75)
1	1	1	87.5% (=0.875)

128 x 128 画素 CMOS イメージセンサ

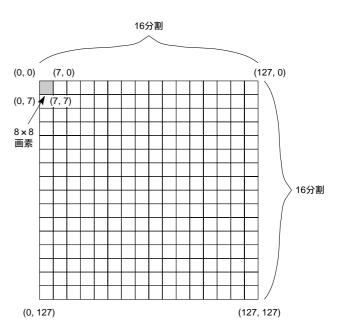
ランダムアクセス機能

全画面 (128 × 128 画素) を 16×16 の領域に分割し、 8×8 画素 を最小プロックとして、STレジスタ (8bit) により始点プロック座標 (XST, YST)、END レジスタ (8bit) により終点プロック座標 (XEND, YEND) を指定します。 ランダム・アクセスを実行する場合、 有効となる撮像モードは、通常画像モードのみです (XEND) できません)。 そのため、XEND XEND X

ランダムアクセス時のレジスタ設定

レジスタ	設定値
N	0
VH1, VH0	0
CL	1
0B	1
E3 ~ E0	0
ST7~0	ランダムアクセス開始座標を設定
END7 ~ 0	ランダムアクセス終了座標を設定

ランダムブロック構成



ランダムアクセスの領域設定

STレジスタの下位4bitでランダムアクセス開始画素の×座標を設定し、上位4bitでy座標を設定します (XST=ST [3:0]、YST= ST [7:4])。同様に、ENDレジスタの下位4bitでランダムアクセス終了画素の×座標を設定し、上位4bitでy座標を設定します (XEND=END[3:0]、YEND= END [7:4])。ST、ENDレジスタにより設定される開始画素座標は(XST × 8, YST × 8)、終了画素座標は(XEND × 8-1, YEND × 8-1)となります。ただし、ENDレジスタはXEND=0, YEND=0はXEND=16、YEND=16として座標計算してください。(つまり、XEND=0のとき終了画素のX座標は127 (=16 × 8-1)となる。)

ランダム・アクセス時の画素 ST レジスタ、END レジスタの初期値は 00Hex ((Xst, Yst)=(0, 0)、(XEND, YEND)=(0, 0)=(16,16))で、このとき全画素((0,0)-(127,127))にアクセスします。終了画素座標は、開始画素座標より後ろである必要があり、この条件が満たされない場合(Xst > XENDまたは Yst > YEND) 終了座標は127となります。

レジスタ番号	TADD	アドレス	7	6	5	4	3	2	1	0
A1	0	001	ST7	ST6	ST5	ST4	ST3	ST2	ST1	ST0
	_							_		

ランダムアクセス開始画素の Y座標を設定 (Yst) ランダムアクセス開始画素の X座標を設定 (Xst)

レジスタ番号	TADD	アドレス	7	6	5	4	3	2	1	0
A2	0	010	END7	END6	END5	END4	END3	END2	END1	END0
		,					۸			

ランダムアクセス終了画素の Y座標を設定 (YEND) ランダムアクセス終了画素の X座標を設定 (XEND)

ランダムアクセスエリア

 $(XST \times 8, YST \times 8) - (XEND \times 8-1, YEND \times 8-1)$ ただしXEND=0のとき終了画素のX座標は127、YEND=0のとき 終了画素のY座標は127となる。

ランダムアクセスの領域設定例

レジスタ設定例と対応する画素領域を下表に示します。初期設定 値は、ST レジスタ、END レジスタともに 00h です。ランダム・ア クセス用レジスタを変更しなければ、初期設定により全画素 (128 × 128 画素)にアクセスします。

レジス	く夕設定	開始画素設定	終了画素設定	開始画素座標	終了画素座標		
ST	END	(Xst, Yst)	(XEND, YEND)	(X, Y) X=8*Xst. Y=8*Yst	(X', Y') X=8*XEND-1, Y=8*YEND-1		
00h	00h	(0, 0)	(16, 16)	(0, 0)	(127, 127)		
00h	11h	(0, 0)	(1, 1)	(0, 0)	(7, 7)		
00h	10h	(0, 0)	(16, 1)	(0, 0)	(127, 7)		
00h	01h	(0, 0)	(1, 16)	(0, 0)	(7, 127)		
10h	20h	(0, 1)	(16, 2)	(0, 8)	(127, 15)		
01h	02h	(1, 0)	(2, 16)	(8, 0)	(15, 127)		
F0h	00h	(0, 15)	(16, 16)	(0, 120)	(127, 127)		
0Fh	00h	(15, 0)	(16, 16)	(120, 0)	(127, 127)		
55h	66h	(5, 5)	(6, 6)	(40, 40)	(47, 47)		

撮像レジスタ設定例

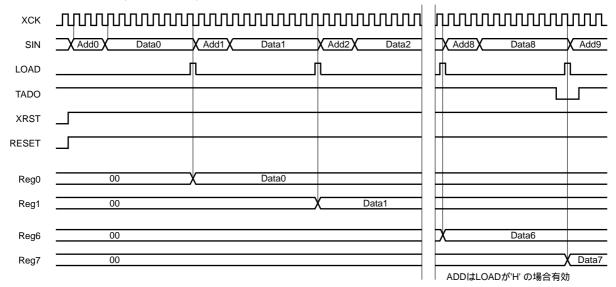
」取像レンハン成だが								
撮像モード	000	001	010	011	100	101	110	111
通常画像 (遮光画素出力有)	80h	04h		0001h~FFFFh (蓄積時間C1、C0)		00h	01h	03h
通常画像 (遮光画素出力無)	80h	04h	0001h ~	FFFFh	A1h	10h	01h	03h
横エッジ検出 (遮光画素出力有)	00h	24h	0001h ~	FFFFh	01h	00h	01h	C3h
横エッジ検出 (遮光画素出力無)	00h	24h	0001h ~	FFFFh	A1h	10h	01h	C3h
横エッジ強調 (遮光画素出力有)	80h	24h	0001h ~	FFFFh	01h	00h	01h	43h
横エッジ強調 (遮光画素出力無)	80h	24h	0001h ~	FFFFh	A1h	10h	01h	43h
縦エッジ検出 (遮光画素出力有)	00h	C4h	0021h ~	FFFFh	0Xh	0Xh	01h	C3h
縦エッジ検出 (遮光画素出力無)	00h	C4h	0021h ~	FFFFh	AXh	1Xh	01h	C3h
縦エッジ強調 (遮光画素出力有)	80h	C4h	0021h ~	FFFFh	0Xh	0Xh	01h	43h
縦エッジ強調 (遮光画素出力無)	80h	C4h	0021h ~	FFFFh	AXh	1Xh	01h	43h
2次元エッジ検出 (遮光画素出力有)	00h	E4h	0021h ~	FFFFh	0Xh	0Xh	01h	43h
2次元エッジ検出 (遮光画素出力無)	00h	E4h	0001h ~	FFFFh	AXh	1Xh	01h	43h
2次元エッジ強調 (遮光画素出力有)	80h	E4h	0021h ~	FFFFh	0Xh	0Xh	01h	43h
2次元エッジ強調 (遮光画素出力無)	80h	E4h	0021h ~	FFFFh	AXh	1Xh	01h	43h

- ・ゲイン10倍、端子電圧Vref1.5V、エッジ強調率50%を標準設定としています。
- ・ソコンIVIE、

 「カランプ回路を使用することを標準としています。
 ・ 適光画素出力無しの場合、クランプ回路は使用できません。
 ・ 蓄積時間設定C1、C0は照明条件により設定します。

動作タイミング

駆動タイミングチャート(データセット)



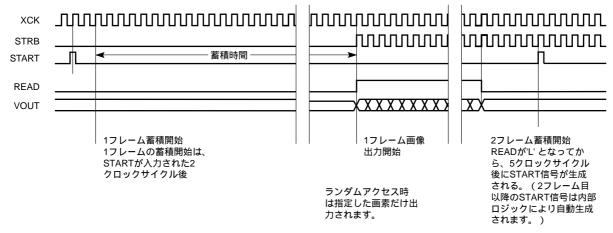
[チップリセット]

ロジック制御部、初期設定レジスタのリセットのタイミングを示します。それぞれ、クロックXCKの立ち上がリエッジに同期してリセットされます。

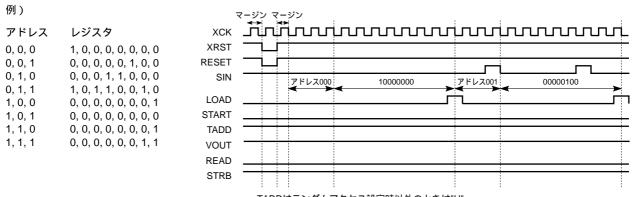
[データ入力]

撮像の蓄積時間、各スキャナの初期値、Vref設定値、 ゲイン設定値のデータをレジスタに取り込みます。 データ(8ビット×8)は、システム・クロックXCKの 立ち上がりエッジに同期して入力され、LOADが'H' の とき、XCKの立ち下がりでデータが確定します。

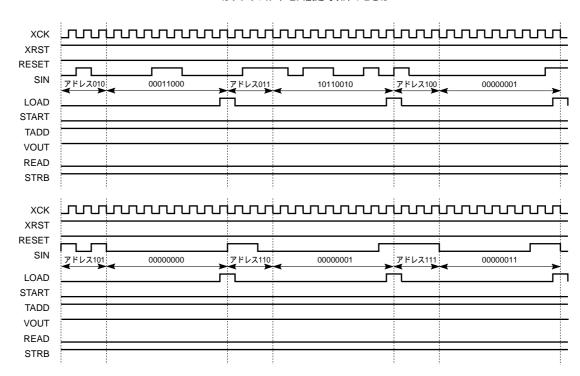
駆動タイミングチャート (画像蓄積)



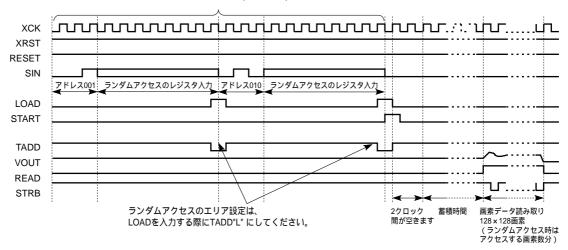
レジスタ設定例



TADDはランダムアクセス設定時以外のときは"H"



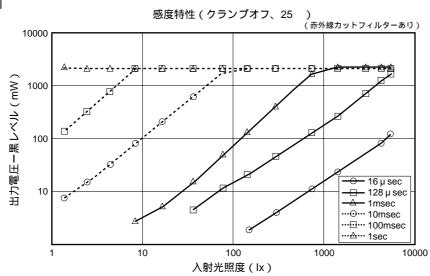
ランダムアクセス時のみ、START信号を入れる前にランダムアクセスのモードを 設定する必要があります。通常の画像出力(128×128)の時は省略してください。



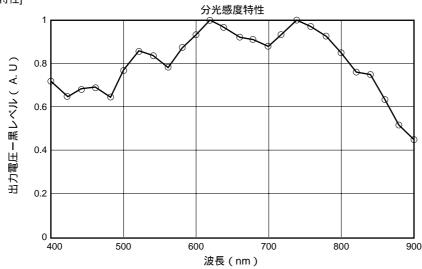
特性曲線

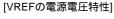
特に指定のない場合は測定条件: Vdd=5V、CLK=500kHz、Vref=1.5V、蓄積時間1800h、ゲイン0.4h (20dB) この項目に示すグラフは、標準品の特性例を示すものであり、保証をするものではありません。

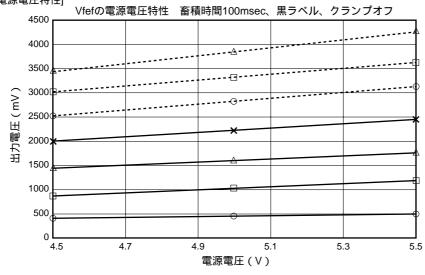
[感度特性]







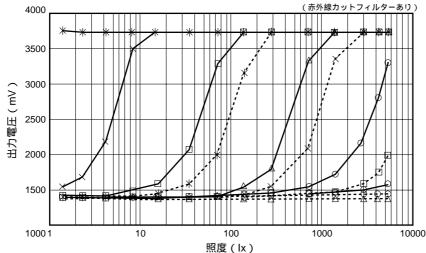




[遮光画素と有効画素の特性]

クランプオフ

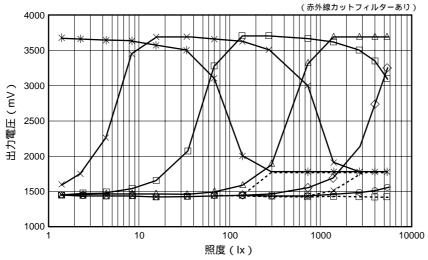
有効画素、遮光画素の入射光照度依存性



—— 16 μ sec、有效画素 —— 128 μ sec、有效画素 —— 10msec、有效画素 —— 10msec、有效画素 —— 100msec、有效画素 —— 1sec、有效画素 --— 1sec、超光画素 RIE (Ix) μ sec、遮光画素 --— 1msec、遮光画素 --— 10msec、遮光画素 --— 10msec、遮光画素 --— 10msec、遮光画素 --— 1sec、遮光画素

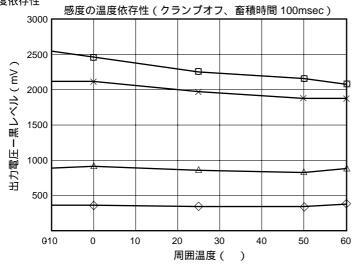
クランプオン

有効画素、遮光画素の入射光照度依存性



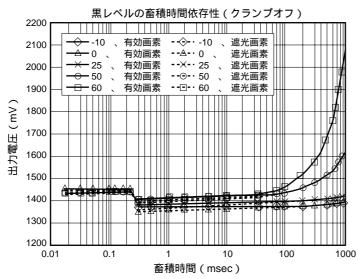
[温度特性]

感度の温度依存性

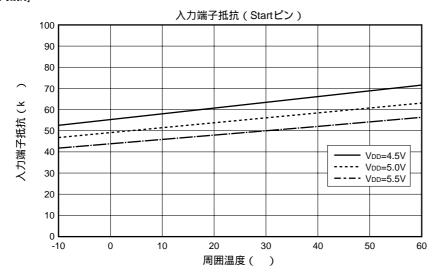


→ 1.7 lx → 3 lx → 5.6 lx → 10.9 lx → 20.9 lx

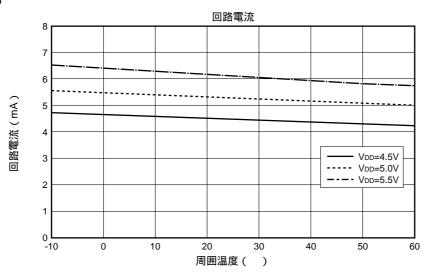
黒レベルの畜積時間、温度依存性



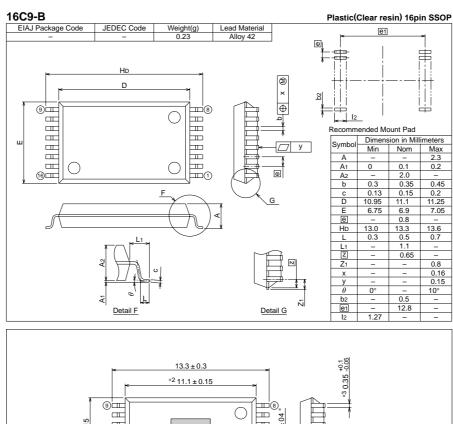
[入力端子抵抗]

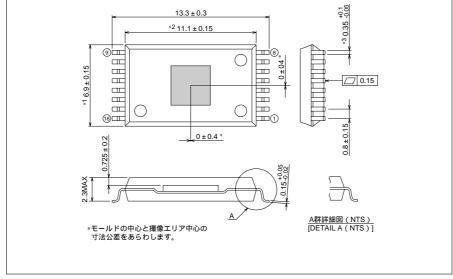


[回路電流]



パッケージ外形寸法図





本社半導体営業統括部 〒100-8310 東京都千代田区丸ノ内2-2-3/三菱電機ビル

お問合せ……●最新資料ご照会先〈三菱電機半導体情報ホームページ〉http://www.semicon.melco.co.jp/●〈資料請求先〉半導体営業推進部資料室(03)3218-9450 ●〈営業関係お問合せ先〉本社半導体第一事業部:第一営業部(03)3218-4762/第二営業部(03)3218-4771/第三営業部(03)3218-4782/

半導体第二事業部:第一営業部(03)3218-4791/第二営業部(03)3218-4794/第三営業部(03)3218-4816/札幌(011)212-3741/仙台(022)216-4638/さいたま(048)653-0901/ 横浜(045)224-2640/新潟(025)241-7219/金沢(076)233-5514/名古屋(052)565-3285/大阪(06)6347-2456/広島(082)248-5270/松山(089)931-7542/福岡(092)721-2146

●〈技術関係お問合せ先〉半導体製品:三菱電機セミコンダクタ・アプリケーション・エンジニアリング(株)(03)5783-7350/

光モジュール:三菱電機(株)鎌倉製作所営業部通信課(0467)41-5207

安全設計に関 ・弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、 する語い 、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利

・本資料に、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入に当たりましては、事前に三菱電機または特約店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ
(http://www.semicon.melco.co.jp/)などを通じて公開される情報に常にご注意ください。
・本資料に記載した情報は、正確を期すため、慎重に制作したものですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
・本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任は負いません。
・本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または特約店へご照会くどおれい

ご利用に 際しての 留意事項

本資料

- ・本資料の転載、複製については、文書による三菱電機の事前の承諾が必要です。・本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたら三菱電機または特約店までご照会ください。