

桶形移位器设计实验

主讲人：章复嘉

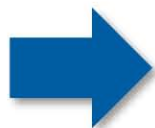
START



杭州电子科技大学
HANGZHOU DIANZI UNIVERSITY

目录

桶形移位器设计实验



1

实验目的

2

实验内容与原理

3

实验要求

4

实验步骤

5

思考与探索



1、实验目的

3



- 学习桶形移位器的工作原理，掌握桶形移位器的设计方法；
- 学习利用顶层模块来协助实现板级验证的方法；
- 学习采用开关复用的方法来解决输入开关不够用的问题。

目录



桶形移位器设计实验

1

实验目的

2

实验内容与原理

3

实验要求

4

实验步骤

5

思考与探索



2、实验内容与原理

5



本实验要求设计一个具有 5 种移位功能的 32 位桶形移位器。

输入：

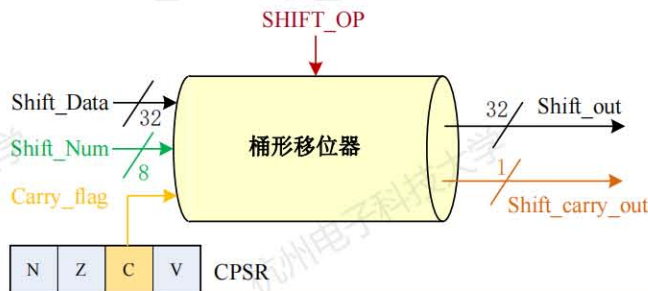
组合逻辑电路

输出：

- 1) 32位被移位数据 Shift_Data
- 2) 8 位移位次数 Shift_Num
- 3) 来自当前状态寄存器 CPSR 的进/借位标志位 CF, 即 Carry_flag
- 4) 3 位的移位运算方式控制信号

- 1) 32 位的移位结果 Shift_out
- 2) 1 位的移位输出进位标志

Shift_carry_out



SHIFT_OP



2、实验内容与原理

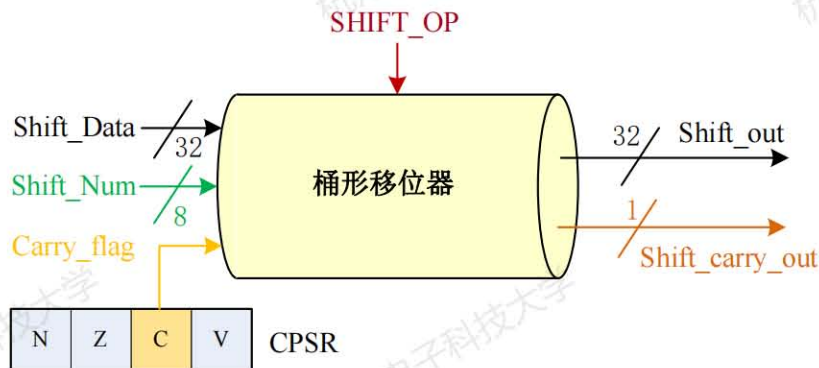
6

■ 移位运算功能

3 位移位控制信号 $\text{SHIFT_OP}[2:0]$: 选择移位运算功能

最高 2 位 $\text{SHIFT_OP}[2:1]$ 表示移位方式;

最低位 $\text{SHIFT_OP}[0]$ 结合移位次数 Shift_Num , 选择具体移位操作。



移位类型	SHIFT_OP		移位次数 Shift_Num	输出数据Shift_Out	移位进位Shift_Carry_Out	备注
逻辑左移 lsl	00X		= 0	Shift_Data	无	不移位
			$1 \leq 32$	$Shift_Data \ll Shift_Num$	$Shift_Data[32 - Shift_Num]$	
			> 32	0	0	
逻辑右移 lsr	01	0	= 0	0	Shift_Data[31]	等价于右移 32位
		1	= 0	Shift_Data	无	不移位
	01X		$1 \leq 32$	$Shift_Data \gg Shift_Num$	$Shift_Data[Shift_Num - 1]$	
			> 32	0	0	
算术右移 asr	10	0	= 0	$\{32\{Shift_Data[31]\}\}$	Shift_Data[31]	等价于右移 32位
		1	= 0	Shift_Data	无	不移位
	10X		$1 \leq 31$	$\{\{32\{Shift_Data[31]\}\}, Shift_Data\} > Shift_Num$	$Shift_Data[Shift_Num - 1]$	
			≥ 32	$\{32\{Shift_Data[31]\}\}$	Shift_Data[31]	
(带扩展) 循环右移 rrx/ror	11	0	= 0	$\{Carry_flag, Shift_Data[31:1]\}$	Shift_Data[0]	Carry_flag是 进位/借位标 志位C
		1	= 0	Shift_Data	无	不移位
	11X		$1 \leq 32$	$\{Shift_Data, Shift_Data\} \gg Shift_Num$	$Shift_Data[Shift_Num - 1]$	
			> 32	$\{\{32\{Shift_Data\}\}, Shift_Data\} \gg Shift_Num[4:0]$	$Shift_Data[Shift_Num[4:0] - 1]$	强制移位次数 < 32

注：表中“X”表示任意数；“无”表示本次移位不产生该输出，输出值未知



2、实验内容与原理

9



■ **现象：** **问题：外设资源不够该怎么办？**

调试桶形移位器模块需要 43 个逻辑开关，对应32位被移位数据Shift_Data、8位移位次数Shift_Num、3位的Shift_OP;

需要1位按键对应来自CPSR的CF标志位，即Carry_flag。

需要8片数码管和1个LED灯，对应32位的移位结果Shift_Out和1位的输出标志位Shift_Carry_Out。

HDU-XL-01 板卡上只有 32个逻辑开关、 6/8个按钮、 32 个 LED灯、 8片数码管

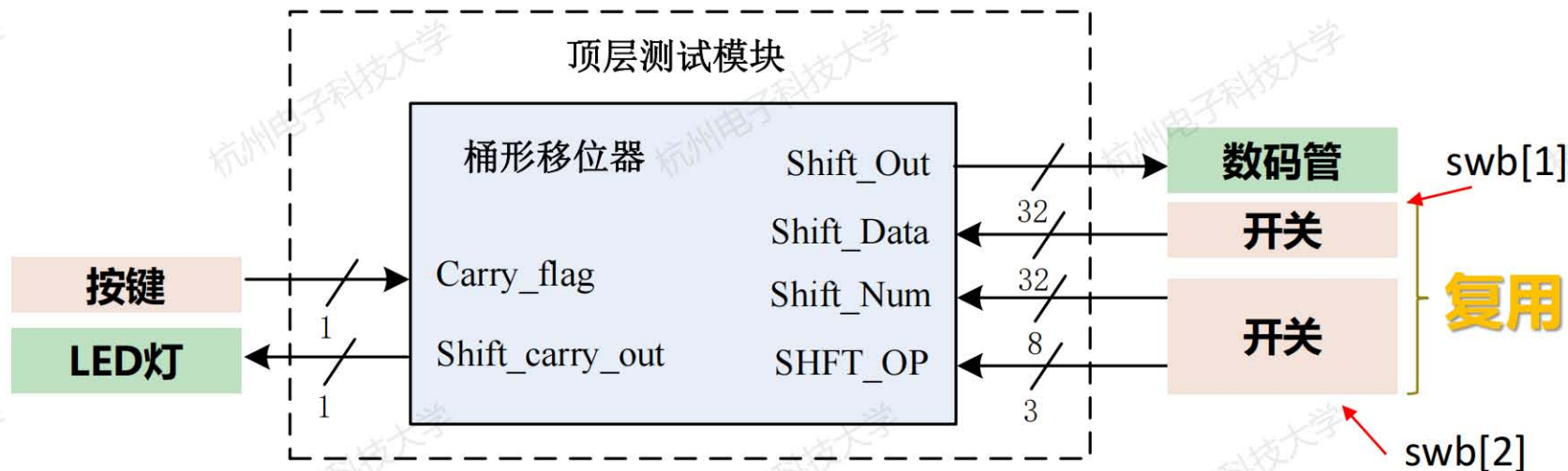


2、实验内容与原理

10

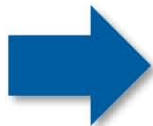
■ 解决方案

设置一个顶层模块 **分时复用**逻辑开关来完成输入的功能。



目录

桶形移位器设计实验



1

实验目的

2

实验内容与原理

3

实验要求

4

实验步骤

5

思考与探索



3、实验要求

12



- (1)新建一个工程，使用Verilog HDL的行为级描述方式编程实现桶形移位器模块；
- (2)编写一个顶层调用模块，测试桶形移位器模块的正确性。调试桶形移位器模块的目的是，检查每一种移位运算和移位控制信号 `SHIFT_OP` 的编码对应关系设计是否正确？调试时应该考虑：
 - ① 对每一种移位运算，选择典型的操作数进行运算；
 - ② 对每一种移位运算，至少采用 2 组及以上不同的操作数进行运算。



3、实验要求

13



③ **仿真验证**，仿真时请观察信号：移位数据Shift_Data、移位次数Shift_Num、SHIFT_OP、输入进位标志 Carry_flag、移位结果Shift_out、移位输出进位标志位 Shift_carry_out;

- (3) 引脚配置
- (4) 板级调试



3、实验要求

14



	信号	配置设备管脚	功能说明
输入 信号	①Shift_Data ② SHIFT_OP/ Shift_Num	32位开关sw[31:0], 用2个按键swb[2:1] 控制输入	① 按下swb[1], 即swb[1]=1时: Shift_Data ←sw[31:0]; ② 按下 swb[2], 即 swb[2]=1 时 : SHIFT_OP←sw[31:29], Shift_Num←sw[23:16]
	Carry_flag	按键swb[3]	Carry_flag← swb[3]



3、实验要求

15



	信号	配置设备管脚	功能说明
输出信号	Shift_out	8片数码管	数码管 ← Shift_out
	Shift_carry_out	1个LED灯	led[0] ← Shift_carry_out

Vivado开发套件中，引脚约束文件是*.xdc文件



3、实验要求

16



■ 管脚约束的注意事项:

LVC MOS18是一种电平标准

① 使用的每一个FPGA引脚都要进行1.8V低电平约束。例如:

```
set_property IOSTANDARD LVC MOS18 [get_ports sw]
```

```
set_property PACKAGE_PIN T3 [get_ports {sw[1]}]
```

② 对于 HDL 模块中的时钟边沿端口信号，可以使用
“CLOCK_DEDICATED_ROUTE FALSE” 取消时钟引脚配置的约束;



3、实验要求

17



■ 管脚约束的注意事项：

- ③ 开关对应的FPGA引脚，设置“PULLDOWN true”选项，使上电后初始化为无效。例如：

```
set_property PULLDOWN true [get_ports sw]
```

- ③ 在管脚约束文件的第一条语句里开启比特流压缩，优化 .bit 文件大小。相比未经优化的.bit文件，经过优化生成的.bit文件大幅度节省了烧录板卡的时间。比特流压缩语句是：

```
set_property BITSTREAM.GENERAL.COMPRESS TRUE  
[current_design]
```




3、实验要求

18



■ (5) 撰写实验报告

- ① 请自行选择不少于10组典型数据，对桶形移位器进行功能测试，将实验结果记录到下表中，分析你的实验结果是否符合你的预期；如果不符合，请分析原因；

建议：

- I. 一组典型数据测试**某1种或几种功能**，不一定测试全部功能；
- II. 对于桶形移位器的每一种功能，均要有**至少2组**典型数据测试。



3、实验要求

19



移位类型	Carry_flag	SHIFT_OP	移位次数 Shift Num	被移位数据 Shift Data	输出数据 Shift Out	输出移位进位标志 Shift Carry Out
逻辑左移lsl						
逻辑右移lsl						
算术右移asr						
(带扩展) 循环右移 rrx/ror						

表格行数根据选择的测试数据而定，可自行增加

目录

桶形移位器设计实验

1

实验目的

2

实验内容与原理

3

实验要求

4

实验步骤

5

思考与探索





4、实验步骤

21



- (1) 参考前述EDA开发流程来设计本实验的步骤;
- (2) 对桶形移位器模块板级调试的建议如下:
 - ① 参考建议, 进行管脚约束;
 - ② 选择一组数据作为被移位数据、移位次数和移位方式, 通过开关分别赋值给 Shift_Data、Shift_Num 和 SHIFT_OP, 按动 Carry_flag 按键, 通过数码管观察输出数据 Shift_Out, 通过 LED 灯观察移位进位 Shift_Carry_Out。选择另一组数据, 重复本步骤, 直至测试完所有移位方式和每个阶段的移位次数。将实验结果填入下表;



4、实验步骤

22



移位类型	Carry_flag	SHIFT_OP	移位次数 Shift Num	被移位数据 Shift Data	输出数据 Shift Out	输出移位进位标志 Shift Carry Out
逻辑左移lsl						
逻辑右移lsr						
算术右移asr						
(带扩展) 循环右移 rrx/ror						

表格行数根据选择的测试数据而定，可自行增加

目录

桶形移位器设计实验

1

实验目的

2

实验内容与原理

3

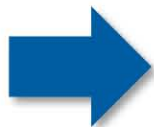
实验要求

4

实验步骤

5

思考与探索



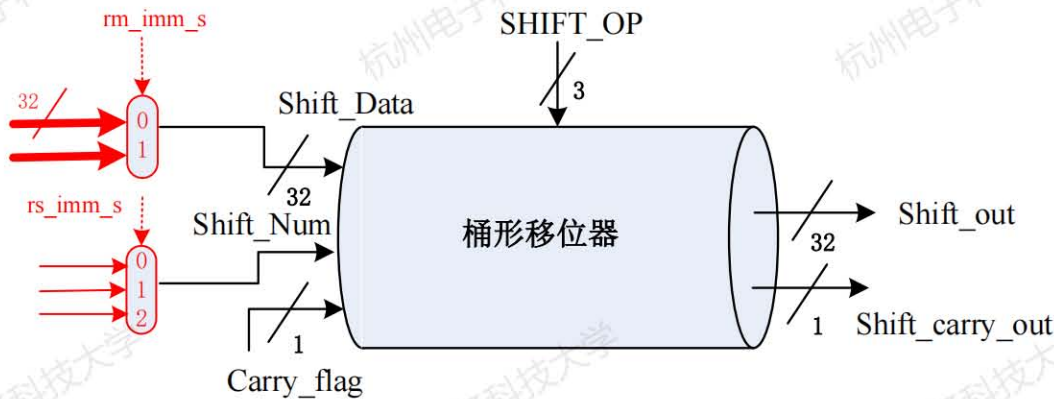


5、思考与探索

24



- (1) 假如桶形移位器的被移位数据Shift_Data有2种输入来源，如何修改被移位数据输入端呢？是否需要添加部件和控制信号？如何添加？假如移位次数Shift_Num有3种输入来源，如何修改呢？





5、思考与探索

25



- (2)某同学对桶形移位器仿真调试时采用了2组测试数据分别为：第1组是Shift_Data=05H, lsl, Shift_Num=2, Carry_flag=0; 第2组是Shift_Data=03H, lsl, Shift_Num=3, Carry_flag=0, 请结合本实验介绍的方法, 对此仿真测试方案作出评价。



THE END



杭州电子科技大学
HANGZHOU DIANZI UNIVERSITY

DESIGNER: 杭州电子科技大学 国家级计算机实验教学示范中心