

LAPORAN PRAKTIKUM
PRAKTIK LOGIKA DIGITAL



DIBUAT OLEH:

NAMA MAHASISWA : ALFI SYAHRIN
NIM : 2205112071
Kelas : CE 2-B

DINILAI OLEH:

Zakaria Sembiring, S. T., M. Sc.

NIP. 19700128 199203 1 002

POLITEKNIK NEGERI MEDAN
JURUSAN TEKNIK KOMPUTER DAN INFORMATIKA
PROGRAM STUDI TEKNIK KOMPUTER
MEDAN
2023

LEMBAR PENGESAHAN

Telah disetujui dan disahkan, laporan praktikum Praktik Logika Digital, Semester Genap Tahun Akademik 2022/2023 guna memenuhi salah satu syarat penyelesaian tugas Praktik Logika Digital oleh:

Nama : Alfi Syahrin
Kelas : CE 2-B
NIM : 2205112071
Program Studi : Teknik Komputer

Medan, 02 Maret 2023

Menyetujui,
Dosen Logika Digital

Zakaria Sembiring, S. T., M. Sc.
NIP. 19700128 199203 1 002

Daftar Isi

Tujuan	4
Peralatan yang Digunakan	4
Diagram Rangkaian	4
Langkah Percobaan	5
Tabel Hasil Pengamatan	12
Analisa Data dan Pembahasan	13
Kesimpulan	14
Daftar pustaka.....	15
Lampiran	16

Tujuan

1. Membuktikan aljabar Boolean dapat digunakan dalam penyederhanaan persamaan logika pada rangkaian kombinasional.
2. Mengamati hasil keluaran rangkaian asal dengan rangkaian hasil penyederhanaan.
3. Memenuhi tugas Praktik Logika Digital.

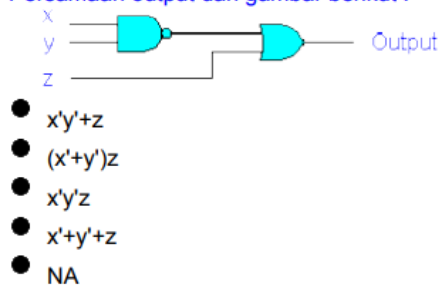
Peralatan yang Digunakan

- PC/Laptop
- Software Electronic WorkBench(EWB)

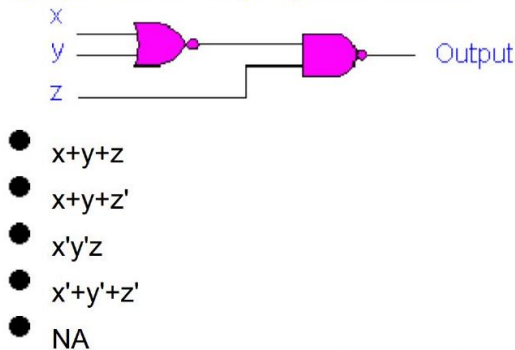
Diagram Rangkaian

A. Soal Latihan

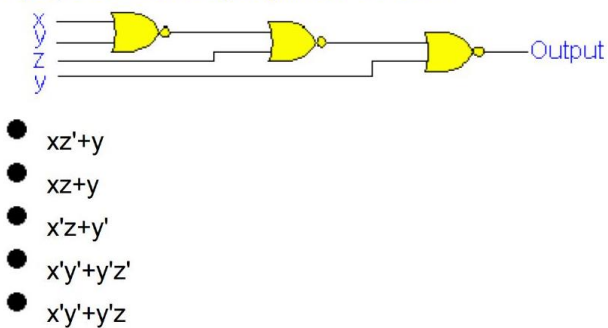
1. Persamaan output dari gambar berikut :



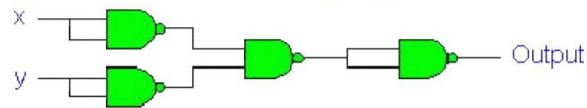
- B. 2. Apa persamaan output gambar berikut :



- C. 3. Apa persamaan output gambar berikut :

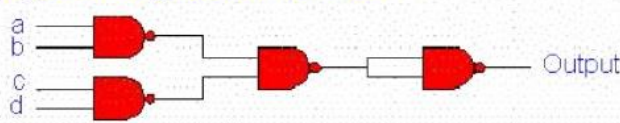


D. 4. Rangkaian berikut ekivalen dengan gate ?



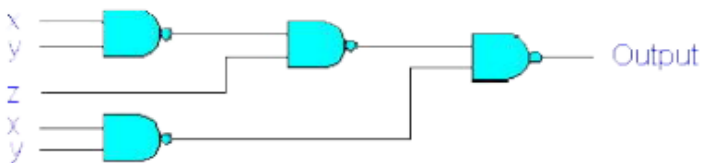
- AND
- OR
- NAND
- NOR
- None of the above

E. 7. Fungsi dari rangkaian berikut adalah :



- abcd
- ab+cd
- (a+b)(c+d)
- a+b+c+d
- (a'+b')(c'+d')

F. 9. Fungsi dari rangkaian berikut adalah :



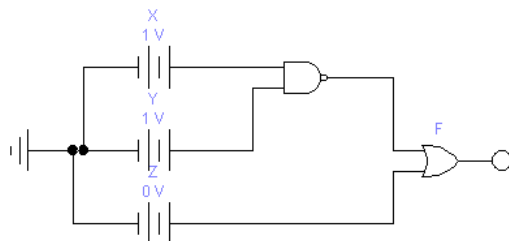
- $x'+y'+z'$

Langkah Percobaan

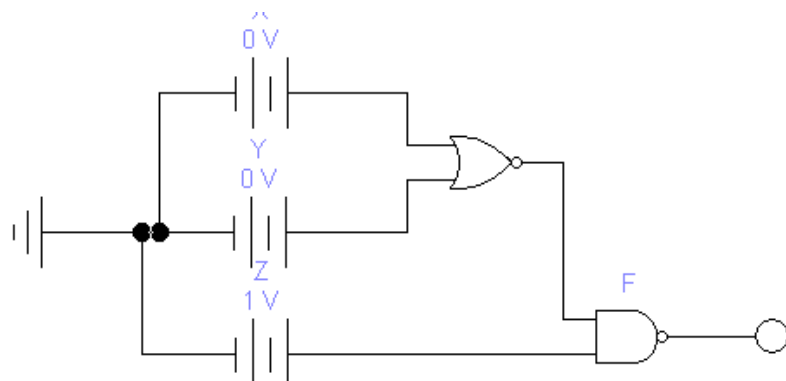
Adapun Langkah kerja yang dilakukan pada percobaan ini adalah sebagai berikut:

1. Membuat rangkaian seperti yang ditunjukkan pada gambar pada diagram rangkaian pada software simulator, yakni EWB.

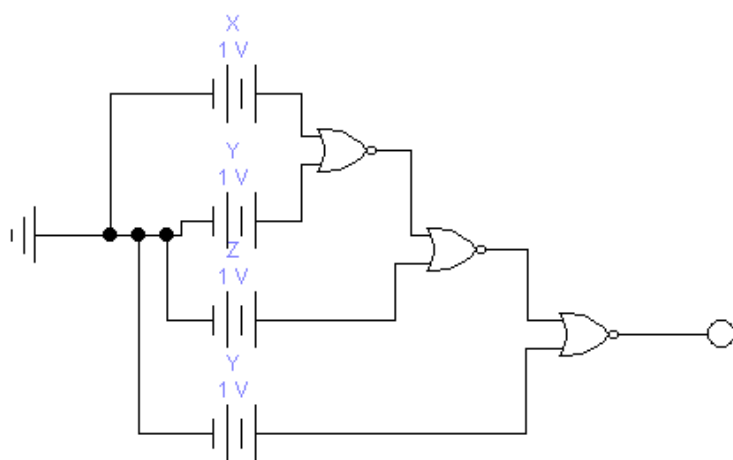
A.



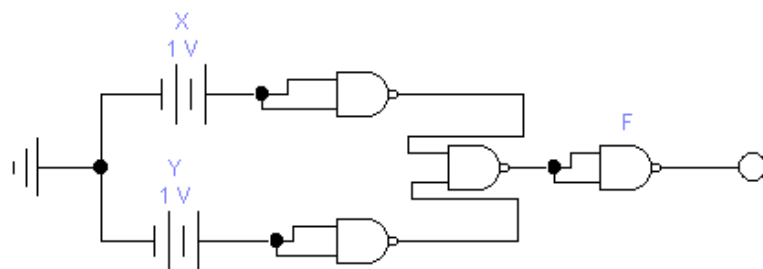
B.



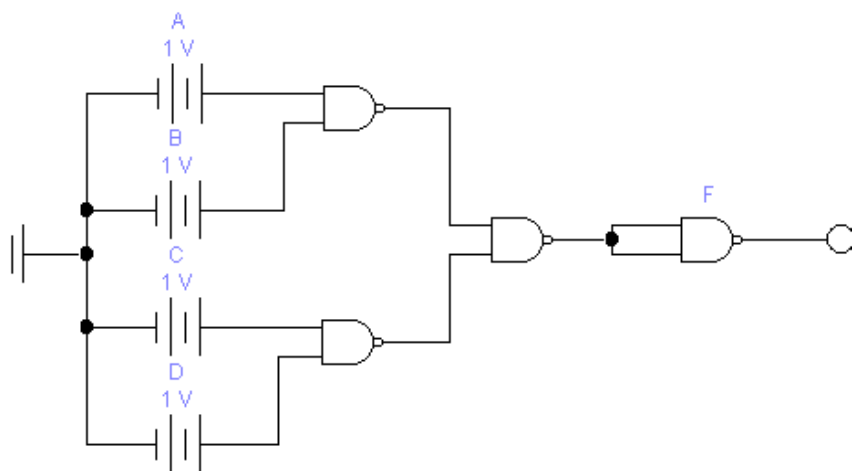
C.



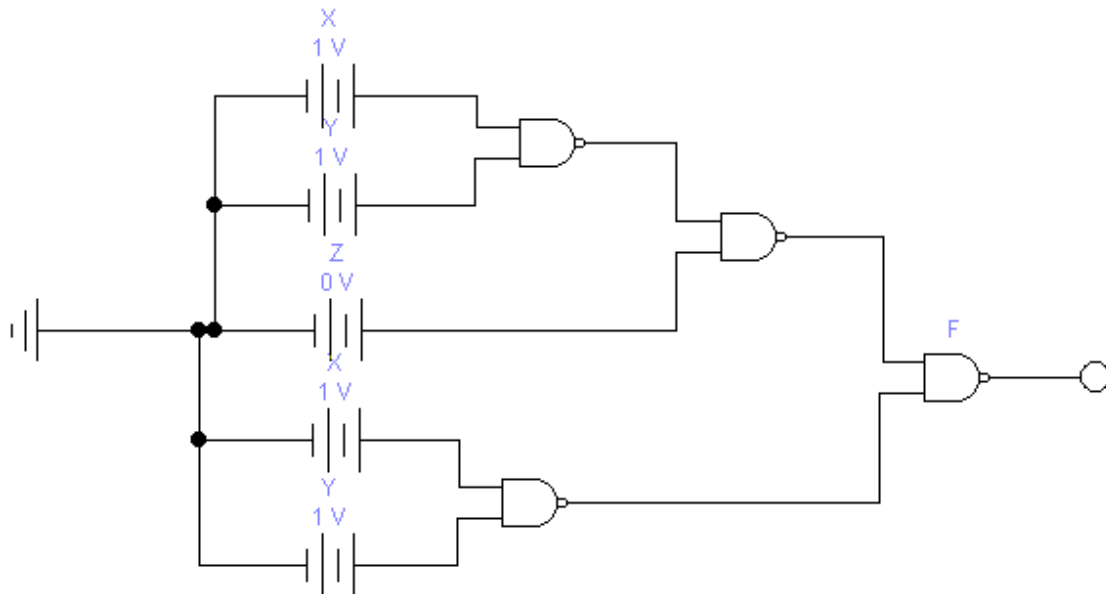
D.



E.



F.



2. Membuat persamaan logika dari rangkaian tersebut.

- A. $F = X'Y' + Z$
- B. $F = ((X + Y)' \cdot Z')$
- C. $F = (((X + Y)' + Z)' + Y)'$
- D. $F = (((X \cdot X)' \cdot (Y \cdot Y)')' \cdot ((X \cdot X)' \cdot (Y \cdot Y)')')'$
- E. $F = (((A \cdot B)' \cdot (C \cdot D)')' \cdot ((A \cdot B)' \cdot (C \cdot D)')')'$
- F. $F = (((X \cdot Y)' \cdot Z)' \cdot (X \cdot Y)')$

3. Menyederhanakan persamaan yang diperoleh menggunakan aljabar Boolean dan Teorema De Morgan

A. $F = (XY)' + Z$

$F = X' + Y' + Z$

B. $F = ((X + Y)' \cdot Z')$

$F = (X' \cdot Y' \cdot Z)'$

$F = X + Y + Z'$

C. $F = (((X + Y)' + Z)' + Y)'$

$F = (((X' \cdot Y') + Z)' + Y)'$

$F = ((X + Y \cdot Z') + Y)'$

$F = X' \cdot Y + Y' \cdot Z$

D. $F = (((X \cdot X)' \cdot (Y \cdot Y)')' \cdot ((X \cdot X)' \cdot (Y \cdot Y)')')'$

$F = ((X' \cdot Y')' \cdot (X' \cdot Y'))'$

$F = (((X+Y)'))'$

$F = (X+Y)'$ atau NOR

E. $F = (((A \cdot B)' \cdot (C \cdot D)')' \cdot ((A \cdot B)' \cdot (C \cdot D)')')'$

$F = ((A \cdot B) + (C \cdot D) \cdot (A \cdot B) + (C \cdot D))'$

$F = ((A \cdot B) + (C \cdot D))'$

$F = (A \cdot B)' \cdot (C \cdot D)'$

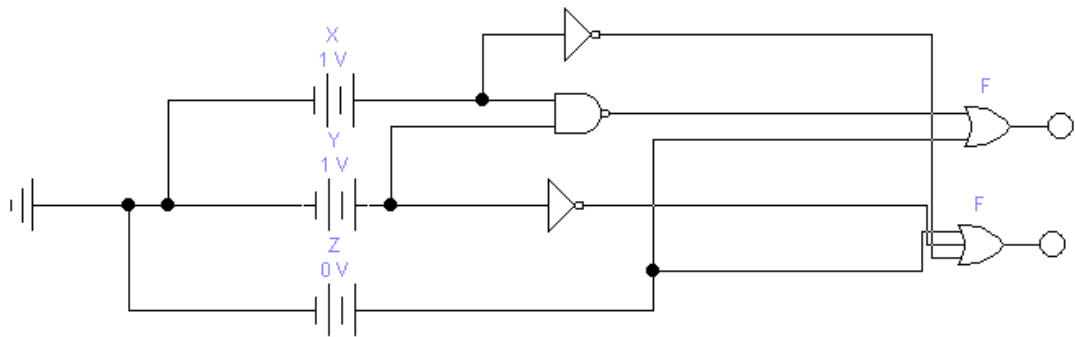
$F = (A' + B') \cdot (C' + D')$

F. $F = (((X \cdot Y)' \cdot Z)' \cdot (X \cdot Y)')$

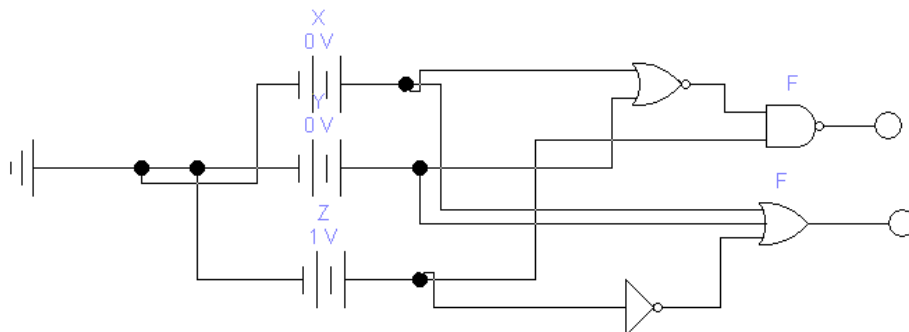
$F = ((X \cdot Y)' \cdot Z) + (X \cdot Y)$

$F = X \cdot Y + Z$

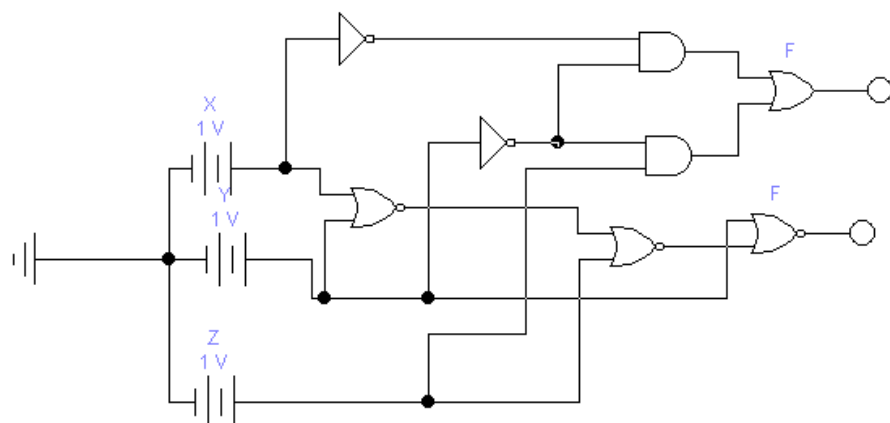
4. Membuat rangkaian sesuai dengan hasil penyederhanaan persamaan awal
A.



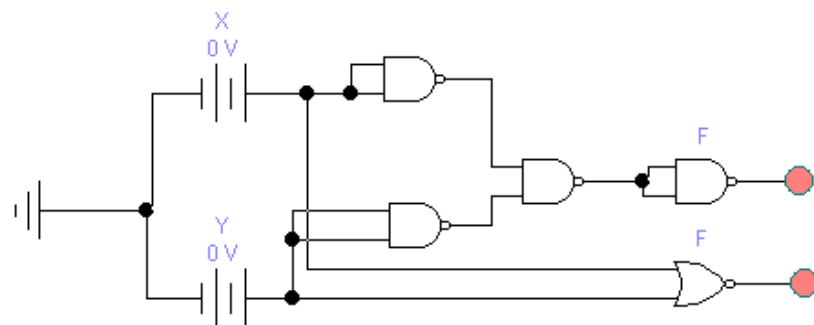
B.



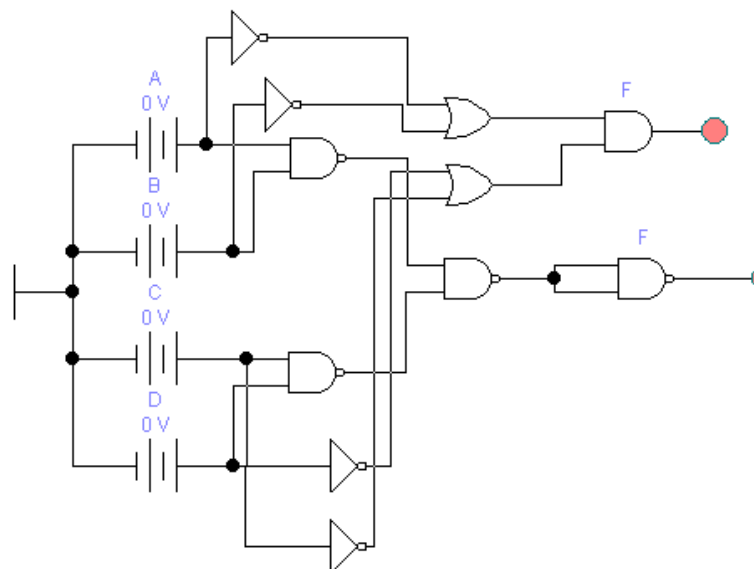
C.



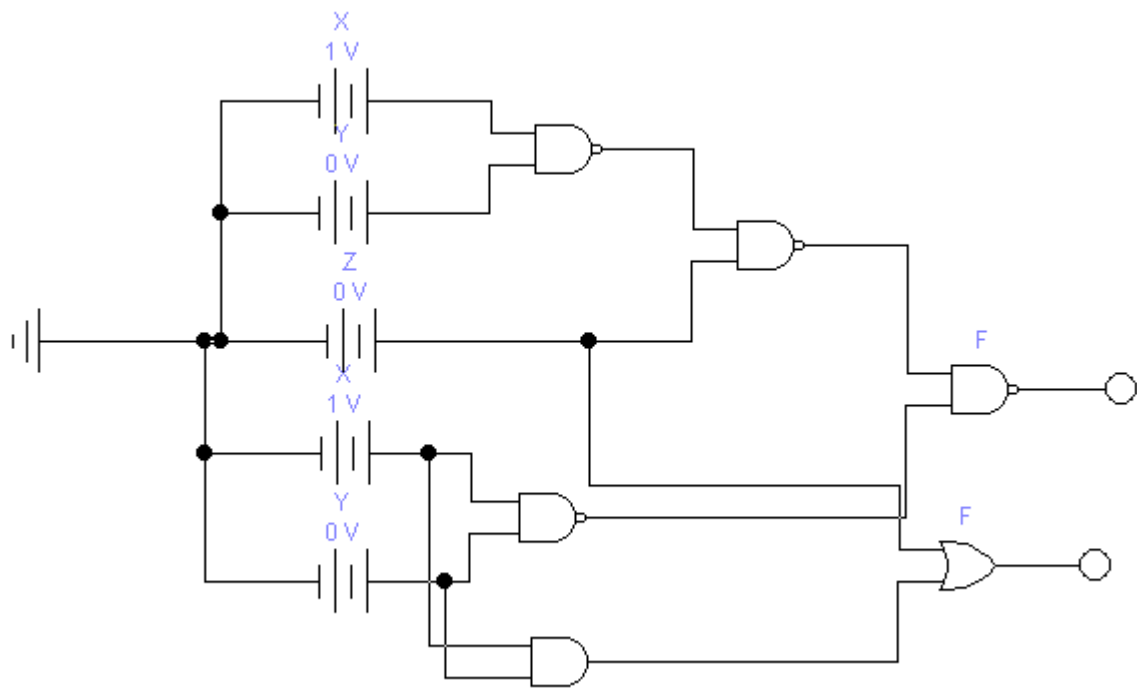
D.



E.



F.



5. Membuat Tabel Kebenaran

A.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1

B.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1

C.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1

D.

X	0	0	1	1
Y	0	1	0	1

E.

A	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
B	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
C	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
D	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1

F.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1

6. Menguji Logika logika Sesuai dengan table kebenaran.

7. Mengecek Apakah logika output rangkaian asal sama dengan rangkaian hasil penyederhanaan

8. Jika sama, maka proses penyederhanaan sudah benar, jika tidak sama silahkan mencoba dan mengulangi Langkah 3 dan seterusnya

Tabel Hasil Pengamatan

Tabel 1. hasil pengamatan

A.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1
Output	1	1	1	1	1	1	0	1

Tabel 2. hasil pengamatan

B.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1
Output	1	0	1	1	1	1	1	1

Tabel 3. hasil pengamatan

C.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1
Output	1	1	0	0	0	1	0	0

Tabel 4. hasil pengamatan

D.

X	0	0	1	1
Y	0	1	0	1
Output	1	0	0	0

Tabel 4. hasil pengamatan

E.

A	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
B	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
C	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
D	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
Output	1	1	1	0	1	1	1	0	1	1	1	0	0	0	0	0

Tabel 6. hasil pengamatan

F.

X	0	0	0	0	1	1	1	1
Y	0	0	1	1	0	0	1	1
Z	0	1	0	1	0	1	0	1
Output	0	1	0	1	0	1	1	1

Analisa Data dan Pembahasan

A. Pada percobaan ini, dilakukan pengujian terhadap rangkaian yang diberikan pada diagram rangkaian yang ditunjukkan pada gambar di atas. Dengan menggunakan software EWB, rangkaian asal disusun sedemikian. Hasil penyederhanaan menggunakan aljabar Boolean dan De Morgan turut dirangkai Bersama rangkaian dengan menyesuaikan logika input yang diberikan.

Pengujian dilakukan secara simultan untuk kedua rangkaian, dan hasilnya diamati untuk masing-masing logika input. Dari hasil percobaan yang telah dilakukan diperoleh hasil seperti table yang ditunjukkan pada table hasil pengamatan. Untuk semua logika input yang diberikan, diperoleh hasil yang sama untuk kedua rangkaian. Hal ini membuktikan bahwa proses penyederhanaan persamaan logika telah berhasil dilakukan.

KESIMPULAN

Setelah dilakukan Percobaan maka sudah Terbukti bahwa Aljabar Boolean dan Teori DeMorgan dapat Digunakan untuk menyederhanakan persamaan logika dari sebuah rangkaian Kombinasional . Karena setelah diamati dari percobaan hasil output dari kedua rangkaian , rangkaian asal dan rangkaian yang telah disederhanakan memiliki output yang sama .

DAFTAR PUSTAKA

LAMPIRAN