

Universidade de Aveiro
Departamento de Electrónica, Telecomunicações e Informática
Interfaces e Periféricos

Teste 2, 06/Junho/2006

Teste A

Nome: _____ N.º Mec: _____

Notas:

1. Assinale na grelha ao lado as respostas às questões 1 a 20;
2. Nas questões de escolha múltipla, por cada resposta errada será descontada, à cotação global, 1/3 da cotação da respectiva pergunta;
3. Não é permitido o uso de calculadoras, telemóveis ou outros dispositivos electrónicos durante a realização deste teste;
4. Cotações: Parte I) 0.5 valores cada alínea. Parte II) 2 valores cada questão

	a	b	c	d
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				
16				
17				
18				
19				
20				

Parte I

- 1- Numa linha perfeitamente terminada, o valor final da tensão observado em toda a linha, estabelece-se:
 - a) instantaneamente
 - b) ao final de um tempo de propagação (1tpd)
 - c) ao final de dois tempos de propagação (2tpd)
 - d) converge exponencialmente para o valor final, podendo dizer-se que ao fim de dez tempos de propagação se atingiu o valor final
- 2- A transmissão diferencial de sinais caracteriza-se por:
 - a) a transmissão de dados ser realizada por níveis de tensão simétricos
 - b) ser muito sensível a ruído de modo comum
 - c) na recepção a detecção ser efectuada por comparação com um valor de referência fixo
 - d) nenhuma das opções anteriores está correcta
- 3- A Figura 1 representa um ciclo:
 - a) de leitura
 - b) de escrita
 - c) de arbitragem
 - d) nenhuma das opções anteriores está correcta
- 4- O ciclo representado na Figura 1 tem *handshake* do tipo:
 - a) *Interlocked*
 - b) Completamente *interlocked* (*fully interlocked*)
 - c) Síncrono
 - d) *Merged*
- 5- Os sinais representados na Figura 1 pelos rótulos {X, Y, Z} denominam-se, respectivamente:
 - a) *Read; Write ; Strobe*
 - b) *Write; Read; Valid*
 - c) *Read; Write ; Acknowledge*
 - d) *Write; Read; Acknowledge*

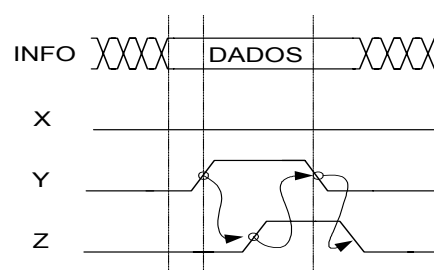


Figura 1

- 6- Diz-se que um barramento é do tipo micro-ciclo quando:
- a) a fase de endereçamento engloba a transferência de dados
 - b) a fase de transferência de dados engloba o endereçamento
 - c) o fim do ciclo de endereçamento depende do fim prévio do ciclo de dados
 - d) as fases de endereçamento e transferência de dados são tratadas como operações autónomas
- 7- Admita que possui um sistema com um barramento multiplexado para dados e endereços, com largura de 8bits. Admita que é usada uma estratégia baseada em *qualifiers* codificados. Qual o número mínimo de *qualifiers* que são necessários no caso de o endereçamento requerer 24bits e o comprimento dos dados ser 8 bits?
- a) 1
 - b) 2
 - c) 3
 - d) 4
- 8- Admita que possui um sistema com um barramento para dados e endereços multiplexado, com largura de 16 bits. Sabendo que não existe *pipelining*, qual o valor aproximado da máxima eficiência possível na utilização do barramento no caso de o endereçamento requerer 24bits e o comprimento dos dados ser 16 bits?
- a) 100%
 - b) 93%
 - c) 83%
 - d) 75%
- 9- Quando o endereçamento é do tipo micro-ciclo pode afirmar-se que as transferências do tipo bloco (*block transfer*) :
- a) Permitem um maior *throughput* pois com uma única fase de endereçamento conseguem-se realizar várias transferências de dados
 - b) Implicam uma maior complexidade na implementação dos slaves
 - c) Podem ter limitações em relação ao tamanho máximo do bloco que pode ser transferido numa única operação
 - d) Todas as opções anteriores estão correctas
- 10- Em barramentos multi-master um dos módulos que compõem o circuito de arbitragem denomina-se “sincronização de saída” e destina-se a:
- a) Garantir que as saídas dos *masters* se mantêm estáveis durante o processo de arbitragem
 - b) Seleccionar qual dos masters irá utilizar o barramento em seguida
 - c) Garantir que as linhas do barramento não ficam flutuantes
 - d) Nenhuma das opções anteriores está correcta
- 11- Em barramentos multi-master os circuitos de arbitragem do tipo *ripple* apresentam, face aos circuitos de arbitragem tipo *look-ahead*, as seguintes vantagens:
- a) Maior simplicidade e rapidez
 - b) Maior simplicidade e homogeneidade
 - c) Maior rapidez e homogeneidade
 - d) Pelo menos um dos tipos de circuito acima referidos não é utilizado para realizar circuitos de arbitragem
- 12- Há diversas técnicas para realizar a sincronização de relógio em barramentos série, entre elas:
- a) Relógio codificado
 - b) Relógio explícito auto-sincronizado
 - c) Relógio explícito do transmissor
 - d) Todas as opções anteriores são verdadeiras

- 13- Em barramentos série a transmissão de dados é organizada em tramas, as quais contêm campos com diferentes funções. Tipicamente as tramas contêm os seguintes campos:
- a) Sincronização, Identificação, Arbitragem, Detecção de erros e Dados
 - b) Sincronização, Arbitragem, Detecção de erros e Dados
 - c) Identificação, Arbitragem, Detecção de erros e Dados
 - d) Todas as estruturas acima definidas são possíveis

- 14- A Figura 2 representa uma trama RS-232 em que:

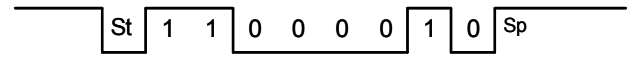


Figura 2

- a) é transmitido o carácter 43H, sendo usada uma configuração de 7 bits de dados e paridade par
 - b) é transmitido o carácter 43H, sendo usada uma configuração de 7 bits de dados e paridade ímpar
 - c) é transmitido o carácter C2H, sendo usada uma configuração de 8 bits de dados sem paridade
 - d) é transmitido o carácter 61H, sendo usada uma configuração de 7 bits de dados com paridade ímpar
- 15- Em termos de arquitecturas de interligação, o protocolo SPI permite:
- a) A existência de vários *slaves*, sendo a selecção efectuada por meio de *Chip Selects* independentes
 - b) A existência de vários *slaves*, sendo a selecção efectuada por meio de um campo de identificação embebido na trama
 - c) Ligar apenas dois dispositivos, um *master* e um *slave*
 - d) Todas as opções anteriores estão erradas
- 16- Em termos de arquitecturas de interligação, o protocolo I2C permite:
- a) A existência de vários *slaves*, sendo a selecção efectuada por meio de *Chip Selects* independentes
 - b) A existência de vários *slaves*, sendo a selecção efectuada por meio de um campo de identificação embebido na trama
 - c) Ligar apenas dois dispositivos, um *master* e um *slave*
 - d) Todas as opções anteriores estão erradas
- 17- Para interligar dispositivos USB utiliza-se um cabo com as seguintes características:
- a) 4 condutores, 1 para transmissão de dados (TxD), 1 para recepção de dados (RxD) e dois para fornecimento de energia (V_{BUS} e GND)
 - b) 4 condutores, sendo um par dedicado à transmissão de dados (Tx^+ e Tx^-) e o outro par à recepção de dados (Rx^+ e Rx^-), ambos em modo diferencial
 - c) 4 condutores, 2 para transmissão de dados em modo diferencial (D^+ e D^-) e dois para fornecimento de energia (V_{BUS} e GND)
 - d) Nenhuma das opções anteriores está correcta
- 18- A especificação USB suporta diversos tipos de transferências, entre elas:
- a) Controlo
 - b) Isócronas
 - c) Bulk
 - d) Todas as anteriores

- 19- O bus PCI suporta diversas combinações de largura do barramento e velocidade de operação, permitindo as seguintes valores de pico para as taxas de transferência:
- a) 64MB/s; 128MB/s; 256MB/s
 - b) 132MB/s; 264MB/s; 396MB/s
 - c) 132MB/s; 512MB/s
 - d) 132MB/s; 264MB/s; 512MB/s
- 20- No barramento PCI a transferência de dados é controlada por *handshaking* através dos sinais de IRDY# e TRDY#. Qual das seguintes afirmações é verdadeira:
- a) XRDY# (I na escrita, T na leitura) activo permite inserir um wait-state
 - b) XRDY# (T na escrita, I na leitura) activo permite inserir um wait-state
 - c) XRDY# (T na escrita, I na leitura) activo indica dados válidos no bus respectivo
 - d) XRDY# (I na escrita, T na leitura) activo indica dados válidos no bus respectivo

Parte II

- 1- Para efectuar o controlo de um certo processo industrial são necessárias duas unidades distintas, as quais comunicam por meio de uma ligação RS-232.
- a) Considere que se pretende usar uma taxa de transmissão de 10000bps, um *baud-rate* factor de 10 e que a área útil do bit, em termos de amostragem, é de 60%. Considere ainda que a transmissão será realizada sem paridade com um *stop bit*. Calcule, para estas circunstâncias, qual o máximo desvio de frequência possível por forma a garantir uma correcta operação do sistema. Apresente todos os cálculos que efectuar.
 - b) Admita agora que é necessário transferir uma tabela com 5000 bytes. Considere que as UARTs são configuradas para realizar uma transmissão a 10000 bps com 8 bits de dados, sem paridade e apenas com um *stop-bit*. Calcule o mínimo tempo necessário para transferir a tabela acima referida.
 - c) Considere que se pretende implementar um mecanismo de *handshaking* baseado nas linhas RTS/CTS. Apresente um esquema eléctrico da interligação física entre os dois dispositivos que possibilite a implementação deste mecanismo de *handshaking*. Descreva a evolução do estado lógico das linhas RTS/CTS quando, durante uma transferência, o destinatário necessita de suspender o envio de dados durante um certo lapso temporal.
- 2- Considere que tem um PC com um único bus USB. A este PC pretende ligar uma *webcam*, um teclado e um rato.
- a) Indique, justificando, que tipos de transferências deverão estar associadas a cada um destes dispositivos.
 - b) Admitindo que o bus USB opera em *full-speed*, calcule o número máximo de *webcams* que poderá ligar ao sistema, admitindo que cada uma requer uma largura de banda de 1MB/s. Indique, justificando, o que acontece se adicionar mais uma *webcam* para além daquela(s) que calculou. Apresente todos os cálculos que efectuar.
 - c) Considere que, para além da *webcam*, teclado e rato acima referidos, pretende também ligar ao bus USB uma impressora e um disco externo. Admita ainda que dispõe de *hubs* USB com 4 portas. Apresente um esquema da ligação dos diversos dispositivos. Indique, justificando, se algum dos *hubs* USB apresenta algum requisito especial.