



**deti** universidade de aveiro  
departamento de eletrónica,  
telecomunicações e informática

# Jetson Nano

**Architecture, Hardware and Software aspects**



TP1 - Grupo 7  
Lúcia Sousa 93086  
Raquel Pinto 92948

31/05/2022

ASE - Arquitetura de Sistemas Embutidos

# Índice

<b>Definição</b>	<b>2</b>
<b>Especificações</b>	<b>2</b>
<b>Maxwell GPU</b>	<b>3</b>
<b>Características do GPU</b>	<b>3</b>
<b>CPU</b>	<b>4</b>
<b>Memória</b>	<b>5</b>
<b>Características chave</b>	<b>6</b>
7.1 Subsistema de áudio-vídeo de alta definição	6
7.2 Bloco de processamento JPEG	6
7.3 Compositor de Imagem de Vídeo (VIC)	6
7.4 Processador de Sinal de Imagem (ISP)	7
7.5 Complexo de Controlador de Display	7
7.6 Fontes de Alimentação	8
7.7 Dispositivos de Memória	8
<b>Gestão de energia e sistema</b>	<b>8</b>
8.1 PMC e RTC	8
8.2 Power Gating e Clock Gating	8
8.3 DVFS - Tensão dinâmica e escala de frequência	8
<b>Periféricos</b>	<b>9</b>
<b>Sistemas de Operação</b>	<b>9</b>
<b>NVIDIA JetPackSDK</b>	<b>10</b>
<b>Linguagens e ferramentas de desenvolvimento</b>	<b>11</b>
<b>Imagem do Cartão SD</b>	<b>11</b>
<b>Acesso remoto e Atualizações</b>	<b>11</b>
<b>Bibliografia</b>	<b>11</b>

## 1. Definição

A Jetson Nano permite executar múltiplas redes em paralelo para aplicações inteligentes como classificação de imagens, detecção de objectos, segmentação, e processamento de voz.

Esta placa (Figura 1) é composta por uma entrada para o cartão Micro SD (1), 40 pinos (2), uma porta Micro-USB para a alimentação de 5V (3), uma porta de ethernet (4), 4 portas USB 3.0 (5), uma porta HDMI output (6), porta para ligar um display connector (7), outra entrada DC Barrel jack de 5V (8) e uma para ligar uma entrada para ligar uma câmara (9). [1]

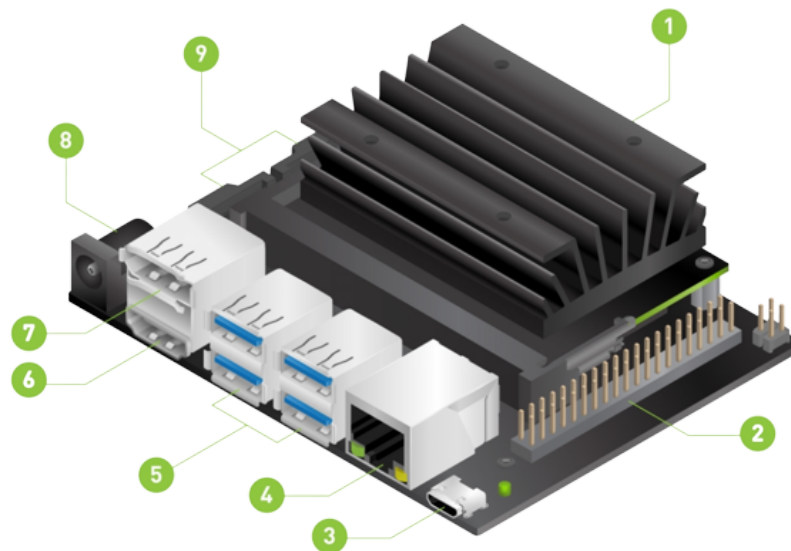


Figura 1 - Componentes da placa Jetson Nano

## 2. Especificações

Esta placa tem uma GPU 128 core Maxwell sendo aqui que diferencia da placa Raspberry Pi, uma CPU quad-core ARM A57 de 1.43 GHz com uma memória principal com 2GB de 64-bit LPDDR4 25.6 GB/s. Suporta codificação de vídeo de 4K até 30 frames, 4x 1080p até 30 ou 9x 720p até 30 suportando gráficos de H.264 ou H.265. Suporta também decodificação de vídeo de 4K até 60, 2x 4K até 30, 8x 1080p até 30 ou 18x 720p até 30 suportando gráficos de H.264 ou H.265.

A Jetson Nano tem conectividade ethernet não tendo placa Wireless mas pode-se ligar um cartão Wireless sendo uma maneira de se ter Wi-Fi nesta placa. Tem portas 4x USB 3.0 e USB 2.0 Micro-B (para a alimentação).

Usa-se um micro cartão SD para guardar o sistema operativo e os dados. É alimentada a 5 volts de energia, pode ser pelo PC (porta USB tipo-C), pelos GPIOs, ou ainda por Power over Ethernet (PoE). [2]

## 3. Maxwell GPU

A placa Jetson Nano tem um GPU 128-core Maxwell. As funções gráficas do

GPU são executadas dentro do GPC.

O GPC (Graphics Processing Cluster) é um bloco de hardware dedicado à rasterização, sombreamento, texturização e cálculo. Dentro do GPC há múltiplas unidades SM (Streaming Multiprocessor) e um Raster Engine.

O Raster Engine é concebido e implementado para melhorar o desempenho da computação gráfica e a composição da imagem.

Cada SM inclui um Motor Polimórfico e Unidades de Textura.

O Motor Polimórfico é um componente de software que utiliza código polimórfico para alterar o payload ao mesmo tempo que preserva a mesma funcionalidade. São utilizados quase exclusivamente em malware.

As unidades de textura são capazes de girar, redimensionar e distorcer uma imagem de bitmap, para ser colocada num plano arbitrário de um determinado modelo 3D como uma textura.

A arquitectura do escalonador SM e os algoritmos foram reescritos para serem mais inteligentes e evitarem paragens desnecessárias, reduzindo ainda mais a energia por instrução necessária para a programação.

A organização do SM também mudou; cada Maxwell SM (chamado SMM) está agora dividido em quatro blocos de processamento separados, cada um com o seu próprio buffer de instruções, escalonador e 32 núcleos CUDA. [2]

## 4. Características do GPU

O GPU (Figura 2) permite [2]:

- Compressão sem perdas de ponta a ponta;
- Tile Caching: é o processo pelo qual as imagens são descarregadas e guardadas numa cache para uma recuperação mais rápida;
- Apoio para OpenGL, Vulkan, DirectX, CUDA;
- Compressão adaptável de textura escalável;
- Modos de blending do OpenGL, blending é a fase do pipeline de renderização OpenGL que tira as saídas de cor do Fragment Shader e as combina com as cores nos buffers de cor que estas saídas mapeiam;
- Compressão de cor 2D;
- Desvio constante de cor SM;
- MSAA com cor e compressão Z. O anti-aliasing de múltiplas amostras (MSAA) é uma técnica utilizada em computação gráfica para remover os recortes;
- Filtragem de textura FP16;
- FP16 apoio de sombreamento;
- Geometria e Vértice atributo Instancing; Instancing: é uma técnica onde desenhamos muitos objectos de uma só vez com uma única chamada de renderização, poupando todas as comunicações CPU/GPU cada vez que precisamos de renderizar um objecto;
- Processamento paralelo de pixels;
- Early-z reject: Rejeição rápida de pixels para poupar potência e largura de banda;
- Região de protecção de vídeo;
- Economia de energia: Múltiplos níveis de clock gating para escalas

lineares de potência.

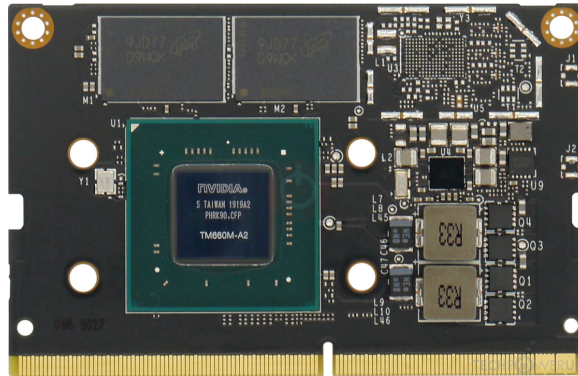


Figura 2 - GPU da Jetson Nano.

## 5. CPU

A CPU (Figura 3) é Multi-Core com quatro Arm Cortex-A57 com 2 MB de cache que é compartilhada por todos os cores.

Esta é superscalar, de comprimento variável e consegue executar pipeline fora de ordem. Tem dynamic branch prediction com um buffer de alvo de branch (BTB) e com um Global History Buffer RAMs, uma stack de retorno e um preditor indireto.

A CPU tem 48 entradas fully associativo para instruções TLB com suporte nativo para 4KB, 64KB e 1MB de tamanho de páginas. Tem também 32 entradas fully associativo para dados TLB com suporte nativo para 4KB, 64KB e 1MB de tamanho de páginas. Tem 4 vias set-associative com 1024 entradas de nível 2 TLB em cada processador.

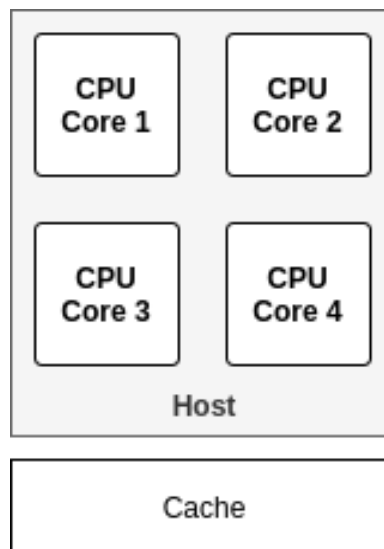


Figura 3 - Complexo do CPU da Jetson Nano.

Como se pode ver na Figura 4, existe uma cache de instruções de 48 Kbyte e uma cache de dados de 32 Kbyte para cada core. A CPU permite uma implementação completa do conjunto de instruções de arquitetura ARMv8, um

Embedded Trace Microcell (ETM) que rastreia em tempo real as instruções e os dados de um processador, sendo baseado na arquitetura ETMv4, um Performance Monitor Unit (PMU) que permite o registo de eventos e é baseado na arquitetura PMUv3, um Cross Trigger Interface (CTI) para debugging dos multiprocessadores que combina e mapeia os pedidos de activação, e transmite-os a todas as outras interfaces.

A CPU da Jetson Nano suporta funções criptográficas, tem uma interface com um controlador de interrupções externo (vGIC-400) e um gestor da energia com múltiplos domínios de potência.

Quanto ao cluster da CPU, este inclui uma unidade de controlo snoop (SCU) que mantém a coerência entre as CPUs desse cluster e uma cache layer 2 que fornece 128 bits para aceder à memória dinâmica.

Esta cache de layer 2 é de 2 mega com 64 bytes por linha com 16 vias de cache associativa, copia dados da cache de dados L1 e suporta códigos de correção de erros (ECC). [2]

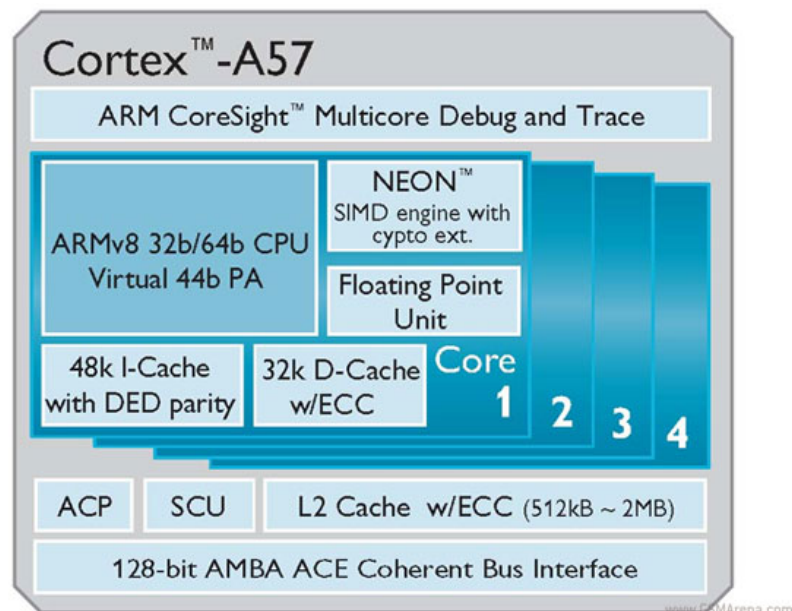


Figura 4 - Composição do CPU.

## 6. Memória

Quanto à memória principal esta tem 2GB, com frequência de 204MHz ou de 1600MHz.

O controlador de memória (MC) maximiza a sua utilização e garante que existe uma parte da memória reservada apenas para atender pedidos críticos da CPU.

Existe também um arbiter que recebe e define a prioridade de pedidos para serem atendidos garantindo sempre que todos os dispositivos internos têm acesso à memória principal. [2]

## 7. Características da Jetson Nano

A Jetson Nano é constituída por:

- Um subsistema de áudio-vídeo de alta definição composto por um decodificador e codificador de vídeo multi-standard;
- Um Bloco de processamento JPEG;
- Um Compositor de Imagem de Vídeo (VIC);
- Um Processador de Sinal de Imagem (ISP);
- Um Complexo de Controlador de Display. [2]

### 7.1 Subsistema de áudio-vídeo de alta definição

O subsistema áudio-vídeo de alta definição descarrega atividades de processamento de áudio e vídeo do subsistema CPU, resultando num funcionamento mais rápido, totalmente simultâneo e altamente eficiente.

Este subsistema é composto por um decodificador e codificador de vídeo multi-standard.

O decodificador de vídeo multi-standard suporta conteúdos de baixa resolução, perfis de Definição Standard (SD), Alta Definição (HD) e UltraHD (2160p, ou vídeo 4k). Comunica com o controlador de memória através do DMA de vídeo que suporta uma variedade de opções de saída de formato de memória. E suporta os seguintes formatos: H.265, WEBM, H.264, VC-1, MPEG-4, H.263, DivX, XviD, MPEG-2.

O codificador permite a aceleração total do hardware de vários padrões de codificação. Executa operações de codificação de vídeo de alta qualidade para aplicações tais como gravação de vídeo e videoconferência. E suporta H.265, H.264, VP8, MPEG4, MPEG2, VC1. [2]

### 7.2 Bloco de processamento JPEG

O processamento de JPEG este é responsável pelos cálculos de compressão e descompressão que é baseado no padrão JPEG, escalonamento de imagens, decodificação e converter cores RGB em YUV (só decodificar, ou seja não converte de YUV para RGB). [2]

### 7.3 Compositor de Imagem de Vídeo (VIC)

O Compositor de Imagem de Vídeo implementa várias operações de imagem e vídeo 2D sendo eficiente em termos de energia.

Este compositor lida com as escalas do sistema UI, podendo fazer operações de mistura e rotação, funções de pós-processamento necessárias durante a reprodução de vídeo e funções avançadas de eliminação de ruído usadas nas capturas da câmara.

Isto pode ser usado na descompressão de cor, High-quality Deinterlacing



(que é um processo de conversão de alta qualidade de vídeo interlaced que é encontrado em televisões e DVDs), redução temporal de ruído, produção de vídeo de alta qualidade, telecine inverso, redução do ruído no sensor da câmara, conversão das cores, conversão de formato de memória, mistura ou composição, 2D Bit BLIT operation (é uma operação de dados usada em computação gráfica na qual vários bitmaps são combinados num usando uma função booleana) e rotação. [2]

## 7.4 Processador de Sinal de Imagem (ISP)

O módulo ISP retira dados do módulo VI/CSI ou memória no formato Bayer e processa-os para a saída YUV.

O ISP tem as seguintes características, também apresentadas na Figura 5:

- Redução do ruído de hardware de domínio Bayer;
- Compensação por nível da cor preta por canal;
- Compensação por sombreamento de alta ordem;
- Transformação de cor;
- Correção de pixels;
- Redução de artefactos de cor;
- Correção de cor e gama;
- Conversão de espaço de cor (RGB para YUV);
- Recolha de estatísticas de imagem (por canal); [2]

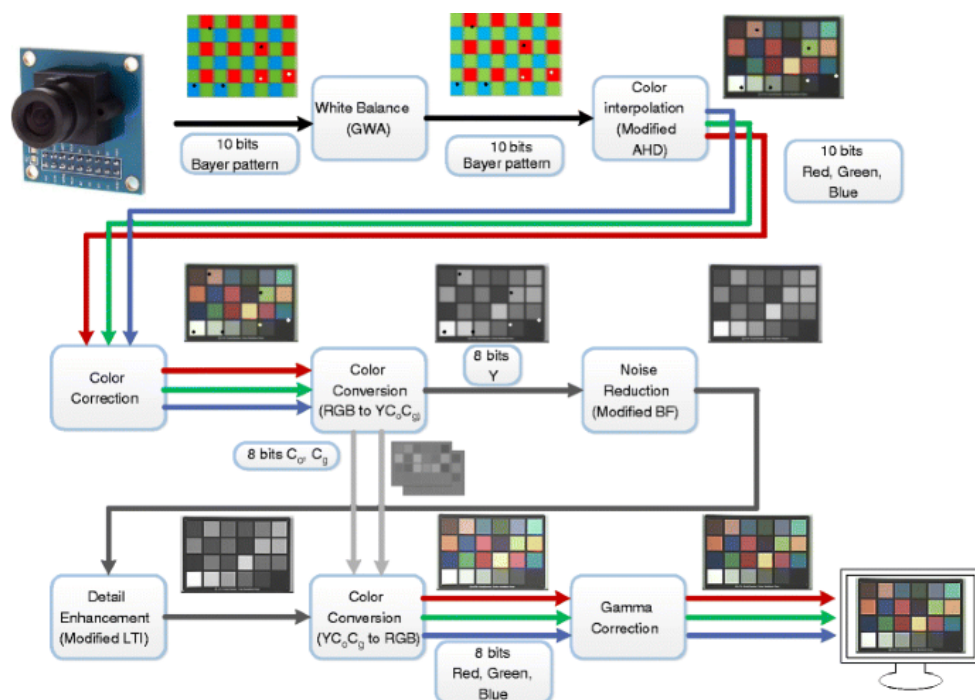


Figura 5 - Funções disponíveis do processador de sinal de imagem.[10]



## 7.5 Complexo de Controlador de Display

O Complexo de Controladores de Ecrã integra dois controladores de ecrã independentes.

Cada controlador de visualização é capaz de fazer a interface com um dispositivo de visualização externo e pode conduzir o mesmo ou diferente conteúdo de visualização com resoluções e taxas de atualização diferentes. Cada controlador suporta um cursor e três janelas (Janela A, B, e C).

O controlador A suporta duas janelas simples adicionais (Janela D, T).

O controlador de visualização lê gráficos renderizados ou buffers de frames de vídeo em memória, mistura-os e envia-os para o display. [2]

## 7.6 Fontes de Alimentação

Esta placa tem como fonte de alimentação uma entrada de Micro-USB connector com uma tensão de 5V capaz de fornecer uma corrente de 2A. [2]

## 8. Gestão de energia e sistema

Para controlar o consumo de energia existem várias maneiras:

- Usando o Power Management Controller (PMC) e Real Time Clock (RTC)
- Power Gating
- Clock Gating
- Dynamic Voltage and Frequency Scaling (DVFS)

Existem estados e transições de energia do sistema. Como se pode ver na Figura 6 quando ocorre um evento este fica a ON podendo passar para SLEEP se o evento ficar no mesmo estado durante algum tempo sem ser usado. Este pode ser acordado ficando outra vez no estado a ON e a seguir pode ser desligado ficando a OFF. [2]

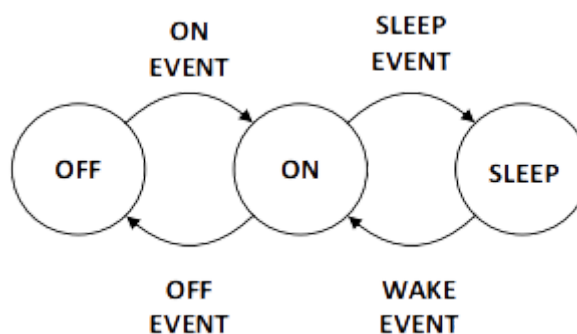


Figura 6 - Diagrama de estados do sistema de energia.

## 8.1 PMC e RTC

Especificando melhor sobre o Power Management Controller e Real Time Clock. Estes residem numa partição que está sempre ligada.

O PMC fornece uma interface para um IC ou PMU de gestor de energia externo.

Controla principalmente as transições de voltagem para o SoC à medida que transita de ou para diferentes modos de baixa potência. Também pode atuar como slave que recebe sinais dedicados de potência, clock requests e eventos para acordar o sistema. Estes eventos podem ser de um temporizador ou de um trigger externo. [2]

## 8.2 Power Gating e Clock Gating

No Power Gating o SoC utiliza a alimentação (controlada pelo PMC) para módulos de desligamento de energia que estão inativos. Os núcleos do CPU estão numa calha de alimentação separada para permitir a remoção completa da energia e eliminar fugas. Cada CPU pode ser alimentado de forma independente. O software fornece contexto para salvar/restaurar de/para DRAM.

O Clock Gating é utilizado para reduzir a energia numa variedade de estados de energia. [2]

## 8.3 DVFS - Tensão dinâmica e escala de frequência

O DVFS (Tensão dinâmica e escala de frequência) é utilizado para alterar a tensão e as frequências nos seguintes domínios de potência: CPU e GPU (Figura 7).

- Aumenta as tensões e frequências de relógio quando a procura o exige;
- Diminui as tensões e frequência quando menos é suficiente;
- Remove tensões e frequência quando nenhuma é necessária. [2]

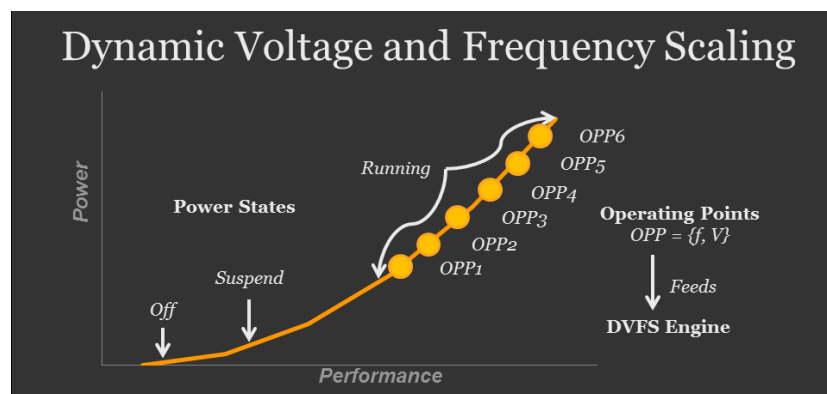


Figura 7 - Gráfico da variação da energia em função do desempenho.

## 9. Periféricos

Os periféricos podem ser utilizados como entrada, saída ou interrupções controladas por software.

Os pinos GPIO podem ser comutados em vários outros modos apoiados por blocos periféricos dedicados, tais como I2C, I2S, UART, SPI, e PWM.

Todos os pinos que suportam a funcionalidade GPIO têm isto exposto no Pinmux que permite acordar os pinos que estiverem no modo sleep.

## 10. Sistemas de Operação

O sistema operativo utilizado é o Linux4Tegra, Figura 8, baseado em Ubuntu 18.04, Kernel Linux 4.9. [6]

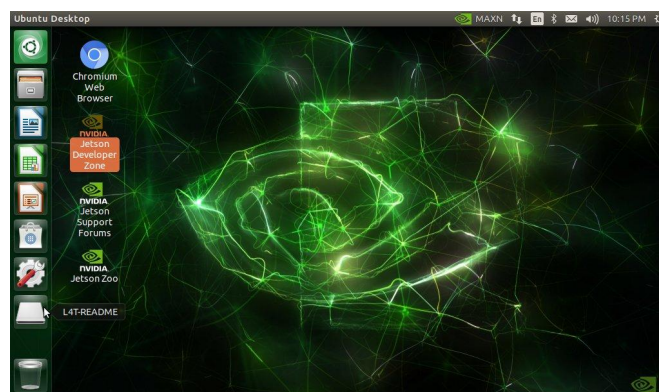


Figura 8 - Ambiente de trabalho do Linux4Tegra.

## 11. NVIDIA JetPack SDK

NVIDIA JetPack SDK é o pacote de suporte para a Jetson Nano (Figura 9), fornece um ambiente de desenvolvimento completo para o desenvolvimento acelerado de inteligência artificial.

Inclui o Pacote de Drivers Jetson Linux com bootloader, kernel Linux, ambiente de trabalho Ubuntu, e um conjunto completo de bibliotecas para aceleração da computação GPU, multimídia, gráficos, visão de computador, características de segurança e capacidades de actualização por via aérea. [7][8]

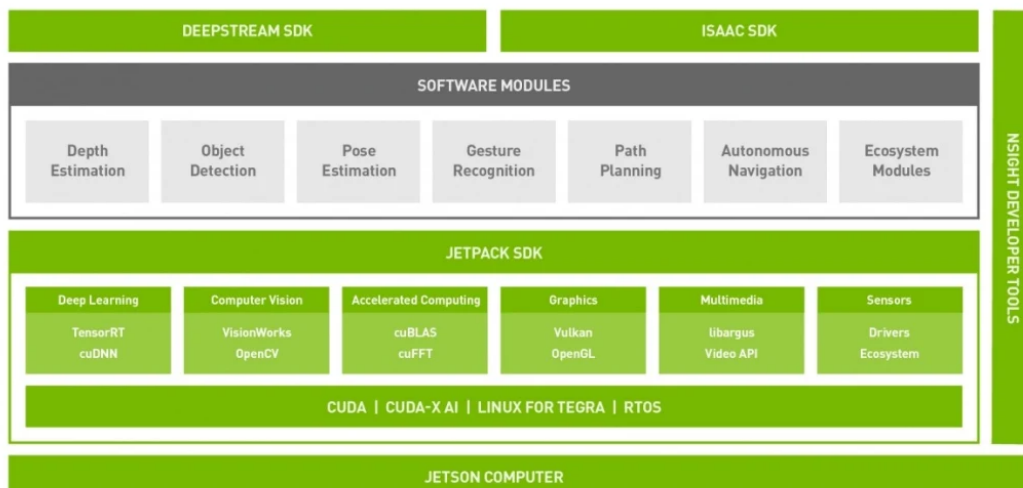


Figura 9 - Componentes do JetPack SDK.

Quanto às componentes (Figura 10):

CUDNN que é uma biblioteca do CUDA que é usada por vários frameworks de deep learning como por exemplo o Matlab.

VisionWorks e OpenCV que é usado para visão de computador e processamento de imagem

Multimedia API que faz codificação e decodificação de vídeo e controla os parâmetros da câmara em cada frame.

Nsight Developer Tools que otimiza a performance do software.

ISAAC SDK que é usado na robótica para a saúde, agricultura, indústria, e muitos outros.

Deepstream SDK que analisa os dados das câmaras, dos sensores e os gateways IoT em tempo real.

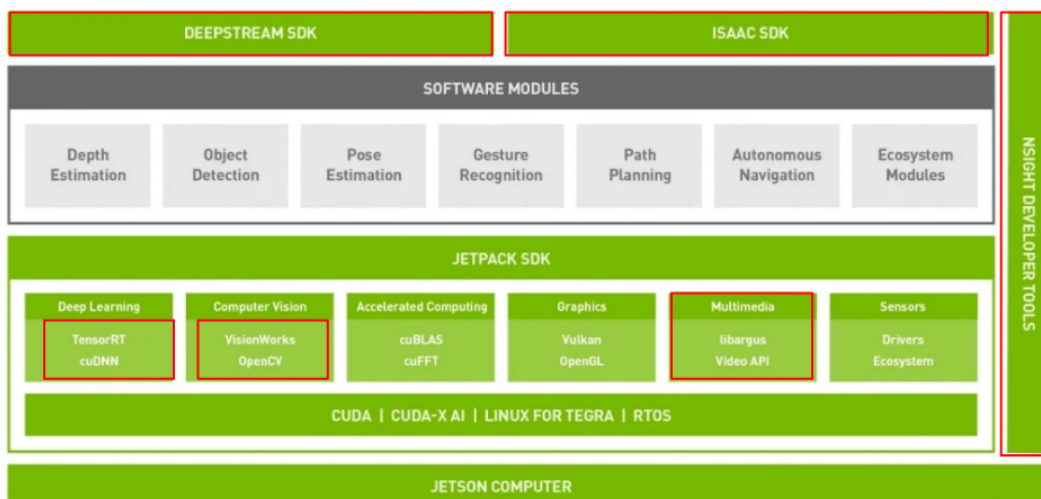


Figura 10 - Especificação dos componentes do JetPack SDK.

Tensor Rt (Figura 11) que é uma inferência de deep learning de alto desempenho para a classificação de imagens, segmentação e redes neurais de detenção de objetos. É construído sobre CUDA e permite otimizar a

inferência para todas as estruturas de deep learning tendo para isso um otimizador que proporciona baixa latência e alto desempenho para aplicações. [7]

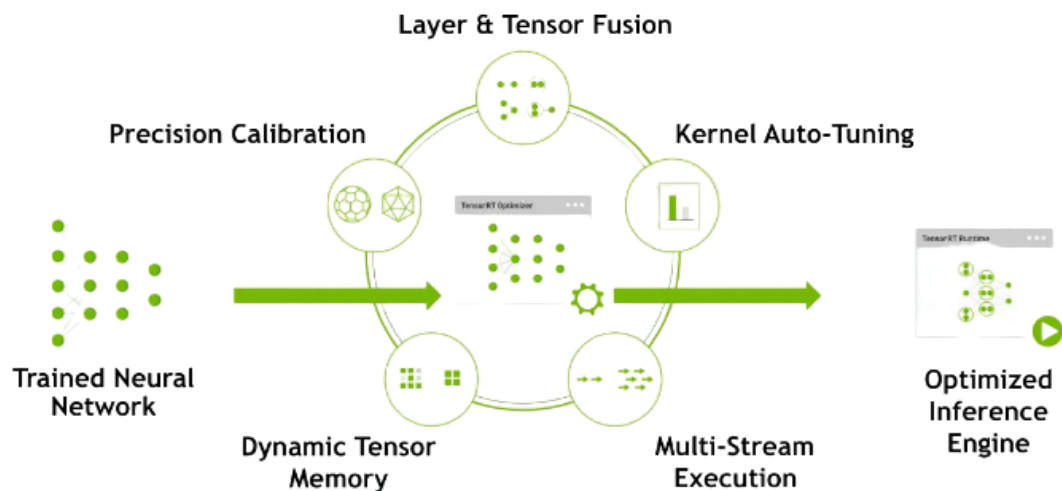


Figura 11 - Tensor Rt do JetPack SDK.

## 12. Linguagens e ferramentas de desenvolvimento

Esta placa pode ser programada em várias linguagens como Python, C, C++. É possível usar ambientes de desenvolvimento como por exemplo Visual Studio Code.

A Jetson Nano também é capaz de executar CUDA, a linguagem de programação da NVIDIA para computação de uso geral em GPUs. [7]

## 13. Aplicações

Esta placa tem muitas aplicações, podem ser usados como PCs de baixo custo, aplicações IoT, centros de média, robótica, automatização industrial ou em casa, servidores de nuvens, de impressão, para controlar segurança, câmeras web, podem ser usadas para pontos de acesso wireless, para detecção e monitorização ambiental, para Machine Learning e máquinas inteligentes.

## 14. Imagem do Cartão SD

Para preparar o cartão microSD, é necessário um computador com ligação à Internet e a capacidade de ler e escrever cartões SD.

O próximo passo é descarregar a imagem do cartão SD Card Jetson Nano Developer Kit.

É possível escrever a imagem do cartão SD utilizando um programa gráfico como o Etcher, ou através de linha de comando. [9]

## 15. Acesso remoto e Atualizações

É possível ligar a Jetson Nano a um monitor, teclado e rato mas por vezes é necessário aceder a esta placa sem se ligar a nada.

Para isso é possível ligarmo-nos à placa a partir de outra máquina, mas para o fazer, é necessário conhecer o endereço IP da placa. Assim é possível ligarmo-nos ao Jetson Nano através de uma máquina usando ssh ou vnc.

Tendo efetuado a ligação por SSH ou VNC com o Jetson Nano é possível então fazer atualizações remotamente.

## 15. Bibliografia

[1] Getting Started with Jetson Nano Developer Kit

<https://developer.nvidia.com/embedded/learn/get-started-jetson-nano-devkit>

[2] Jetson Nano Data Sheet

[https://developer.download.nvidia.com/assets/embedded/secure/jetson/Nano/docs/JetsonNano\\_DataSheet\\_DS09366001v1.0.pdf](https://developer.download.nvidia.com/assets/embedded/secure/jetson/Nano/docs/JetsonNano_DataSheet_DS09366001v1.0.pdf)

[3] Jetson Nano Brings AI Computing to Everyone

<https://developer.nvidia.com/blog/jetson-nano-ai-computing/>

[4] Jetson Nano Developer Kit User Guide

[https://developer.download.nvidia.com/embedded/L4T/r32-3-1\\_Release\\_v1.0/Jetson\\_Nano\\_Developer\\_Kit\\_User\\_Guide.pdf](https://developer.download.nvidia.com/embedded/L4T/r32-3-1_Release_v1.0/Jetson_Nano_Developer_Kit_User_Guide.pdf)

[5] Jetson Nano Pinout

<https://components101.com/development-boards/nvidia-jetson-nano-developer-kit>

[6] Linux4Tegra

<https://developer.nvidia.com/embedded/linux-tegra-r3251>

[7] Construir aplicações de IA com Jetson Nano

[https://sbesc.lisha.ufsc.br/sbesc2019/tiki-download\\_file.php?fileId=2527](https://sbesc.lisha.ufsc.br/sbesc2019/tiki-download_file.php?fileId=2527)

[8] JetPack SDK

<https://developer.nvidia.com/embedded/jetpack>

[9] NVIDIA Jetson Nano Setup

<https://www.digikey.com/en/maker/projects/getting-started-with-the-nvidia-jetson-nano-part-1-setup>

[10] Image Signal Processor

<https://www.yuktekno.my.id/2021/04/imaging-signal-processor.html>