

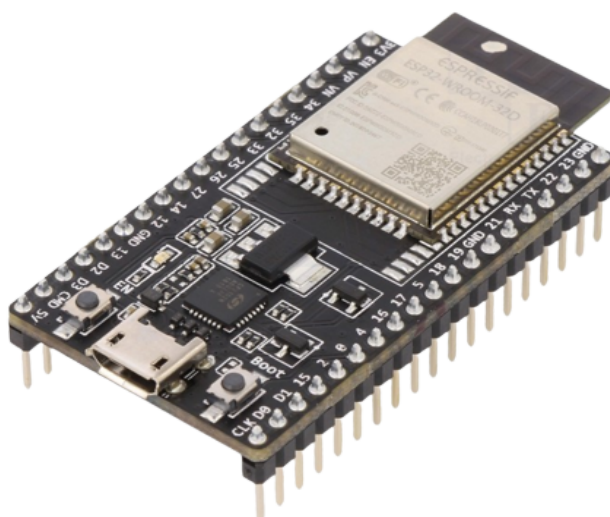


deti universidade de aveiro
departamento de eletrónica,
telecomunicações e informática

ESPRESSIF ESP32-DEVKITC

Architecture and Hardware aspects

Part 1



TP1 - Grupo 7
Lúcia Sousa 93086
Raquel Pinto 92948

22/03/2022

ASE - Arquitetura de Sistemas Embutidos

Índice

Definição	2
Especificações	2
Fonte de Alimentação	2
Características principais	3
Aplicações Preferenciais	3
Diagrama de blocos	4
ADC	4
7.1 Introdução	4
7.2 Representação de SAR ADC	5
7.3 Esquema de funções do SAR ADC	5
7.4 Canais ADC	6
7.5 Diminuição de ruído	7
7.6 Calibração de ADC	7
Bluetooth	8
Wi-Fi	8
Rádio	8
RTC e Subsistema de baixa energia	9
Espaço de endereçamento	9
Mapeamento de endereços	10
DMA e Memória Externa	11
Cache	11
Bibliografia	12

1. Definição

A placa ESP32 é um sistem-on-chip com microcontroladores integrados de baixo custo e baixa potência. Inclui Wi-Fi, Bluetooth e uma antena integrada RF (radiofrequência).

É constituída por uma porta micro USB, um botão boot e um botão en, um led que informa se a placa está ligada à corrente, os pinos de entrada e saída, um módulo que comunica e faz a tradução entre as interfaces USB e UART (USB-to-UART Bridge), o processador e a antena.

2. Especificações

Quanto às especificações, a placa ESP32 tem um processador composto por microprocessadores LX6 dual ou single core de 32 bits que executa até 600 milhões de instruções por segundo (DMIPS). Este processador tem um relógio de tempo real e tem 2 cores:

- Protocol CPU (PRO_CPU) onde tem o wifi, bluetooth e outros periféricos internos;
- Application CPU (APP_CPU) que executa o código da aplicação.

Tem um co-processador de potência muito baixa que permite fazer conversões de ADC, cálculo e limites de nível enquanto está no modo sleep.

A antena que pode está ligada à placa (ESP32-WROOM-32E) ou pode ser uma antena externa (ESP32-WROOM-32UE).

A memória interna tem 448 kBytes de ROM usada para inicialização e funções do core, tem 520 kBytes on chip SRAM para dados e instruções e 16 kBytes de SRAM na RTC, onde 8 kBytes são atribuídos à memória lenta e os restantes 8 kBytes à memória rápida usada para arranque, modo sleep, 13 módulos das operações DMA e por eFuse (permite a reprogramação dinâmica em tempo real dos chips).

A memória externa tem 16 MB de memória Flash e 8 MG de sram. Partes da memória embedded podem ser utilizadas como cache para a memória externa.

Tem também vários periféricos como SD card, UART, SPI, SDIO, I2C, PWM, Motor PWM, I2S, IR, pulse counter, GPIO, capacitive touch sensor, ADC, DAC, TWAI e CAN.

3. Fonte de Alimentação

É possível fornecer energia à placa de três maneiras distintas.

Pode ser feito ligando a placa a uma fonte via USB.

A segunda opção é ligar uma fonte de alimentação externa não regulada aos pinos de 5V e aos pinos de terra. A voltagem pode variar entre 5 e 12 volts.

Outra opção disponível é alimentar a ESP32 com uma fonte de alimentação regulada de 3,3V. Para isso, são utilizados os pinos de 3,3 volts e GND.

4. Características principais

A placa disponibiliza conectividade Wi-Fi & Bluetooth. Esta placa de desenvolvimento integra funções Wi-Fi e Bluetooth.

Fornece um conjunto periférico rico para prototipagem rápida. E atinge um óptimo desempenho RF (radiofrequência). Pode entrar diretamente na concepção e desenvolvimento de aplicações, sem se preocupar com o desempenho de RF e concepção de antenas. O ESP32-DevKitC já tem os seus requisitos básicos de sistema cobertos.

Flexível e rico em funcionalidades. ESP32-DevKitC contém todo o circuito de suporte da série ESP32-WROOM, série ESP32-WROVER, e séries de módulos ESP32-SOLO, incluindo também uma ponte USB-UART, botões de reset e boot-mode, um regulador LDO e um conector micro-USB. Todos os GPIO importantes estão disponíveis para o programador.

O pinout ESP32-DevKitC está otimizado para permitir a prototipagem numa breadboard. A saída de LDO a bordo é conduzida para alimentação de eletrónica adicional off-board. As saídas periféricas são agrupadas para uma prototipagem sem complicações.

5. Aplicações Preferenciais

- Networking: A Antena Wi-Fi e o dual-core do módulo permitem a ligação de dispositivos incorporados a routers e a transmissão de dados, como se pode observar na Figura 2.
- Processamento de dados: Inclui o processamento de entradas básicas de sensores analógicos e digitais para cálculos muito mais complexos com um RTOS ou SDK não-OS.
- Conectividade P2P: Cria comunicação directa entre diferentes ESPs e outros dispositivos usando a conectividade IoT P2P.
- Servidor Web: Acesso a páginas escritas em HTML ou linguagens de desenvolvimento.
- Dispositivos industriais inteligentes, incluindo Controladores Lógicos Programáveis (PLCs).
- Dispositivos médicos inteligentes, incluindo monitores de saúde viáveis, como se pode observar na Figura 1.
- Dispositivos inteligentes de energia, incluindo AVAC e termostatos.
- Dispositivos de segurança inteligentes, incluindo câmaras de vigilância e fechaduras inteligentes.

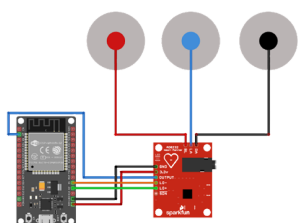


Figura 1 - Monitor de Saúde.

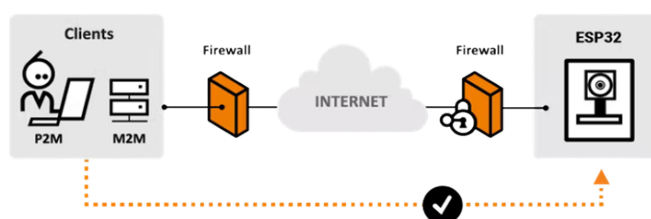


Figura 2 - Aplicação de Rede.

6. Diagrama de blocos

Ao longo do resto do documento, detalhar-se-à este diagrama (Figura 3).

Quanto aos periféricos existem GPIO, UART, SPI, I2C, I2S, PWM, DAC, ADC, CAN e existem sensores de temperatura e de toque.

Cryptographic hardware acceleration é a utilização de hardware para realizar operações criptográficas mais rapidamente do que quando se usa software.

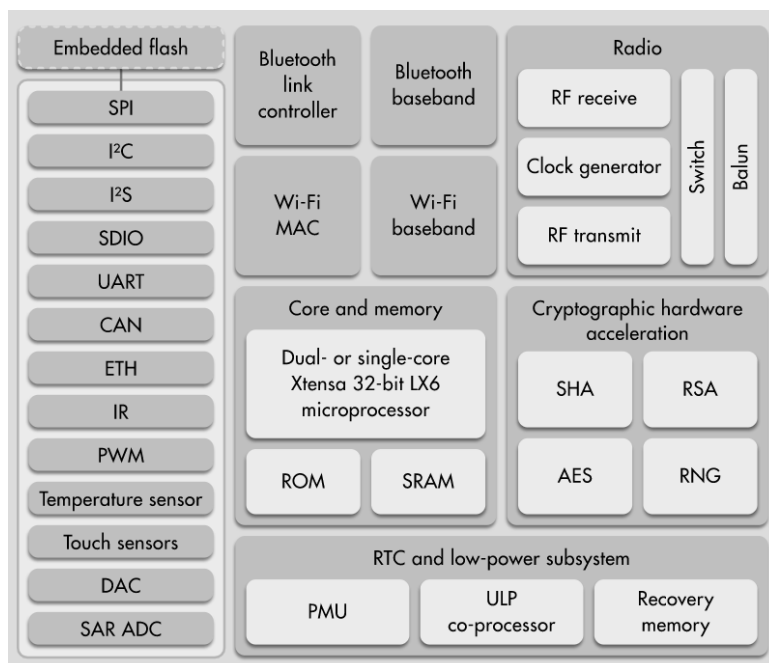


Figura 3 - Diagrama de blocos da placa ESP32.

7. ADC

7.1 Introdução

Um ADC é um circuito eletrônico normalmente integrado em diferentes microcontroladores ou que entra como um circuito integrado dedicado. Um ADC é utilizado para medir/ler a tensão analógica a partir de diferentes fontes ou sensores.

A maioria dos parâmetros são analógicos e os sensores eletrônicos utilizados para capturar esta informação são também analógicos. Tal como a temperatura, luz, pressão, e mais outros sensores são todos analógicos.

O objectivo é ler o valor da tensão analógica utilizando os nossos microcontroladores digitais e converter a tensão analógica de entrada para um valor digital.

7.2 Representação de SAR ADC

Cada unidade ADC suporta dois modos de trabalho, modo ADC-RTC ou ADC-DMA.

O ADC-RTC é controlado pelo controlador RTC e é adequado para operações de amostragem de baixa frequência.

O ADC-DMA é controlado por um controlador digital e é adequado para operações de amostragem contínua de alta-frequência.

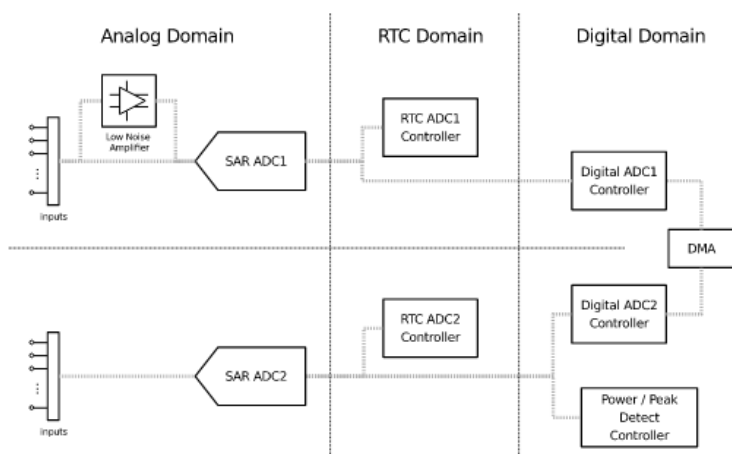


Figura 4 - Representação de SAR ADC.

7.3 Esquema de funções do SAR ADC

Os principais componentes do módulo SAR ADC, e as suas interligações.

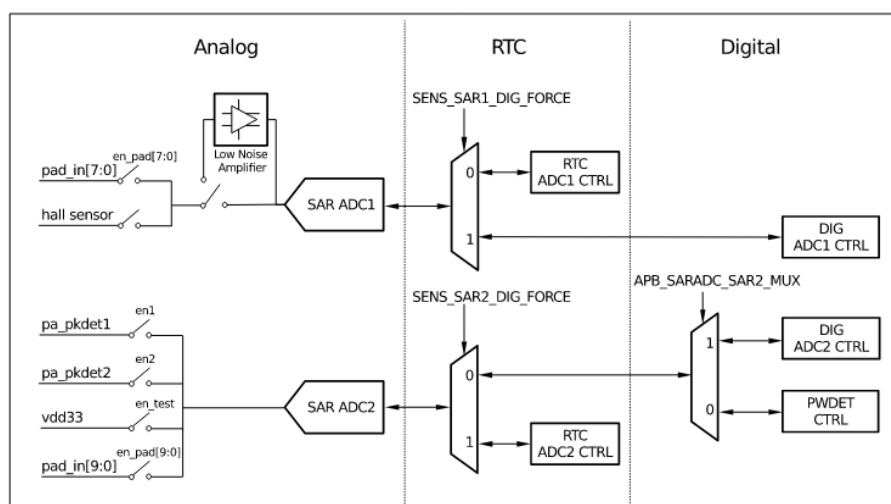


Figura 5 - Esquema de funções do SAR ADC.

7.4 Canais ADC

O ESP32 integra 2 SAR (Successive Approximation Register) ADC, cada ADC opera em modos múltiplos para atingir determinados objectivos de concepção (alto desempenho ou baixo consumo de energia). Suportando no total 18 canais de medição. O ADC tem 2 componentes que se diferenciam pelas restrições, o ADC2 tem mais restrições que o ADC1 e é usado por Wi-Fi driver e como pinos de strapping (para configurar o dispositivo).

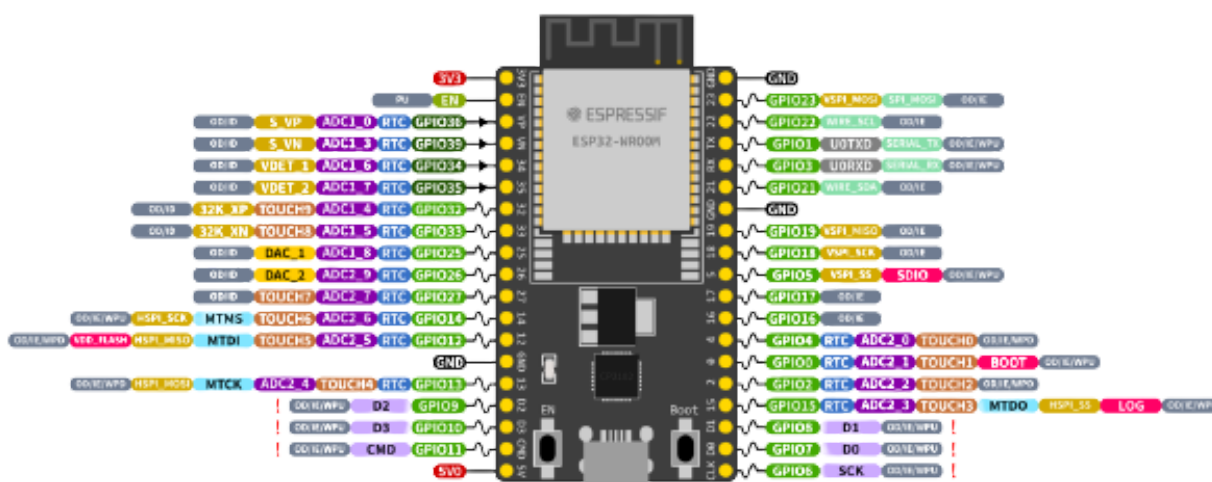


Figura 6 - ESP32 Pinout.

Como se pode observar na Figura 4, o ADC1 tem 8 canais (GPIO32 - GPIO39) e o ADC2 tem 10 canais (GPIO0, GPIO2, GPIO4, GPIO12-GPIO15 e GPIO25-GPIO27).

Destes canais só o canal GPIO0 é que não pode ser usado devido a circuitos externos de programação automática.

O ADC tem uma resolução configurável, podendo ter 9, 10, 11 ou 12 bits de resolução. Esta resolução altera depois a maneira como o sinal será lido. Quantos mais bits de resolução se usar mais dispendioso será e quanto menos bits de resolução mais rápido será a leitura do sinal ADC.

7.5 Diminuição de ruído

O ADC tem sensibilidade ao ruído. Isto faz com que se introduza erros nas leituras. Para minimizar estes erros, usa-se um capacitor de bypass.

Como se pode observar na Figura 7, usando o bypass o sinal melhora significativamente quando comparado com o sinal sem o bypass.

Para melhorar mais o sinal é possível ao bypass juntar multisampling (média das samplings), que como esperado o sinal melhorou relativamente ao sinal usando apenas bypass.

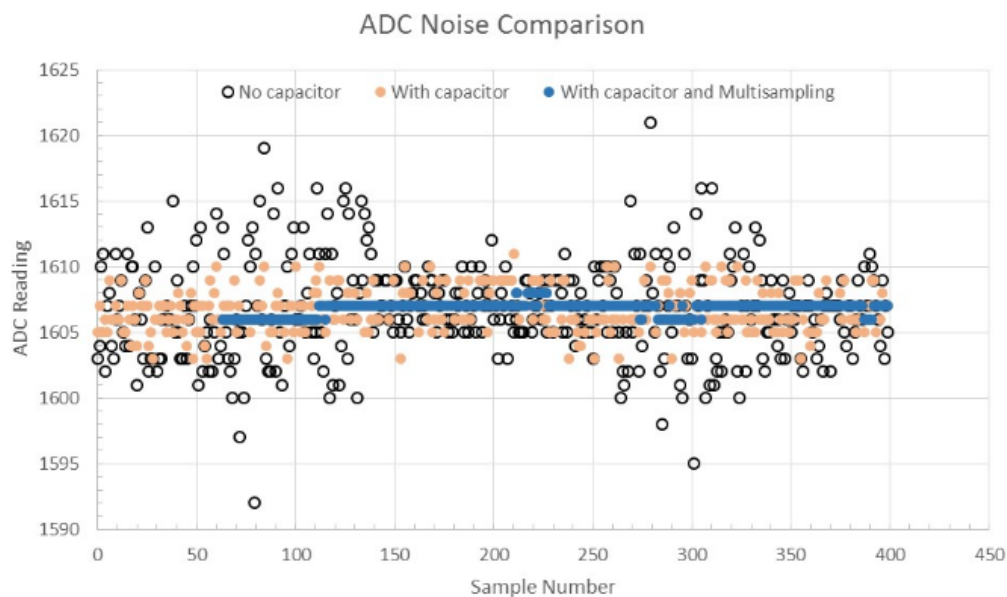


Figura 7 - Gráfico de comparação de ruído.

7.6 Calibração de ADC

A calibração é executada alimentando dois valores de referência conhecidos em dois canais ADC e calculando um ganho e desvio de calibração para compensar as leituras de entrada dos outros canais. Isto é possível, pois os erros canal-a-canal são pequenos.

Os valores de calibragem são utilizados para gerar curvas características que contabilizam a variação da tensão de referência ADC de um determinado chip ESP32. Existem atualmente 3 fontes de valores de calibração em ESP32. A disponibilidade destes valores de calibração dependerá do tipo e da data de produção do chip/módulo ESP32.

- Valores dos dois pontos representam cada uma das leituras do ADC a 150 mV e 850 mV. Para obter resultados de calibração mais precisos.
- O eFuse Vref representa a verdadeira tensão de referência do ADC.
- A Vref por defeito é uma estimativa da tensão de referência ADC fornecida pelo utilizador como um parâmetro durante a caracterização.

Esta última só é utilizada se nenhum dos valores anteriores estiverem disponíveis.

O gráfico da Figura 8 representa o gráfico da calibração de dois pontos, que indica o ganho da calibração e o desvio associado.

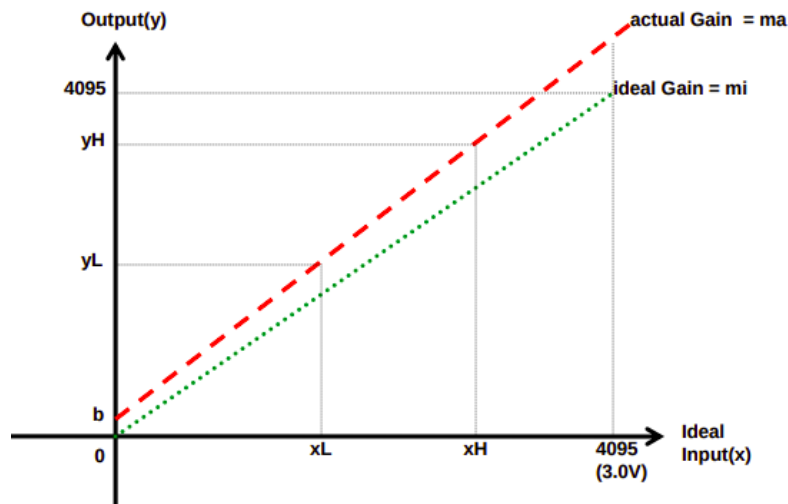


Figura 8 - Gráfico da calibração de dois pontos.

8. Bluetooth

O chip integra um Bluetooth link controller e Bluetooth baseband, que realizam os protocolos de baseband e outras rotinas de ligação de baixo nível, tais como modulação, demodulação, processamento de pacotes, processamento de fluxo de bits e salto de frequência.

9. Wi-Fi

ESP32 implementa TCP/IP, protocolo completo 802.11 MAC, e especificação Wi-Fi Direct. Wifi-Direct é uma boa opção para ligação peer-to-peer sem a necessidade de um ponto de acesso. As velocidades de transferência de dados são muito melhores do que o bluetooth.

10. Rádio

O módulo de rádio é composto por blocos de 2,4 GHz de recetor e de transmissor, tem reguladores de sinal, um balun (componente físico usado em áudio para converter sistemas balanceados para não balanceados e vice-versa) e um switch que alterna de transmissor para recetor e um gerador de clock.

11. RTC e Subsistema de baixa energia

Existem cinco modos de energia:

- Modo ativo: O rádio chip está ligado. O chip pode receber, transmitir ou ouvir.
- Modo de repouso do modem: O CPU está operacional e o relógio é configurável. A Wi-Fi/Bluetooth baseband e o rádio estão desativados.
- Modo de sono leve: O CPU está em pausa. A memória RTC e os periféricos RTC, assim como o co-processador ULP (ultra low power) estão a funcionar. Qualquer evento de despertar (MAC, anfitrião, temporizador RTC, ou interrupções externas) despertará o chip.
- Modo de sono profundo: Apenas a memória RTC e os periféricos RTC são ativados. Os dados de ligação Wi-Fi e Bluetooth são armazenados na memória RTC. O coprocessador ULP é funcional.
- Modo de hibernação: O oscilador interno de 8 MHz e o coprocessador ULP estão desativados. A memória de recuperação do RTC é desligada. Apenas um temporizador RTC no relógio lento e determinados GPIOs RTC estão ativos. O temporizador RTC ou os GPIOs RTC podem despertar o chip.

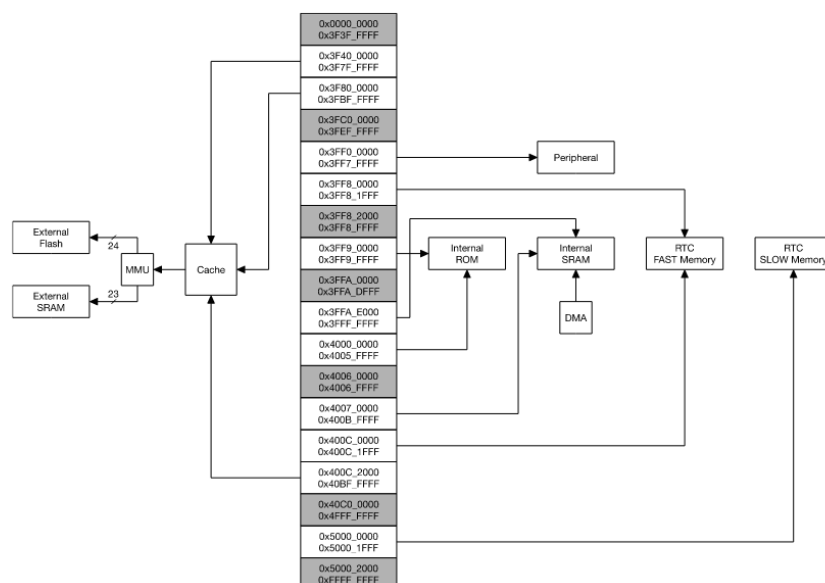
12. Espaço de endereçamento

Quanto ao espaço de endereçamento, cada uma das CPUs tem 4GB.

O barramento de dados utiliza endereços abaixo do endereço 0x4000_0000.

O barramento de instruções utiliza os endereços que se encontram no intervalo de 0x4000_0000 a 0x4FFF_FFFF.

Os restantes endereços são partilhados pelo barramento de dados e de instruções que só é usado no slow memory.



Ambos os processadores são mapeados simetricamente para este espaço de endereços.

Isto significa que um registo, por exemplo, pode ser acedido a partir da mesma localização de endereço a partir de ambas as CPUs.

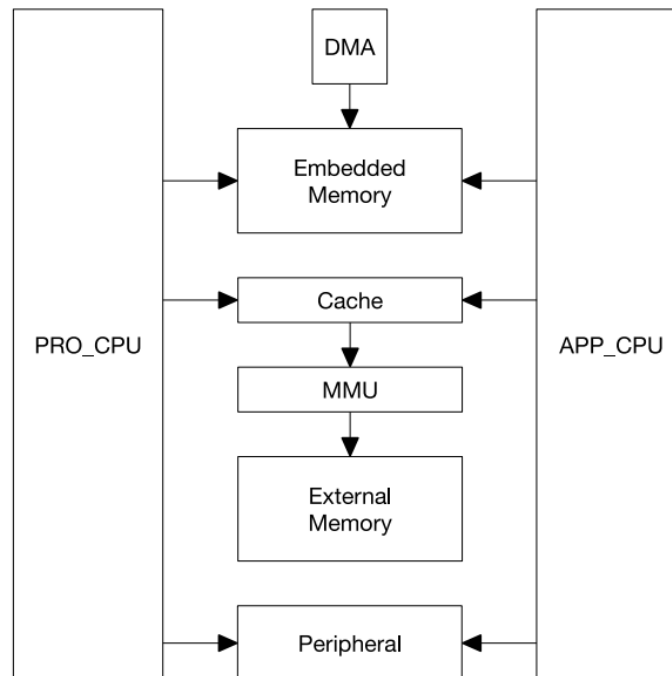


Figura 10 - Acesso do PRO_CPU e APP_CPU.

13. Mapeamento de endereços

O barramento de dados e o barramento de instruções são ambos little endian. Nesta convenção, o bit menos significativo é armazenado primeiro no endereço 0, e os bits subsequentes são armazenados de forma incremental.

A CPU pode aceder aos endereços do barramento de dados através de operações de byte alinhado ou não alinhado, de meia palavra e de leitura e escrita de palavras. E pode ler e escrever dados através do barramento de instruções, mas apenas de uma forma alinhada por palavras.

Cada CPU pode aceder directamente à memória incorporada através do barramento de dados e de instruções, à memória externa que é mapeada para o espaço de endereços (através de cache transparente e MMU), e aos periféricos.

Bus Type	Boundary Address		Size	Target
	Low Address	High Address		
	0x0000_0000	0x3F3F_FFFF		Reserved
Data	0x3F40_0000	0x3F7F_FFFF	4 MB	External Memory
Data	0x3F80_0000	0x3FBF_FFFF	4 MB	External Memory
	0x3FC0_0000	0x3FEF_FFFF	3 MB	Reserved
Data	0x3FF0_0000	0x3FF7_FFFF	512 KB	Peripheral
Data	0x3FF8_0000	0x3FFF_FFFF	512 KB	Embedded Memory
Instruction	0x4000_0000	0x400C_1FFF	776 KB	Embedded Memory
Instruction	0x400C_2000	0x40BF_FFFF	11512 KB	External Memory
	0x40C0_0000	0x4FFF_FFFF	244 MB	Reserved
Data / Instruction	0x5000_0000	0x5000_1FFF	8 KB	Embedded Memory
	0x5000_2000	0xFFFF_FFFF		Reserved

Figura 11 - Mapeamento de endereços acedidos pelos diferentes barramentos.

14. DMA e Memória Externa

Quanto ao DMA, o endereçamento do barramento de dados é o mesmo que o endereçamento do CPU para leitura e para escrita.

O DMA está equipado nos periféricos UART, SPI, I2C SDIO Slave, SDMMC, EMAC, Bluetooth e Wi-Fi.

A placa ESP32 pode aceder ao SPI flash e à SPI SRAM como memória externa.

Como se pode ver na Figura 12 o barramento de dados pode aceder à memória flash para ler através da gama de endereços 0x37400000 - 0x3F7FFFFFFF, pode aceder para ler e escrever à memória SRAM na gama de endereços 0x3F800000 - 0x3FBFFFFFFF e o barramento de instruções pode aceder à memória flash para ler pela gama de endereços 0x400C2000 - 0x40BFFFFFFF.

Quando uma CPU (ou a PRO ou a APP) acede à memória externa através da Cache e da MMU (unidade de gerenciamento de memória), a cache vai mapear o endereço da CPU para um endereço no espaço de endereços da memória externa, de acordo com as definições da MMU. Assim pode se endereçar até 16 MB da memória Flash Externa e 8 MB da memória SRAM Externa.

Bus Type	Boundary Address		Size	Target	Comment
	Low Address	High Address			
Data	0x3F40_0000	0x3F7F_FFFF	4 MB	External Flash	Read
Data	0x3F80_0000	0x3FBF_FFFF	4 MB	External SRAM	Read and Write
Bus Type	Boundary Address		Size	Target	Comment
	Low Address	High Address			
Instruction	0x400C_2000	0x40BF_FFFF	11512 KB	External Flash	Read

Figura 12 - Mapeamento de endereços para operações nas memórias.

15. Cache

A ESP32 usa uma cache associativa de duas linhas. Para aceder à cache a PRO CPU usa o sinal PRO_CACHE_ENABLE e a APP CPU usa o sinal APP_CACHE_ENABLE.

Através do sinal CACHE_MUX_MODE que tem 2 bits é seleccionada a zona da cache a ler, pode ler na zona Pool0, na zona Pool1 ou ler as duas ao mesmo tempo.

A cache também pode ser usada pelo barramento de instruções, não sendo possível aceder ao mesmo tempo pelo barramento e pelo CPU.

Como se pode ver na Figura 14, não é possível que uma das CPUs acesse às duas pools ao mesmo tempo.

A cache suporta uma função Flush com um sinal que indica se está ativa ou não. Se esta estiver desativada, os dados da cache são escritos na memória externa SRAM, se esta estiver ativa os dados escritos na cache não vão ser reescritos na memória externa, sendo descartados.

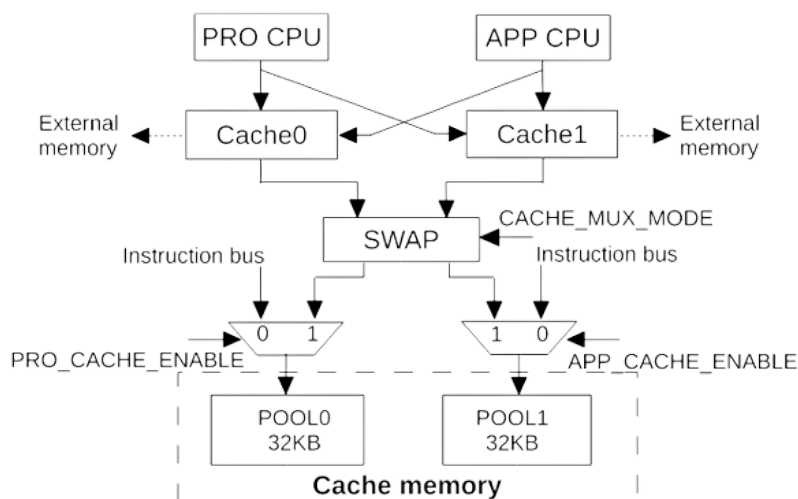


Figura 13 - Estrutura da cache.

CACHE_MUX_MODE	POOL0	POOL1
0	PRO CPU	APP CPU
1	PRO CPU/APP CPU	-
2	-	PRO CPU/APP CPU
3	APP CPU	PRO CPU

Figura 14 - Acesso à POOL0 e POOL1, de acordo com o sinal CACHE_MUX_MODE.

16. Bibliografia

- <https://docs.espressif.com/projects/esp-idf/en/latest/esp32/hw-reference/esp32/get-started-devkitc.html>
- https://www.espressif.com/sites/default/files/documentation/esp32-wroom-32e_esp32-wroom-32ue_datasheet_en.pdf
- <https://techexplorations.com/guides/esp32/begin/power/>
- <https://www.espressif.com/en/products/devkits/esp32-devkitc>
- <https://www.nabto.com/guide-to-iot-esp-32/>
- <https://docs.espressif.com/projects/esp-idf/en/latest/esp32/api-reference/peripherals/adc.html>
- https://www.espressif.com/sites/default/files/documentation/esp32_technical_reference_manual_en.pdf
- https://www.exploreembedded.com/wiki/Overview_of_ESP32_features._What_do_they_practically_mean%3F
- https://www.ti.com/europe/downloads/f2810_12_calibration_10.pdf