

Архитектура ЭВМ и Язык Ассемблера

Семинар #3:

- 1. Отладка із в на других архитектурах.
- 2. Знаковое/беззнаковое переполнение, регистр EFLAGS
- 3. Сложение 64-битных чисел.
- 4. Деление/умножение 64-битных чисел.
- 5. Битовые операции и сдвиги.



Отладка i386-кода на других архитектурах



Отладка ізве на других архитектурах



- 1. <u>Предложение от семинариста</u>
 <u>Виртуальная машина</u> с Debian x86_64.

 Гипервизор <u>UTMv4.4.5</u> (только для Мас OS).
 - Передача файлов через общую сетевую папку.
- 2. Предложения от лектора:
 - Локальная виртуальная машина только с SASM.
 - Удалённая виртуальная машина с сетевым доступом.



Знаковое/беззнаковое nepenoлнение, pezucmp EFLAGS



Знаковое/беззнаковое переполнение





Приведите пример 8-битных значений, при сложении которых:

1. Происходит только беззнаковое переполнение:

2. Происходит только знаковое переполнение.

3. Происходит как знаковое, так и беззнаковое переполнение.

Знаковое/беззнаковое переполнение





Приведите пример 8-битных значений, при сложении которых:

1. Происходит **только беззнаковое** переполнение:

$$255 + 1 = 0$$
, $-1 + 1 = 0$
 $11111111 + 00000001 = 00000000$

2. Происходит только знаковое переполнение.

$$127 + 127 = 254$$
, $127 + 127 = -2$
 $011111111 + 011111111 = 111111110$

3. Происходит как знаковое, так и беззнаковое переполнение.

$$128 + 128 = 0$$
, $-128 + -128 = 0$
 $10000000 + 100000000 = 000000000$

Pezucmp EFLAGS



	31	30	29	28	27	26	25	24 2	23	22	21	20	19	18	17	16	15	14	13 12	11	10	9	8	7	6	5	4	3	2	1	0
	0	0	0	0	0	0	0	0	0	0	I	V I P	V I F	AC	V M	RF	0	N	0 P L	O F	DF	F	T	S	Z F	0	A F	0	P F	1	C F
X ID Flag (IE X Virtual Inter X Virtual Inter X Alignment (IE X Virtual-8086 X Resume Fl X Nested Tas X I/O Privilege S Overflow F C Direction F X Interrupt Er X Trap Flag (IE S I/O Sign	erru Che Che ag ag kk (e L lag lag lag lag (PI (PI	ot I leck lock (RNT ev (CI (L le) — (CI (F F) = (F)	Fla (/ // le (F))- el (DF) Fla lag	g (VI	(VIII) Cess M) PL (IF	F) sss 	Co	onti	rol	(<i>F</i>	AC,																				
S Indicates a C Indicates a X Indicates a	Cc	nt	rol	FI	ag																										

Reserved bit positions. DO NOT USE. Always set to values previously read.

Perucmp EFLAGS



3.4.3.1 Status Flags

The status flags (bits 0, 2, 4, 6, 7, and 11) of the EFLAGS register indicate the results of arithmetic instructions, such as the ADD, SUB, MUL, and DIV instructions. The status flag functions are:

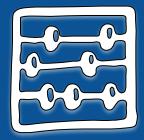
	The same in the same in the same states and the same same same same same same same sam
CF (bit 0)	Carry flag — Set if an arithmetic operation generates a carry or a borrow out of the most-significant bit of the result; cleared otherwise. This flag indicates an overflow condition for unsigned-integer arithmetic. It is also used in multiple-precision arithmetic.
PF (bit 2)	Parity flag — Set if the least-significant byte of the result contains an even number of 1 bits; cleared otherwise.
AF (bit 4)	Auxiliary Carry flag — Set if an arithmetic operation generates a carry or a borrow out of bit 3 of the result; cleared otherwise. This flag is used in binary-coded decimal (BCD) arithmetic.
ZF (bit 6)	Zero flag — Set if the result is zero; cleared otherwise.
SF (bit 7)	Sign flag — Set equal to the most-significant bit of the result, which is the sign bit of a signed integer. (0 indicates a positive value and 1 indicates a negative value.)
OF (bit 11)	Overflow flag — Set if the integer result is too large a positive number or too small a negative number (excluding the sign-bit) to fit in the destination operand; cleared otherwise. This flag indicates an overflow condition for signed-integer (two's complement) arithmetic.

OF = "знаковое переполнение" **ZF** = "результат равен 0"

CF = "беззнаковое переполнение" SF = "результат отрицателен"



Сложение 64-битных чисел





Деление/умножение 64-битных чисел









```
// Unsigned 32-bit multiplication:
static uint32 t u32 a;
static uint32 t u32 b;
static uint32 t u32 c;
static uint32 t u32 d;
u32 c = u32 a * u32 b;
u32 d = u32 a / u32 b;
// Signed 32-bit multiplication:
static int32 t s32 a;
static int32 t s32 b;
static int32 t s32 c;
static int32 t s32 d;
s32 c = s32 a * s32 b;
s32 d = s32 a / s32 b;
```

Операции с 32-битными числами





```
call
        __x86.get_pc_thunk.bx; sym.__x86.get_pc_thunk.bx
add
        ebx, 0x2e08
        edx, dword [ebx + 0 \times 70]; benchmark.c:27 u32_c = u32_a * u32_b;
mov
        eax, dword [ebx + 0x74]
mov
imul
        eax, edx
        dword [ebx + 0x78], eax
mov
        eax, dword [ebx + 0x70]; benchmark.c:28 u32_d = u32_a / u32_b;
mov
        edi, dword [ebx + 0x74]
mov
        edx. 0
mov
div
        edi
        dword [ebx + 0x7c], eax
mov
        edx, dword [ebx + 0x80]; benchmark.c:36 s32_c = s32_a * s32_b;
mov
        eax, dword [ebx + 0x84]
mov
        eax, edx
imul
mov
        dword [ebx + 0x88], eax
        eax, dword [ebx + 0x80]; benchmark.c:37 s32_d = s32_a / s32_b;
mov
        edi, dword [ebx + 0x84]
mov
cdq
idiv
        edi
        dword [ebx + 0x8c], eax
mov
```







```
mov eax, dword [ebx + 0x80] ; benchmark.c:37 s32_d = s32_a / s32_b;
mov edi, dword [ebx + 0x84]
cdq
idiv edi
mov dword [ebx + 0x8c], eax
```

CWD/CDQ/CQO—Convert Word to Doubleword/Convert Doubleword to Quadword

Opcode	Instruction	Op/ En	64-Bit Mode	Compat/ Leg Mode	Description
99	CWD	ZO	Valid	Valid	DX:AX := sign-extend of AX.
99	CDQ	ZO	Valid	Valid	EDX:EAX := sign-extend of EAX.
REX.W + 99	CQ0	ZO	Valid	N.E.	RDX:RAX:= sign-extend of RAX.







```
// Unsigned 64-bit multiplication:
static uint64 t u64 a;
static uint64 t u64 b;
static uint64 t u64 c;
static uint64 t u64 d;
u64 c = u64 a * u64 b;
u64 d = u64 a / u64 b;
// Signed 64-bit multiplication:
static int64 t s64 a;
static int64 t s64 b;
static int64 t s64 c;
static int64 t s64 d;
s64 c = s64 a * s64 b;
s64 d = s64 a / s64 b;
```

64-битное умножение



```
esi, dword [ebx + 0x90]; benchmark.c:45 u64_c = u64_a * u64_b;
mov
        edi, dword [ebx + 0x94]
mov
        eax, dword [ebx + 0x98]
mov
        edx, dword [ebx + 0x9c]
mov
        ecx, edi
mov
imul
        ecx, eax
        dword [var_1ch], ecx
mov
        ecx, edx
mov
imul
        ecx, esi
add
        ecx, dword [var_1ch]
mul
        esi
add
        ecx, edx
        edx, ecx
mov
        dword [ebx + 0xa0], eax
mov
        dword [ebx + 0xa4], edx
mov
```

64-битное деление

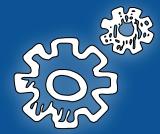


```
eax, dword [ebx + 0x90]; benchmark.c:46 u64_d = u64_a / u64_b;
mov
        edx, dword [ebx + 0x94]
mov
        esi, dword [ebx + 0x98]
mov
        edi, dword [ebx + 0x9c]
mov
push
        edi
push
        esi
                   ; int32_t arg_34h
push
        edx
                   ; int32_t arg_30h
push
        eax : int32_t arg_3ch
call
       <u>__udivdi3</u> ; sym.__udivdi3
add
        esp. 0x10
        dword [ebx + 0xa8], eax
mov
        dword [ebx + 0xac], edx
mov
```





Битовые операции и сдвиги







```
int a [4]; unsigned int c [4]; unsigned char q [4];
```

Реализовать на ассемблере:

```
1. a[0] = q[0] \mid (q[1] << 8) \mid (q[2] << 16)
2. c[0] = (c[0] << q[0]) \mid (c[0] >> (32 - q[0]))
3. a[0] = a[0] < 0 ? 0xfffffffff : 0
```

Вопросы?

