

Отчет о научной работе за пятый семестр по курсовой работе по теме: «Анализ и исследование структур данных и алгоритмов поиска в архитектуре сетевого процессора без выделенного ассоциативного устройства.»

Никифоров Никита Игоревич, 321 группа

Научные руководители:
Волканов Д. Ю., Скобцова Ю. А.

Введение

В настоящее время активно развивается технологий программно-конфигурируемых сетей (ПКС), в которых требуются высокопроизводительные коммутаторы. Возникает задача разработки программируемого сетевого процессора, являющегося основным элементом коммутаторов. Сетевой процессор представляет из себя интегральную микросхему, специализированную для обработки сетевых пакетов, которая выполняет следующие функции: получение пакета с физического порта, выделение заголовка, классификация пакета по его заголовку, принятие решения о дальнейшем пути следования пакета, отправка пакета на физический порт.[3] В настоящее время активно ведётся разработка программируемых сетевых процессоров, то есть сетевой процессор позволяет менять программу обработки пакетов и набор различаемых полей заголовков.

Исходя из функций сетевого процессора целесообразно рассматривать архитектуру основанную на наборе конвейеров, которая позволяет с фиксированной задержкой обрабатывать каждый пакет. Конвейер в сетевом процессоре состоит из вычислительных блоков. В своей работе я рассматривал стадию классификации пакетов. Классификация — процесс поиска в таблицах классификации по признакам пакета. Таблица классификации — набор правил содержащих в себе признаки, по которым идентифицируется группа пакетов, и действия, которые сетевой процессор выполняет над данной группой пакетов. Таким образом, для выполнения классификации сетевой процессор должен включать в себя ассоциативное устройство. Для реализации этого устройства естественным будет использование ассоциативной памяти. Один контроллер ассоциативной памяти будет являться узким местом, так как к нему должны иметь доступ все стадии конвейера. Соответственно возникает потребность усложнения архитектуры, путём добавления в неё нескольких контроллеров ассоциативной памяти. Чтобы избежать сложной организации памяти в архитектуре можно отказаться от использования ассоциативной памяти. В таком случае одно из решений — совместить память команд и данных, и разместить память на кристалле.

Таким образом, возникает задача разработки структур данных для поиска в таблицах классификации в сетевом процессоре без выделенного ассоциативного устройства.

Постановка задачи

Необходимо разработать структуру данных для поиска в таблицах классификации в рамках архитектуры сетевого процессора без выделенного ассоциативного устройства.

Разрабатываемая структура данных должна удовлетворять следующим требованиям.

1. Поиск по структуре данных не должен превышать 250 тактов сетевого процессора.
2. Объём памяти занимаемый структурой данных не должен превышать 2 МБ.
3. Реализуемая структура данных должна быть универсальна, а именно должна позволять выполнять поиск любых битовых строк длиной до 128 бит.

Проделанная работа

- Изучена предметная область, а именно выполнены tutorial-ы по openFlow и P4, прочитанная литература про применение сетевых процессоров.
- Изучена рассматриваемая архитектура и эмулятор данной архитектуры сетевого процессора.
- На базе эмулятора были реализованы простейшие структуры данных, а именно бинарное однобитное дерево, сжатое бинарное однобитное дерево.
- Был проведён обзор структур данных для поиска в таблицах классификации в рамках рассматриваемой архитектуры сетевого процессора.

Дальнейшая работа

- Реализовать выбранные, в рамках проведённого обзора, структуры данных на эмуляторе сетевого процессора.
- Провести оптимизацию реализованных структур данных под рассматриваемую архитектуру сетевого процессорного устройства.
- Провести экспериментальное исследование реализованных структур данных.

Список литературы

- [1] Mohammad Behdadfar и др. «Coded and scalar prefix trees: Prefix matching using the novel idea of double relation chains». В: *ETRI Journal* 33.3 (2011), с. 344—354.
- [2] Mohammad Behdadfar и др. «Scalar prefix search: A new route lookup algorithm for next generation internet». В: *IEEE INFOCOM 2009*. IEEE. 2009, с. 2509—2517.
- [3] H Jonathan Chao и Bin Liu. *High performance switches and routers*. John Wiley & Sons, 2007.
- [4] Gene Cheung и Steven McCanne. «Optimal routing table design for IP address lookups under memory constraints». В: *IEEE INFOCOM'99. Conference on Computer Communications. Proceedings. Eighteenth Annual Joint Conference of the IEEE Computer and Communications Societies. The Future is Now (Cat. No. 99CH36320)*. Т. 3. IEEE. 1999, с. 1437—1444.
- [5] Pankaj Gupta и Nicholas W Mckeown. *Algorithms for routing lookups and packet classification*. Stanford University Diss, 2000.
- [6] Hoang Le и Viktor K Prasanna. «Scalable tree-based architectures for IPv4/v6 lookup using prefix partitioning». В: *IEEE Transactions on Computers* 61.7 (2011), с. 1026—1039.
- [7] Ju Hyoung Mun, Hyesook Lim и Changhoon Yim. «Binary search on prefix lengths for IP address lookup». В: *IEEE Communications Letters* 10.6 (2006), с. 492—494.
- [8] Miguel Á Ruiz-Sánchez, Ernst W Biersack и Walid Dabbous. «Survey and taxonomy of IP address lookup algorithms». В: *IEEE network* 15.2 (2001), с. 8—23.