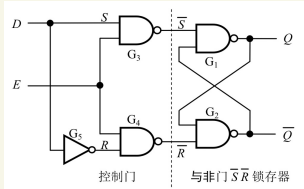
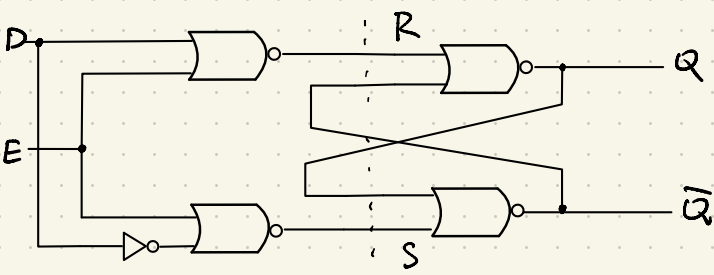
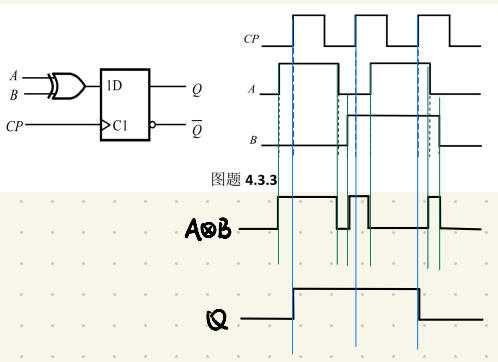


4.2.4 图题 4.2.4 中的  $D$  锁存器由 4 个与非门和 1 个非门构成，试用或非-非门代替 4 个与非门，并保留非门，构成  $D$  锁存器。当使能信号有效时，使其满足  $D$  锁存器的特性方程  $Q^{n+1}=D$ 。要求画出逻辑图，并列特性表。



D	E	$Q^n$	$Q^{n+1}$
0	0	x	0
0	1	x	0
1	0	x	0
1	1	x	1

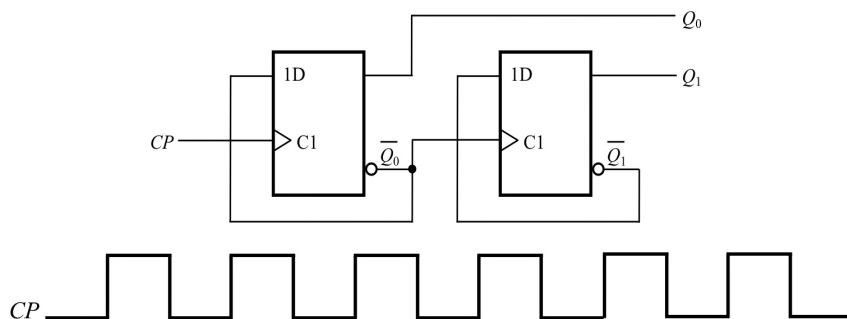
4.3.3 由异或门和边沿  $D$  触发器组成的电路及输入  $A$ 、 $B$ 、 $CP$  信号波形如图题 4.3.3 所示。设触发器的初态为 0，画出输出端  $Q$  的电压波形。



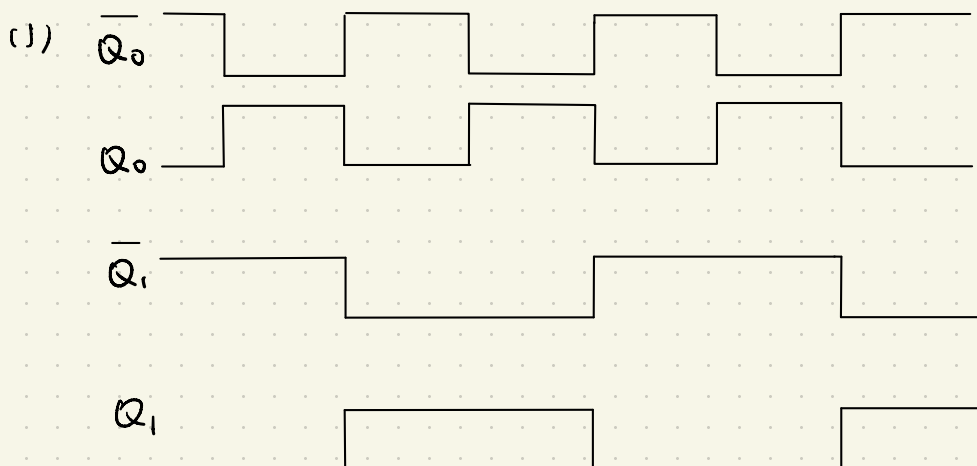
4.3.4 设图题 4.3.4 所示电路中，触发器的初态均为 0。

(1) 画出在时钟脉冲  $CP$  作用下，电路输出端  $Q_1$ 、 $Q_0$  的电压波形。

(2) 试说明  $Q_1$ 、 $Q_0$  信号频率与  $CP$  信号频率之间的关系。

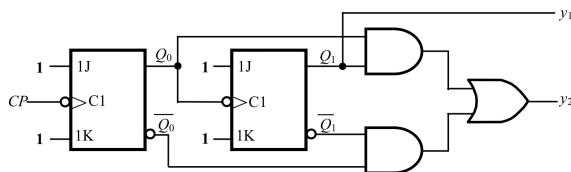


图题 4.3.4

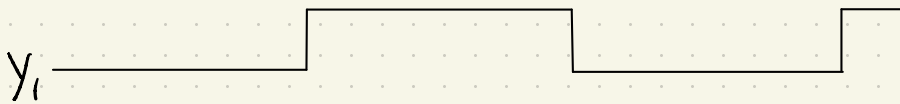
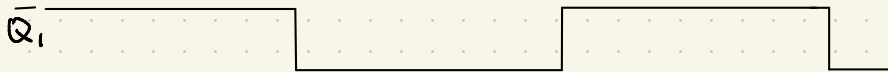
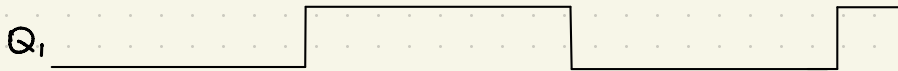
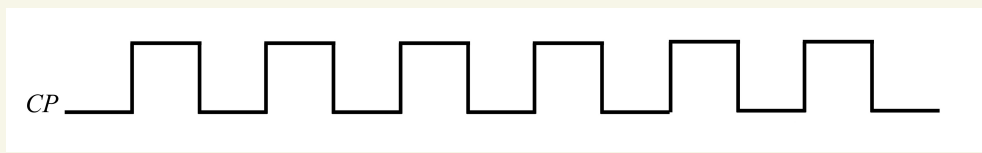


$$(2) f_{CP} = 2f_{Q_0} = 4f_{Q_1}$$

4.4.3 由边沿 JK 触发器组成的两相脉冲源电路如图题 4.4.3 所示，试对应时钟脉冲  $CP$  画出图中  $Q_0$ 、 $\bar{Q}_0$ 、 $Q_1$ 、 $\bar{Q}_1$  和  $y_1$ 、 $y_2$  的电压波形，并说明  $y_1$  和  $y_2$  的时间关系。

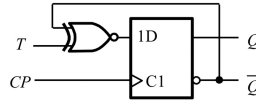


图题 4.4.3



$Y_1$  与  $Y_2$  同频率, 但  $Y_1$  比  $Y_2$  落后  $\frac{1}{4}$  个周期

4.4.5 由边沿 D 触发器和同或门组成的电路如图题 4.4.5 所示，试列出特性表，分析电路完成的逻辑功能。



图题 4.4.5

1° CP 处于上升沿,  $T=0$  时

若  $Q=0$   $\bar{Q}=1$ , 则  $T \oplus \bar{Q} = 0$   $Q=0$

$Q=1$   $\bar{Q}=0$ , 则  $T \oplus \bar{Q} = 1$   $Q=1$

所以  $Q^{n+1} = Q^n$

2° CP 处于上升沿,  $T=1$  时

若  $Q=0$   $\bar{Q}=1$ , 则  $T \oplus \bar{Q} = 1$   $Q=1$

若  $Q=1$   $\bar{Q}=0$ , 则  $T \oplus \bar{Q} = 0$   $Q=0$

所以  $Q^{n+1} = \bar{Q}^n$

3° CP 处于其他状态  $Q^{n+1} = Q^n$

CP	T	$Q^n$	$Q^{n+1}$
x	x	x	$Q^n$
↑	0	x	$Q^n$
↑	1	x	$\bar{Q}^n$

CP 处于上升沿:

$T=1$  相当于 T 触发器

$T=0$  保持  $Q^n$  的状态, 锁存

CP 处于其他状态: 保持  $Q^n$ , 锁存