

Sterownik swobodnie programowalny,
jako podstawowy element układu
sterowania

***Koprocesor sieci. Ogólna budowa i zasada działania.
Buforowanie transmisji.***

Rafał Borowiak gr. 3 <raf.borowiak@gmail.com>

24.01.2016 r.

Wstęp

Sterowniki swobodnie programowalne, w skrócie **PLC** (ang. „*Programmable Logic Controllers*”) to najprościej ujmując komputery przemysłowe pod kontrolą systemu operacyjnego czasu rzeczywistego. W nazwie „sterownik swobodnie programowalny” człon „sterownik” określa funkcjonalność tego urządzenia. Sterowniki PLC mają za zadanie sterowaniem procesami w środowisku przemysłowym na podstawie danych uzyskanych z czujników pomiarowych poprzez moduły wejściowe, czy na podstawie danych uzyskanych poprzez sieć. Sterowanie odbywa się za pomocą modułów wyjściowych podłączonych do różnego rodzaju urządzeń wykonawczych. O tym, że sterownik jest „swobodnie programowalny” świadczy fakt, że jest on komputerem i wykonuje pewien program, napisany z myślą o konkretnym systemie i procesie przemysłowym. Program ten może być zmieniany, nawet bez przerywania pracy sterownika.

W skrócie przedstawiając podstawową funkcjonalność sterowników programowalnych, urządzenia te:

- zbierają pomiary z czujników i urządzeń pomiarowych poprzez moduły wejściowe lub pomiary udostępnione poprzez sieć
- przetwarzają zebrane dane zgodnie z wgranym programem
- generują sygnały sterujące do urządzeń wykonawczych poprzez moduły wyjściowe, sterując ten sposób procesem przemysłowym

i dodatkowo:

- udostępniają przetworzone dane poprzez sieć

Budowa sterownika PLC

Na rynku jest wiele producentów i rodzajów sterowników PLC. Od małych urządzeń z małą ilością pamięci i niską sprawnością obliczeniową do dużych sterowników, które wydajnością nie ustępują najwydajniejszym komputerom ogólnego przeznaczenia. Sterowniki PLC można podzielić na urządzenia kompaktowe, które integrują niezbędne elementy sterownika w jednej obudowie oraz na sterowniki modułowe, które są rozszerzalne za pomocą modułów odpowiadających za daną funkcjonalność. W sterownikach PLC można wyróżnić następujące elementy:

Moduł zasilania

Zazwyczaj jest to moduł wymienny, który dostępny jest w wersjach dostosowanych do różnych napięć zasilania (np. 240V AC, 120V AC, czy 24V DC). Dzięki temu jeden sterownik PLC bezproblemowo może być użyty w wielu miejscach, oferujących różne standardy zasilania.

Jednostka centralna (CPU)

„Serce” każdego komputera, w tym sterownika PLC. Odpowiada za wykonywanie instrukcji (kodu programu), tym samym za wykonywanie operacji arytmetyczno-logicznych i za sterowanie przepływem informacji.

Pamięć

Jednostki pamięci z fizycznego punktu widzenia w sterownikach PLC:

- pamięć ROM zawierająca system operacyjny (tzw. *firmware*)
- pamięć RAM, która zawiera wykonywany program, dane programu, obraz wejść i wyjść sterownika, posiada dodatkowe podtrzymanie bateryjne na wypadek awarii systemu zasilania
- opcjonalnie pamięć EEPROM czy flash, która także zawiera program użytkownika (kopię zapasową)

Koprocesor sieci

Posiada pewne interfejsy sieciowe i umożliwia niezależną komunikację sieciową. Implementuje protokoły wymiany w danej sieci, zwykle są to protokoły deterministyczne czasowo.

Moduły wejść

Ich zadaniem odwzorowanie sygnału elektrycznego w postaci danych cyfrowych. Zawierają binarne, wejścia cyfrowe, zazwyczaj izolowane galwanicznie za pomocą układów optoizolatorów, aby dopasować poziomy napięcie wejściowych i zabezpieczyć elektronikę PLC. Mogą też zawierać wejścia analogowe, próbujące i przetwarzające sygnały analogowe za pomocą przetwornika analogowo-cyfrowego.

Moduły wyjść

Wyjścia można podzielić na trzy różne typy:

- wyjścia przekaźnikowe
- wyjścia tranzystorowe
- wyjścia triakowe

Ich zadaniem jest konwersja cyfrowych sygnałów sterujących na sygnały elektryczne pozwalające na sterowanie elementami zewnętrznymi takimi jak lampy czy diody sygnalizujące, zawory i inne.

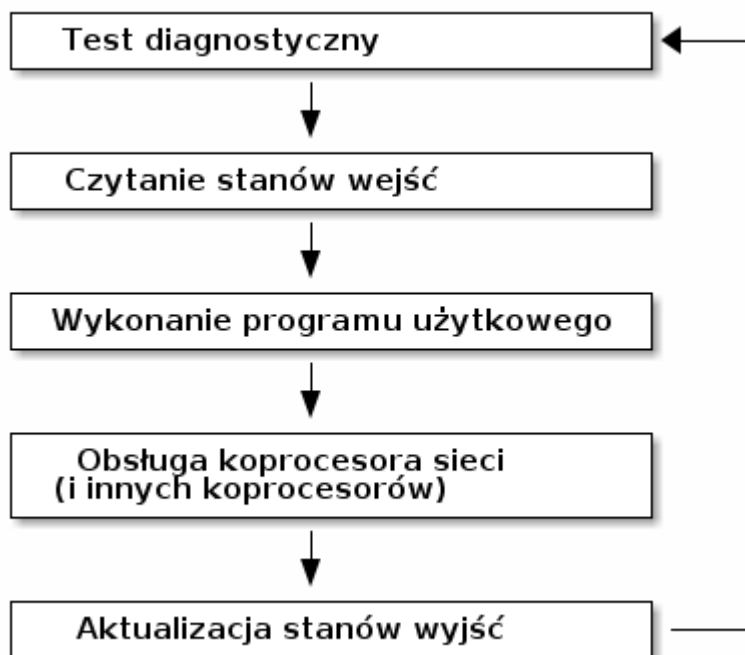
Elementy te połączone są różnymi magistralami, co umożliwia sprawną wymianę informacji pomiędzy nimi.

Cykl pracy PLC

Sterownik PLC jako element rozproszonego systemu czasu rzeczywistego, musi pracować cyklicznie. Tylko w ten sposób można mówić o determinizmie czasowym w środowisku przemysłowym. Podstawowy cykl pracy prostego sterownika PLC wygląda następująco — najpierw wykonuje on czynności inicjalizujące:

1. Test zasilania
2. Test pamięci

Następnie rozpoczyna się właściwy cykl działania:



Każda z wykonywanych czynności trwa przez pewien czas i wpływa na długość cyklu, jednak największe znaczenie ma czas realizacji programu, który nie musi być stały, a więc jego wyznaczenie nie jest kwestią banalną. Ilość wymian wykonywanych przez koprocator sieci może zależeć od długości całego cyklu, tym samym wpływać na cykl wymiany informacji w całej sieci.

Na czym polegają kolejne kroki cyklu?

Test diagnostyczny

Polega na wykonaniu podstawowej diagnostyki określającej czy sterownik PLC może kontynuować swoją pracę. Wykonywane są np. testy konfiguracji i zasilania modułów. Sprawdzane jest np. czy możliwa jest komunikacja z modułami, a jeśli wystąpi poważny błąd to sterownik przechodzi w tryb *STOP* i informuje o problemie.

Czytanie stanów wejść

Stan wejść to podstawowe dane, na których operuje sterownik PLC. W tym kroku są one zapisywane w pamięci. Dlatego też program nie ma dostępu do aktualnych stanów wejść, a jedynie do ich stanu zapisanego w tej fazie.

Wykonanie programu użytkowego

Tutaj wykonywany jest jeden obieg programu użytkownika. Program przetwarza dane wejściowe i zapisuje wyniki do obszaru pamięci odpowiedzialnego za przechowywanie danych wyjściowych. Przetwarzane są także dane otrzymane przez sieć oraz wywoływane rozkazy wykonania transmisji.

Obsługa koprocatora sieci

W tej fazie koprocator sieci otrzymuje rozkazy transmisji od jednostki centralnej. Przepisuje także otrzymane z sieci informacje do pamięci, tak aby w fazie wykonania programu można było z nich skorzystać.

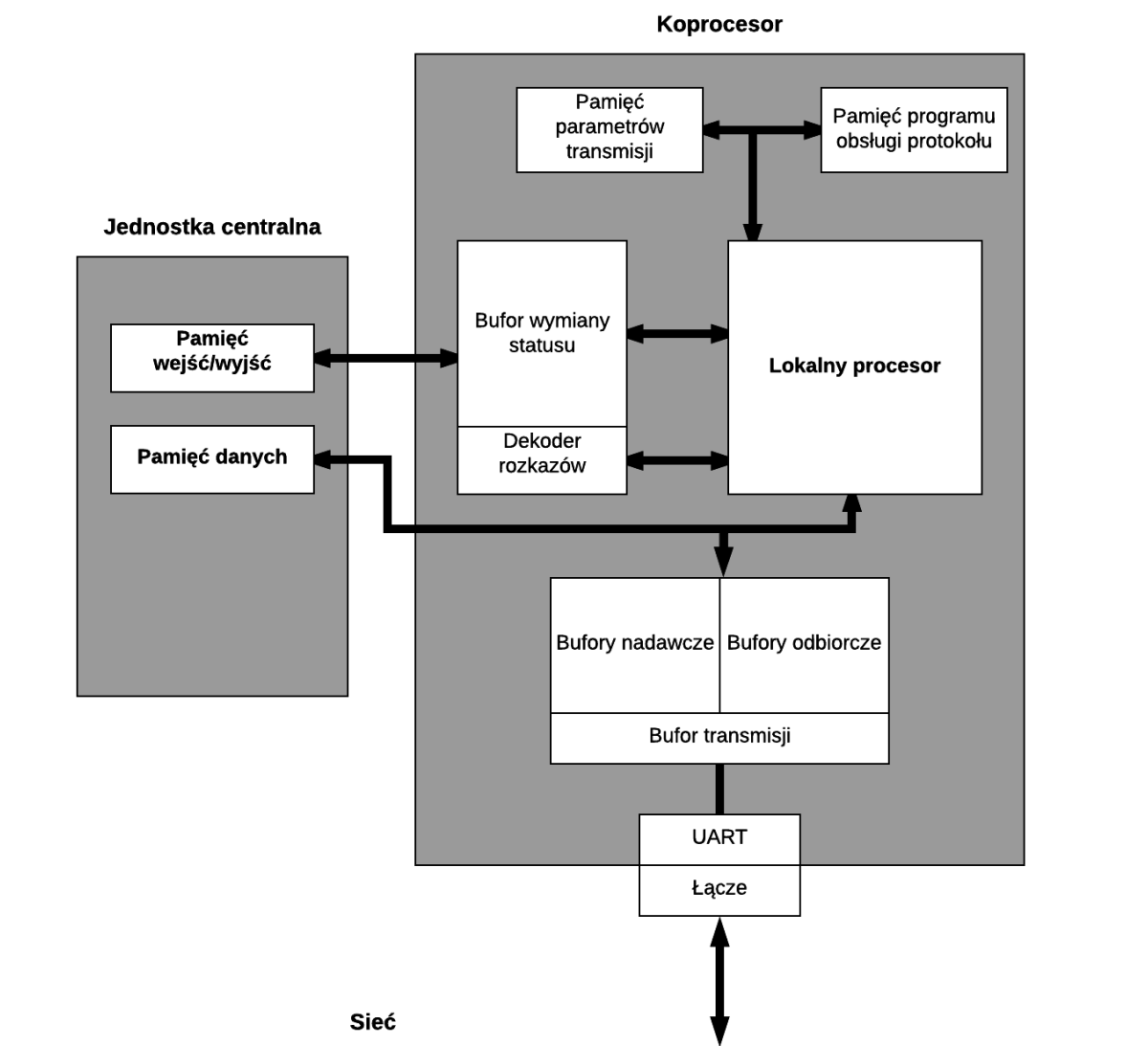
W tym kroku dane z pamięci przepisywane są do buforów wyjściowych modułów wyjściowych, co następnie skutkuje uaktualnieniem poziomu elektrycznych sygnałów na wyjściach.

Koprocesor sieci

Moduł koprocesora sieci jest istotnym elementem sterownika PLC dla systemów rozproszonych. To on odpowiada za komunikacje z innymi urządzeniami takimi jak stacje robocze, czy inne urządzenia PLC poprzez sieć. Wykonuje on dwie podstawowe czynności:

1. Odbiera rozkazy od jednostki macierzystej i ich podstawie kopiuje żądne obszary pamięci do bufora, opakuje je w ramki odpowiednie dla danego protokołu i w odpowiednim momencie transmituje za pomocą nadajnika.
2. Odbiera i dekoduje ramki przychodzące przez sieć, jeśli są przeznaczone dla obsługiwanego sterownika PLC to przepisuje je do bufora odbiorczego i w we właściwym momencie do odpowiedniego obszaru pamięci.

Zadania te są realizowane niezależnie od jednostki centralnej. Cykl pracy sterownika przemysłowego nie jest zsynchronizowany z cyklem obiegu informacji w sieci. Może to prowadzić do różnego rodzaju problemów w przypadku niewystarczających parametrów sieci.



Rys. 1 Schemat logiczny koprocatora

Nadawanie

Rodzaje żądań transmisji

Transmisje periodyczne

Jednostka centralna może żądać od koprocatora transmisji danego obszaru pamięci co pewien interwał czasowy. Żądanie to wysyłane jest jednokrotnie, a koprocetor dba o mierzenie interwałów i odpowiednie wysyłanie danych. Jednak takie transmisje nie zawsze muszą być realizowalne w danej sieci z zadaniem protokołem dostępu. Koprocetor sieci może np. nie mieć tak często dostępu do łącza, z uwagi na cykl sieci trwający dłużej niż zadany interwał wymian periodycznych. W takim wypadku odbiorcy danych otrzymają dane „nieświeże” i jest to sytuacja wysoce niepożądana.

Transmisje wyzwalane

Transmisje wyzwalane to żądania jednokrotnego przesyłu danego obszaru pamięci jednostki centralnej. Między wystąpieniem żądania a rzeczywistą transmisją, występuje pewne opóźnienie wynikające znowu z protokołu dostępu, a także z długości trwania cyklu sterownika, ponieważ odczyt pamięci przez koprocetor odbywa się dopiero po jego zakończeniu.

Oba typy żądań mogą pojawić się jednocześnie. Zazwyczaj w takim wypadku żądanie transmisji wyzwalanej ma większy priorytet. Dlatego należy rozsądnie dobrać liczbę wymian wyzwalanych, tak aby nie zatkały koprocatora i nie uniemożliwiły realizacji wymian periodycznych. Żądanie kolejnej wymiany wyzwalanej musi być poprzedzone sprawdzeniem słowa statusu koprocatora, aby upewnić się, że poprzednia wymiana wyzwalana została zakończona. Warto ograniczyć liczbę wymian wyzwalanych do niezbędnego minimum, gdyż wprowadzają one dużo niewiadomych przy analizie czasowej.

Odbiór

Podobnie jak w przypadku nadawania, koprocator od abonentów sieci może odebrać:

- żądanie transmisji periodycznych
- żądanie transmisji pojedynczych (które wyzwała nadawca)

Żądania przekazane mogą być do jednostki macierzystej tylko w odpowiedniej fazie cyklu sterownika. Z tego powodu zbyt wiele takich żądań może doprowadzić do przepełnienia buforów odbiorczych i spowoduje, że koprocator będzie udzielał negatywnych odpowiedzi nadawcy. Zwiększanie liczby buforów nie rozwiązuje całkowicie tego problemu, a jedynie odsuwa go w czasie. Dodatkowo większa liczba buforów negatywnie wpływa na czas pracy koprocatora, a w konsekwencji może wydłużyć czas trwania cyklu sieci.

Buforowanie transmisji

Koprocator posiada pewną liczbę buforów odbiorczych i nadawczych. Umożliwiają one pracę koprocatora niezależnie od cyklu sterownika. Transmisje dokonywane między buforami odbiorczymi/nadawczymi i pamięcią jednostki centralnej mogą być wykonywane tylko w odpowiedniej fazie cyklu sterownika, stąd też muszą być z nim zsynchronizowane. Jednak transmisje pomiędzy siecią, a buforami nie muszą być zsynchronizowane z cyklem sterownika - koprocator posiadając dane bufory może przesłać i odebrać odpowiednie dane dostosowując się do protokołu sieci, bez czekania na koniec cyklu sterownika. Niesie to jednak ze sobą pewne negatywne konsekwencje. Przy nadawaniu, jeśli koprocator nie zaczeka na koniec cyklu sterownika to tym samym nie pobierze „świeżych” danych i wytransmituje dane „przestarzałe”. Przy odbiorze nie ma to znaczenia, koprocator nie ma wpływu na „świeżość” odebranych danych. Istotne jednak może być potwierdzenie poprawnego odbioru, które generuje dopiero jednostka centralna dopiero po przepisaniu danych do jej pamięci i weryfikacji ich. Podsumowując zwiększanie liczby buforów nadawczo — odbiorczych może, ale nie musi poprawić parametrów pracy sieci.

Analiza czasowa

Koprocator wnosi własne narzuty czasowe związane z:

- detekcją i dekodowaniem ramki
- przygotowaniem ramki z danymi do transmisji
- transferami między swoimi buforami, a pamięcią jednostki macierzystej

Można wyznaczyć pesymistyczny czas niezbędny do całkowitego zakończenia transakcji wymiany pomiędzy siecią a jednostką centralną:

$$T_K = T_p + T_s$$

gdzie:

- T_K - czas transakcji wymiany pojedynczej ramki danych, pomiędzy koprocesorem a jednostką centralną
- T_p - czas przetwarzania pojedynczej ramki
- T_s - całkowity czas trwania cyklu sterownika

W najgorszym wypadku, gdy wszystkie bufor nadawcze i odbiorcze będą pełne, całkowity czas transakcji może wynieść:

$$T_K = L_N(T_p + T_s) + L_O(T_p + T_s)$$

gdzie:

- L_N - liczba buforów nadawczych
- L_O - liczba buforów odbiorczych

Podsumowanie

Sterowniki PLC to urządzenia mikroprocesorowe niezbędne we współczesnym środowisku przemysłowym. Istnieje wielu producentów sterowników PLC i także wiele ich rodzajów, jednak podstawy ich budowy i działania są podobne. Umożliwiają automatyzację procesów przemysłowych, nie tylko lokalnie, ale także mogą tworzyć systemy rozproszone dzięki odrębnym, czy wbudowanym modułom sieciowym. Projektując rozproszony system przemysłowy, który z natury rzeczy musi być systemem czasu rzeczywistego, należy pamiętać o parametrach czasowych takich jak długość cyklu pracy sterowników, a także długość cyklu sieci i o zależnościach pomiędzy nimi przy wymianach sieciowych.

Bibliografia

1. Kwiecień A.: *Analiza przepływu informacji w komputerowych sieciach przemysłowych*. Wydawnictwo Politechniki Śląskiej 2002.
2. Kasprzyk J.: *Programowanie sterowników przemysłowych*. Wydawnictwa Naukowo-Techniczne Warszawa 2006.
3. Hanssen D.: *Programmable Logic Controllers*. Wiley 2015.