Университет ИТМО

Факультет программной инженерии и компьютерной техники

Лабораторная работа №1

"Введение в проектирование цифровых интегральных схем"

по дисциплине "Функциональная схемотехника"

Выполнили:

Студенты группы Р3334

Баянов Р. Д.

Кузнецов Д. А.

Вариант: 9

Преподаватель:

Васильев С. Е.

Санкт-Петербург

2024 г.

Содержание

Цели работы	3
Задание	4
Часть 1	5
Схема разработанного вентиля	5
Символ вентиля и схема тестирования	6
Результат измерения задержки распространения сигнала через вентиль	8
Максимальная частота работы вентиля	9
Схема разработанного БОЭ	10
Символ разработанного БОЭ и схема тестирования	14
Временная диаграмма процесса тестирования БОЭ	16
Результат измерения задержки распространения сигнала через БОЭ	20
Максимальная частота работы БОЭ	21
Часть 2	22
Код разработанного модуля БОЭ	22
Код разработанного тестового окружения БОЭ	24
Временная диаграмма процесса тестирования БОЭ	26
Выводы по работе	27

Цели работы

- 1. Получить базовые знания о принципах построения цифровых интегральных схем с использованием технологии КМОП.
- 2. Познакомиться с технологией SPICE-моделирования схем на транзисторах.
- 3. Получить навыки описания схем базовых операционных элементов (БОЭ) комбинационного типа на вентильном уровне с использованием языка описания аппаратуры Verilog HDL.

Задание

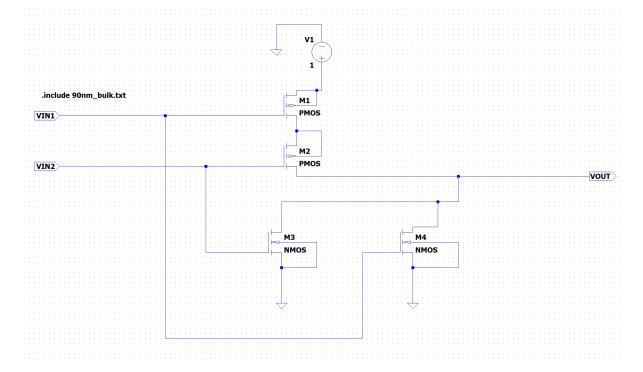
Вариант: 9

Логический базис: NOR

БОЭ: Мультиплексор «4 в 1»

Часть 1

Схема разработанного вентиля



Символ вентиля и схема тестирования

Схема вентиля:

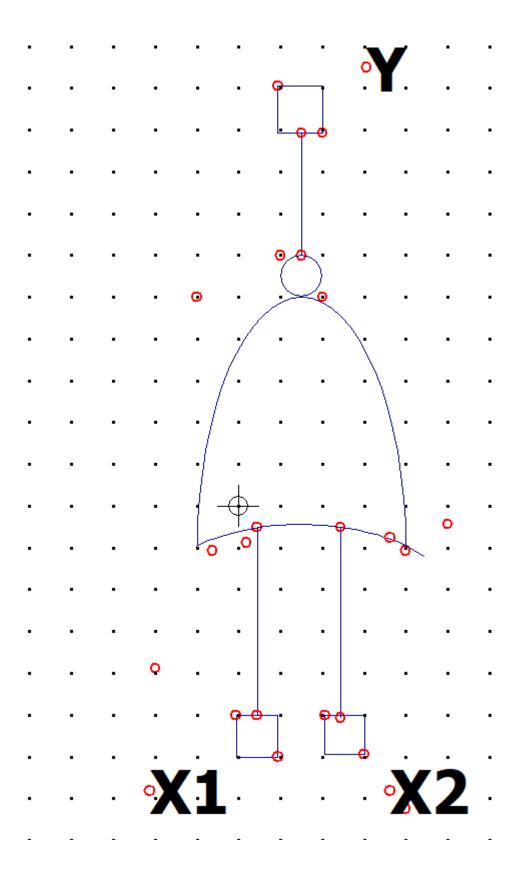
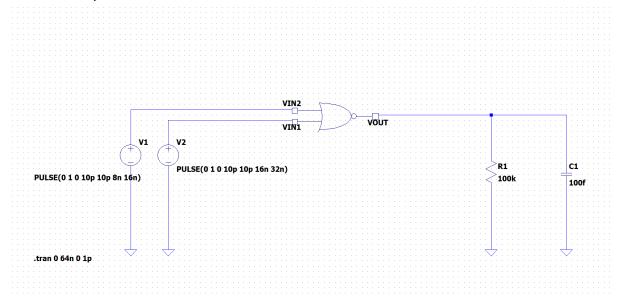
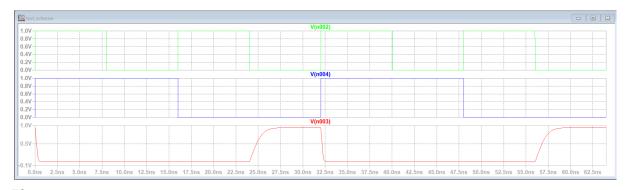


Схема тестирования:



Результат измерения задержки распространения сигнала через вентиль



Как мы можем заметить из временной диаграммы выше, спроектированный нами вентиль NOR, работает корректно (при входных 0 и 0 мы получаем 1, а во всех остальных случаях получаем 0).

Теперь рассчитаем задержку распространения сигнала через вентиль. Задержка напрямую зависит от конденсатор и от напряжения на выходе вентиля (то есть на нагрузке), также зависит от внутренних ёмкостей транзисторов в вентиле.

Заметим из графика, что задержка на возрастании напряжения равна:

$$27.464 - 24.012 = 3.452 \text{ HC}$$

А задержка на убывании равна:

$$32.518 - 31.984 = 0.534 \text{ HC}$$

Дальше рассчитаем частоту работы вентиля.

Максимальная частота работы вентиля

Посчитав период суммы задержек на возрастании и убывании с помощью формулы f=1/T , мы сможем определить максимальную частоту.

$$T = 3.452 + 0.534 = 3.986$$
 нс

$$f = 1/3.986 = 0.25$$
 нГц

Схема разработанного БОЭ

Для разработки БОЭ нам необходимо разработать вспомогательный вентиль - NOT. Реализуем его через уже разработанный вентиль NOR. Символ NOT по ANSI:

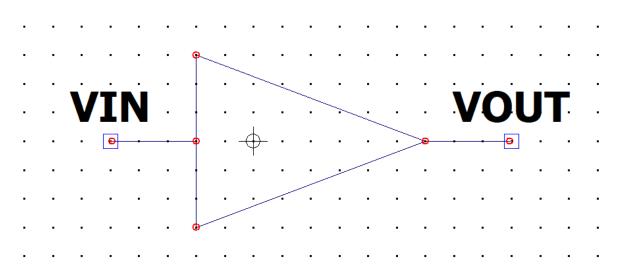
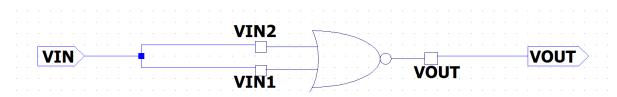
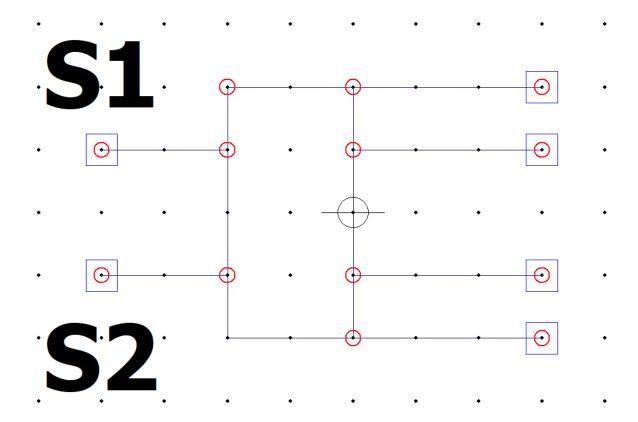


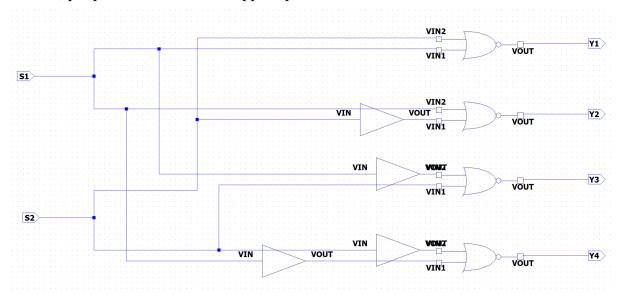
Схема реализации NOT:



Известно, что мультиплексор 4 в 1 - это вентиль для выбора по двум управляющим сигналам один из входных каналов. Следовательно, данный БОЭ включается в себя 6 входов (2 управляющих и 4 основных) и 1 выход. Для того, чтобы реализовать мультиплексор нужен будет ещё один вспомогательный вентиль, а именно дешифратор управляющих сигналов. Символ дешифратора по ANSI:

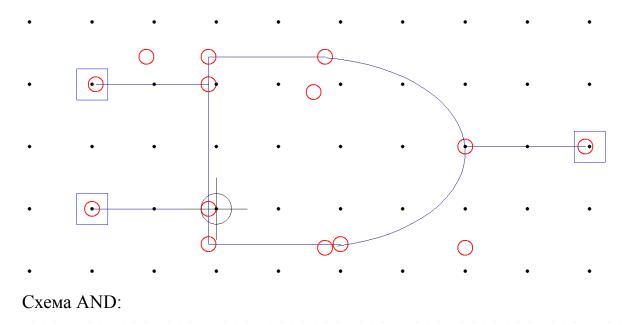


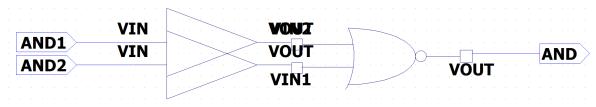
Схема, разработанного дешифратора:



Также разработаем вспомогательные вентили AND для двух операндов и OR для 4 операндов.

Символ AND для двух операндов по ANSI:





Символ OR для 4 операндов по ANSI:

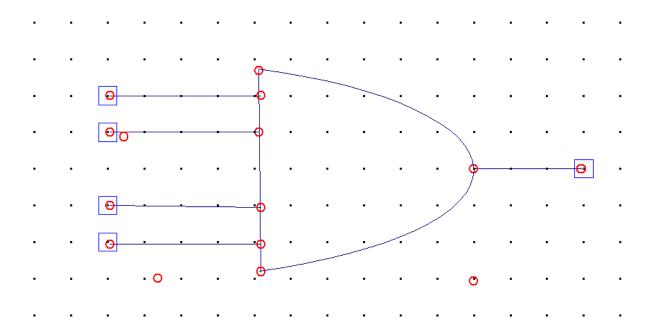
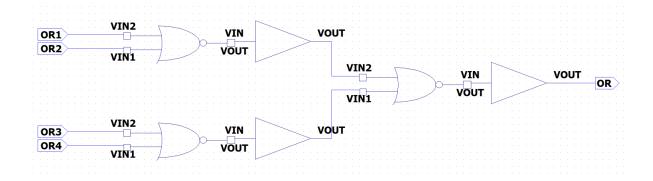
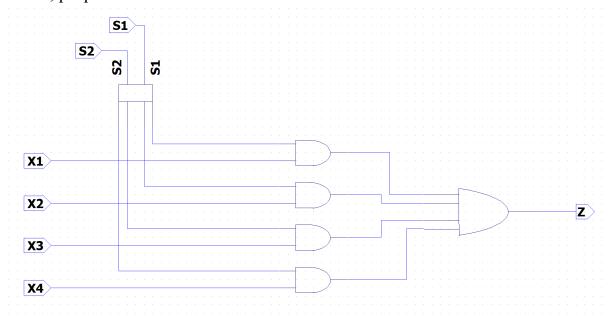


Схема OR для 4 операндов:



Схема, разработанного БОЭ:



Символ разработанного БОЭ и схема тестирования

Символ разработанного БОЭ:

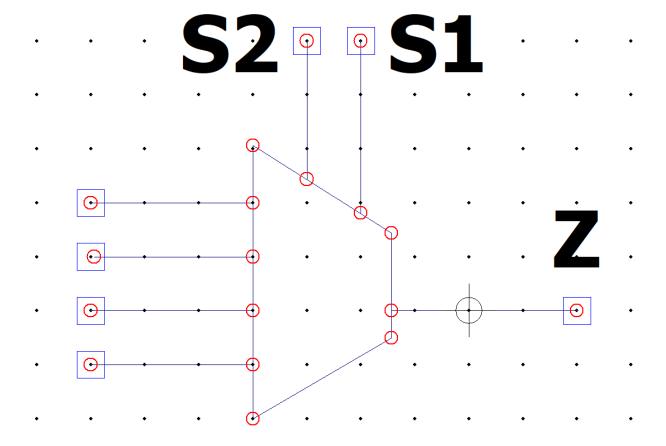
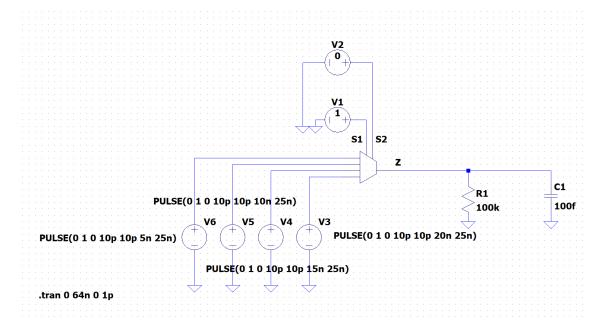


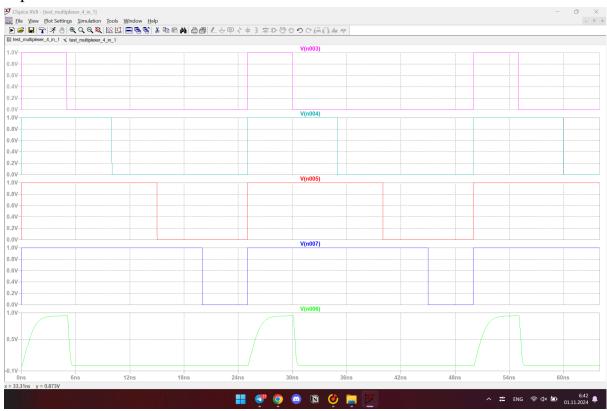
Схема тестирования разработанного БОЭ:



Временная диаграмма процесса тестирования БОЭ

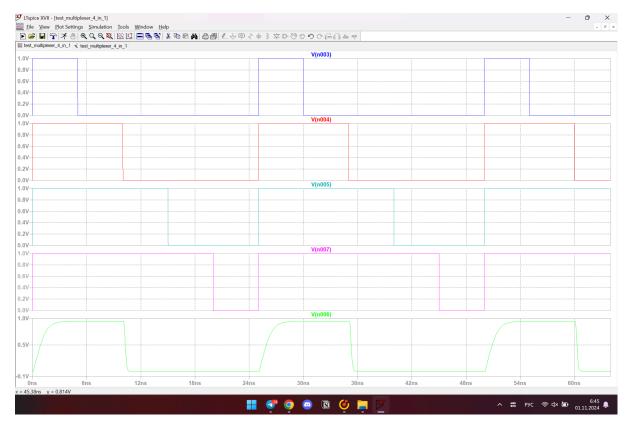
Кодирование каждого сигнала такое, что при управляющих битах 00 пропускается только первый сигнал, при 01 - второй, при 10 - третий, а при 11 - четвёртый.

Рассмотрим временную диаграмму при 00, то есть при передаче только первого сигнала:



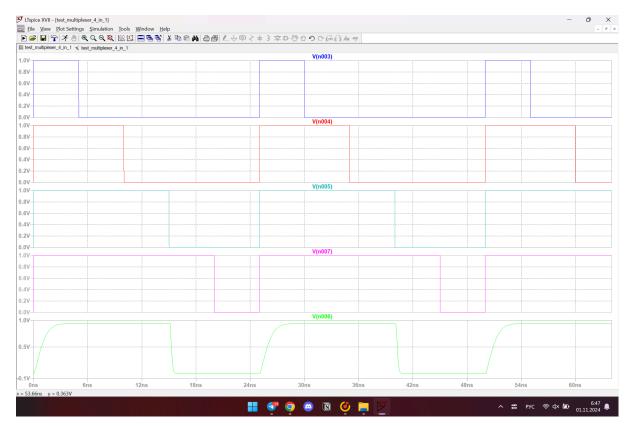
Заметим, что выходной сигнал меняется только в соответствии с изменением сигнала номер 1. Другие сигналы не меняют выходной сигнал.

Временная диаграмма с управляющими сигналами 01, то есть при передаче только второго сигнала:



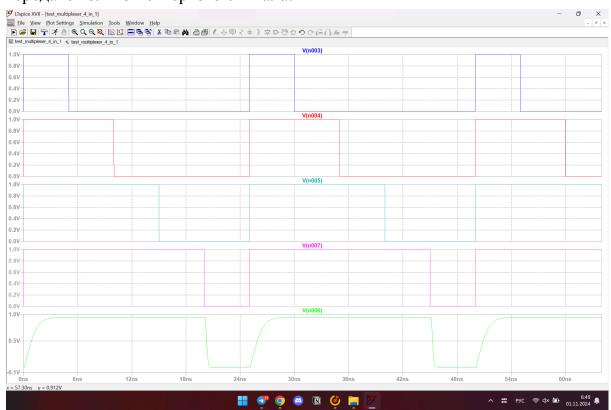
Заметим, что выходной сигнал меняется теперь уже только в соответствии со вторым сигналом.

Временная диаграмма с управляющими сигналами 10, то есть при передаче только третьего сигнала:



Наблюдаем те же самые выводы, но только уже для третьего сигнала.

Временная диаграмма с управляющими сигналами 11, то есть при передаче только четвёртого сигнала:



Результаты для 4 сигнала представлены выше на картинке.

Результат измерения задержки распространения сигнала через БОЭ

Теперь измерим задержку распространения сигнала через БОЭ по такому же принципу, как делали и для вентиля NOR.

Посчитаем задержку возрастания и убывания только для одного сигнала и умножим её на 4, так как сигнала 4.

$$28.8 - 25.1 = 3.7 \,\mathrm{Hc}$$

$$20.77 - 20.13 = 0.64 \text{ HC}$$

 $(3.7 + 0.64)\cdot 4 = 21.7$ нс - общая задержка распространения сигнала через БОЭ.

Максимальная частота работы БОЭ

f = 1/T = 0.046 нГц

Таким образом частота БОЭ почти в два раза больше, чем вентиль NOR.

Часть 2

Код разработанного модуля БОЭ

Дешифратор

```
"timescale 1ns / 1ps

module decoder_2_to_4(
    input wire S1,
    input wire S2,

    output wire Y1,
    output wire Y2,
    output wire Y3,
    output wire Y4
);

assign Y1 = ~(S1 | S2);
assign Y2 = ~(S1 | (~S2));
assign Y3 = ~((~S1) | S2);
assign Y4 = ~((~S1) | (~S2));
endmodule
```

Мультиплексор:

```
`timescale 1ns / 1ps

module mux_4_to_1(
    input wire [3:0] data_in,
    input wire [1:0] sel,
    output wire out,
    output wire Y1, Y2, Y3, Y4
);

decoder_2_to_4 decoder (
    .S1(sel[1]),
    .S2(sel[0]),
    .Y1(Y1),
    .Y2(Y2),
    .Y3(Y3),
    .Y4(Y4)
);
```

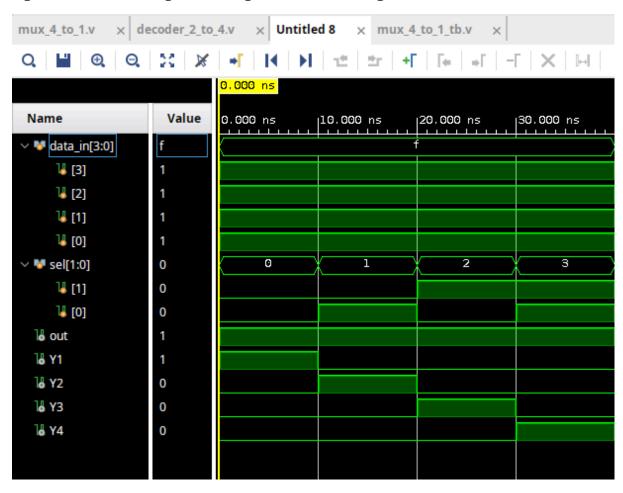
Код разработанного тестового окружения БОЭ

```
`timescale 1ns / 1ps
module mux 4 to 1 tb;
   reg [3:0] data_in;
   reg [1:0] sel;
   wire out;
   wire Y1, Y2, Y3, Y4;
   mux_4_to_1 uut (
        .data_in(data_in),
        .sel(sel),
        .out(out),
        .Y1(Y1),
        .Y2(Y2),
        .Y3(Y3),
        .Y4(Y4)
    );
   initial begin
        data_in = 4'b1111;
        sel = 2'b00;
        #10;
        $display("sel = %b, out = %b", sel, out);
        display_selected;
        sel = 2'b01;
        $display("sel = %b, out = %b", sel, out);
        display_selected;
        sel = 2'b10;
        #10;
        $display("sel = %b, out = %b", sel, out);
        display_selected;
        sel = 2'b11;
        #10;
        $display("sel = %b, out = %b", sel, out);
        display_selected;
```

```
$finish;
end

task display_selected;
    begin
        $display("Wire selected Y1-Y4: %b", {uut.Y1, uut.Y2, uut.Y3, uut.Y4});
        end
    end
endtask
endmodule
```

Временная диаграмма процесса тестирования БОЭ



Ход выполнения:

```
# run 1000ns

sel = 00, out = 1

Wire selected Y1-Y4: 1000

sel = 01, out = 1

Wire selected Y1-Y4: 0100

sel = 10, out = 1

Wire selected Y1-Y4: 0010

sel = 11, out = 1

Wire selected Y1-Y4: 0001
```

Выводы по работе