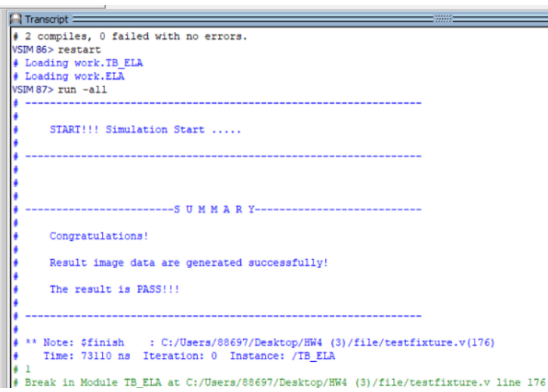
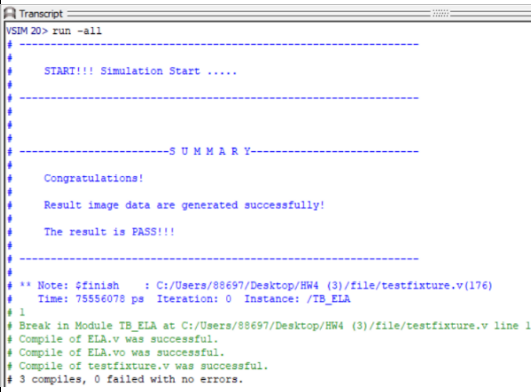
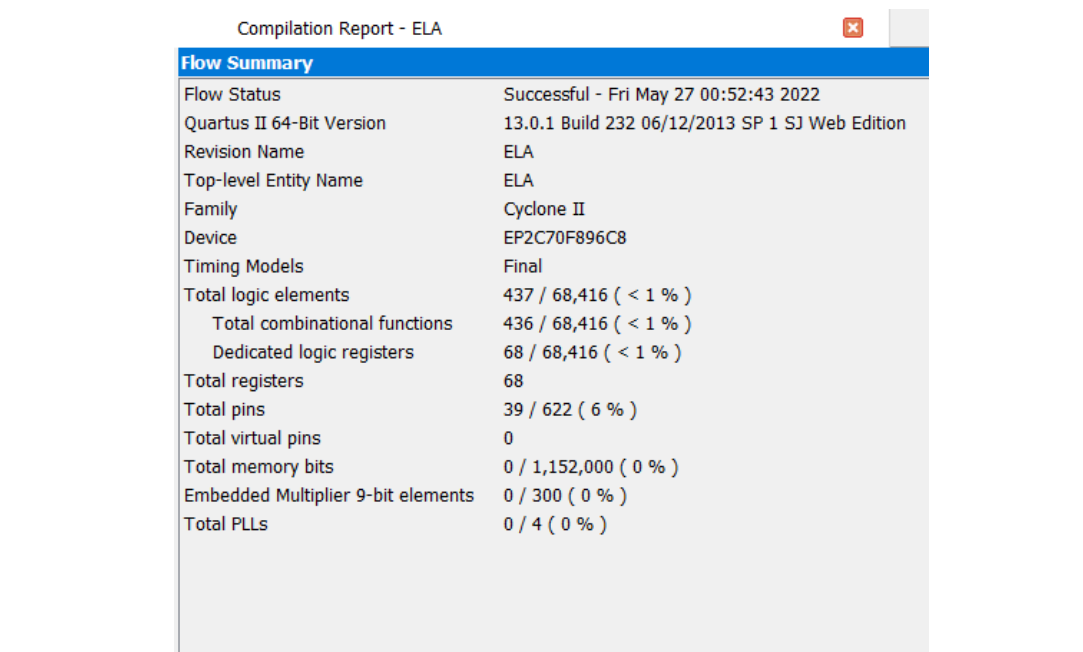


Homework 4: Edge-Based Line Average interpolation

NAME	趙泓瑞						
Student ID	E14071025						
Simulation Result							
Functional simulation	Pass	Gate-level simulation	Pass	Clock width	31 (ns)	Gate-level simulation time	75556 (ns)
							
Synthesis Result							
Total logic elements				437			
Total memory bit				0			
Embedded multiplier 9-bit element				0			
							
Description of your design							

這次作業花費我不少力氣，但也獲益良多。主要分為 7 個 states。state0 為 reset，state1 為把 data 從 Grayscale Image Memory 存入 Result Image memory。直接處理好 odd field。設了一個一維陣列 data_interloping，state2 為將(i-1,j) (i,j) (i+1,j) (i-1,j+1) (i,j+1) (i+1,j+1)存入，state3 將 boundry field 部分處理好，state5 陣列內將 middle field 部分處理好，state7 將 interpolate 完的部分存入，再回至 state2，直到結束，跳至 state6。原本還有 state4 是專門 shifting 陣列的，最後併入 state7。addr 的計算還有平均的計算都改用位移 bits 的方式完成。如果用到的計算相同，且非同時時，我就一律共用，也是從助教給的 hw3 範例得到的領感。

最後 software verification 部份我是用 vc++完成，額外安裝 opencv3411 完成。

*Scoring = (Total logic elements + total memory bit + 9*embedded multiplier 9-bit element) × (longest gate-level simulation time in ns)*