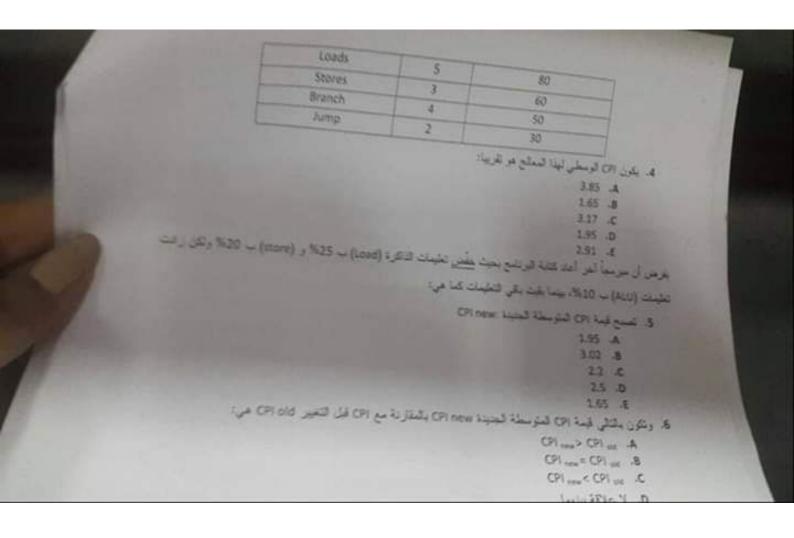
المسيونية نعربية تسودية معتم استغداد الألات العاسية في الاستعلى چامة بىشق توثانى مىتوعة وي الميا مراضعا مولفاً من (300) تعليمة والديه مزيج من الماط التعليمات الذافي: 25 % من التعليمات هي من اللمط (-wo (address) و 25 % من السط (Register-Memory)، و 50 % من السط (three-Register). ويغرض أن المعالج لديه (132) مسجلاً وتتكف (١٥٨) تعليمات المعالج من (64) تعليمة مختلفة ولديه ذاكرة بمحم 4GB. فيكون: 1. هجم التعليدات في البرنامج من النمط (Three-Registers) هو: AL 4125 .A - ASOO - B -34 3200 ⋅C AUA 1400 -D ≥ 2800 -E 2. حجم التطيمات في البرنامج من النمط (Two-Address) هو: 284 70 A .244 4125 .B .≥ 5250 .C 324 5175 .D ₹ 770 E ويكون حجم الذاكرة الكلي الذي يحتله البرنامج هو: -13200 B -A .275 B .B .1650 B .C .512 B .D ولا إجابة من السابق. رض لدينا معالج يقوم بنتفيذ مزيج التعليمات التالبة:

## لمسألة الثانية:

نمط التعليمة Instruction Types	CPI	عدد التعليمات في البرتاميج
		IC <sub>1</sub>
ALU	2	120

1\7



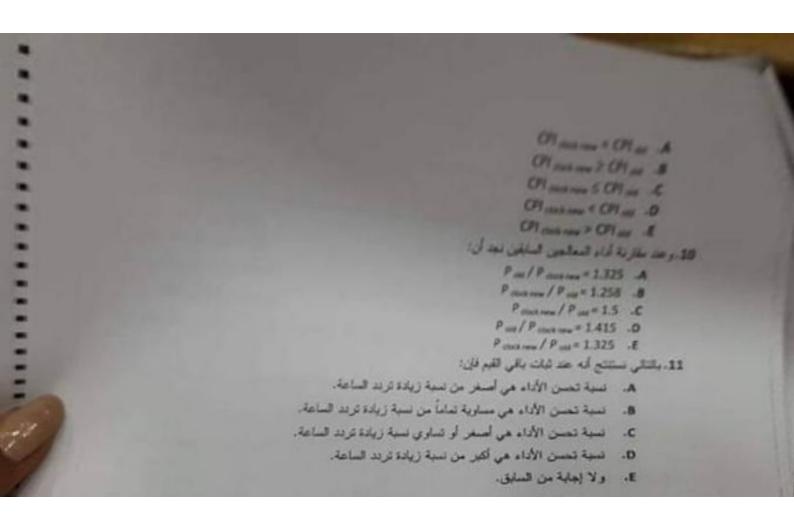
```
CPI res CPI ... .C
                                                                                   O. Y عاكة بينها.

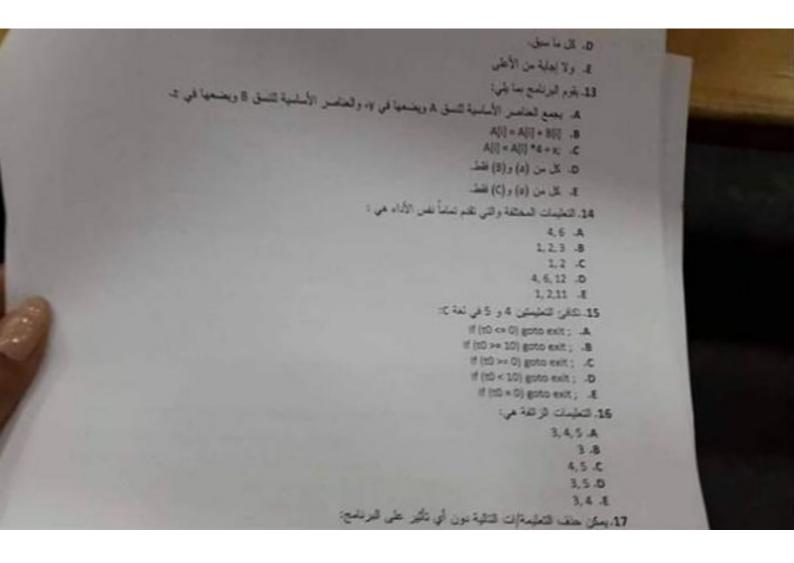
 ولا إجابة من السابق.

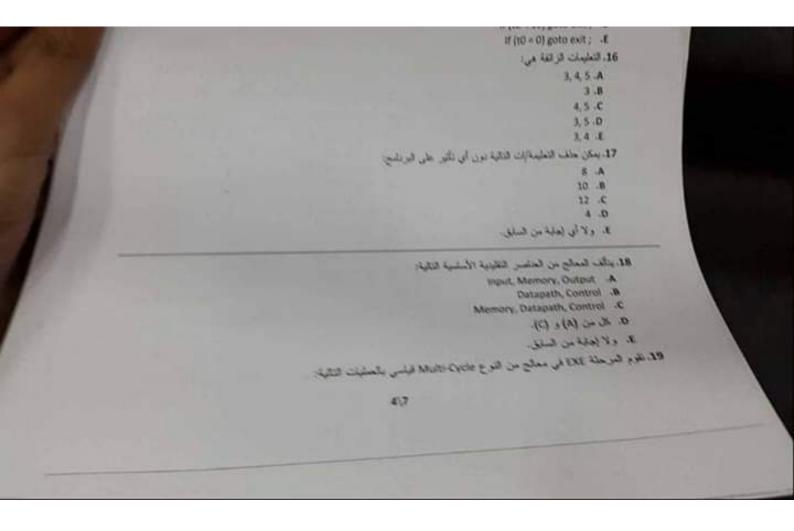
                                                                      7. ويمقارية أداء البرنامجين السابقين نجد أن:
                                                                       A. در ۲ درم و بعدار 11 %.
                                                                               P old / P new = 1.04 .B
                                                                       C ه ۹.7 > معد P وينقدار 4.7 %.
                                                                                a. كل من (8) و (C).
                                                                                 E. كل من (A) و(C).
                                                                                 8. وبالتالي مما سبق نستنتج أن:
                                                           A. يتعلق CPI يتتطوم الذلكرة في النظام الحاسوبي.
                                                        B. لا يعتبر CPI معيار أ كافياً لمقارنة أداء المعالجات.

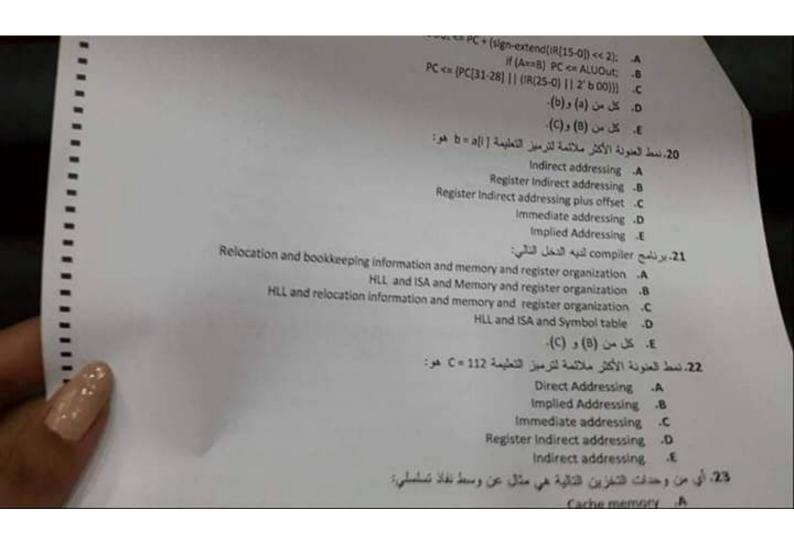
    يعتبر CPI المعيار الرئيسي والكافي عند مقارنة أداء المعالجات.

                                                            O. لا يتعلق CPI إطلاقا بمقارنة أداء المعالجات.
                                                                                 ع. ولا إجابة من الأعلى.
9. بغرض أحكن زيادة تردد المعالج بنسبة 50% مع الاحتفاظ بباقي القيم كما هي؛ فيكون CPI clock new هو:
                                                       2\7
```

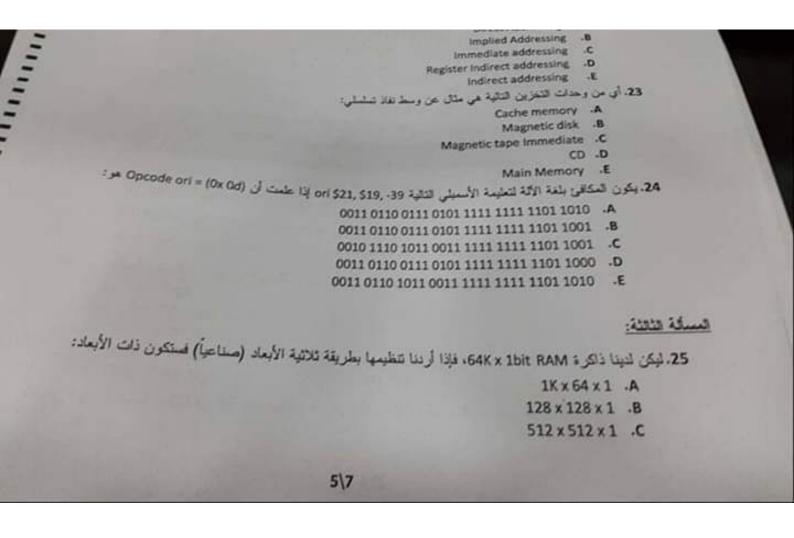


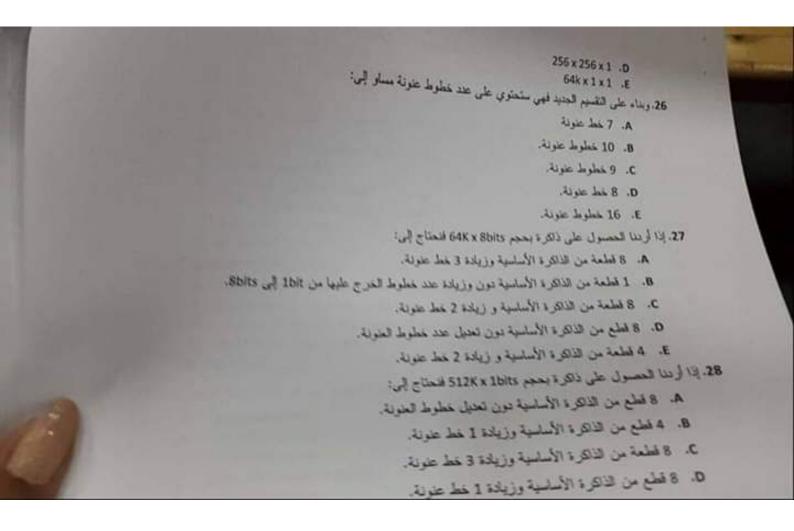






```
1 500 550, 550, 550;
2 and $55, $56, 0:
3 1 557, 0:
4 loop: siti St0, 5:0, 10;
      beg $10, Szero, exit;
6
      sill St7, Ss0, 2;
7
     add 5s1, St7, St1;
8
     add Ss2, St7, St2;
     IW 5s3, 0(5s1);
9
     IW $54, 0($52);
10
```





 D. 8 قطع من الذاكرة الأساسية دون تحيل عدد خطوط العنولة. 4. فطعة من الذاكرة الأساسية و زيادة 2 خط عنونة. 28. إذا أردنا الحصول على ذاكرة بحجم 512K x 1bits فنحتاج إلى: A. 8 قطع من الذاكرة الأساسية دون تعديل خطوط العنونة. 4 قطع من الذاكرة الأساسية وزيادة 1 خط عنونة. 8 قطعة من الذاكرة الأساسية وزيادة 3 خط علونة. B قطع من الذاكرة الأساسية وزيادة 1 عط عنونة. الله قطع من الذاكرة الأساسية وزيادة 2 خط عنونة 29. إذا أرننا الحصول على ذاكرة بحجم 16bits × 1M فنحتاج إلى: A. ك قطعة من \$12K x 1bits مكررة 16 مرة وزيادة 4 خط علونة. قطعة من 512K x 1bits مكررة 16 مرة وزيادة 1 خط علولة. 16 قطعة من 64K x 1bits مكررة 8 مرات وزيادة 4 خطوط عنونة. O. 16 قطعة من 64K x 8bits مكررة 2 مرة وزيادة 1 خط علولة. قطعة من 512K x 1bits مكررة 16 مرة وزيادة 2 خط عنونة. 30. تقسم تعليمات المعالج MIPS بشكل قياسي إلى دورات التنفيذية التالية وعلى الترتيب: IF, EX, MEM, WB .A

```
 لا قطع من الذائرة الاساسية وزيادة 1 حط عنونه.

    4 قطع من الذاكرة الأساسية وزيادة 2 خط عنونة

                         29. إذا أردنا المصول على ذاكرة بحجم 1M x 16bits فنحتاج إلى:

    A. 2 قطعة من 512K x 1bits مكررة 16 مرة وزيادة 4 خط علونة.

    8. ك قطعة من 512K x 1bits مكررة 16 مرة وزيادة 1 خط علونة.

            C. 16 قطعة من 64K x 1bits مكررة 8 مرات وزيادة 4 خطوط علولة.

    16 قطعة من 64K x 8bits مكررة 2 مرة وزيادة 1 غط عنونة.

                 E. قطعة من 512K x 1bits مكررة 16 مرة وزيادة 2 خط علونة.
      30. نقسم تعليمات المعالج MIPS بشكل فياسي إلى دورات التنفيذية التالية وعلى الترتيب:
                                                       IF, EX, MEM, WB .A
                                                   IF, ID, MEM, EX, WB .B
                                                    IF, ID, EX, MEM, WB .C
                                                            IF, ID, EX, WB .D
                                                    ID, IF, EXE, MEM, WB .E
31. في تمثيل الفاصلة العائمة ذو 32 خانة يحتل قسم ال (mantissa) عدد خانات مساو إلى:
                                                                          24 .A
                             6\7
```

```
33. عد مقرنة لوعي الذكارة DRAM و SRAM يعمع ما يلي:
                                       DRAM is Faster than SRAM .A
                                  DRAM typical application is Cache ... B.
                                SRAM is smaller than DRAM per bit .C.
                                           SRAM is Larger per bit .D
                               DRAM is more expensive than SRAM . I
المتخلم (Normalizing) الحد (9 ° 2 ° 0.0010110) بصب المعار 754 IEEE ابكرن الثانج:
                                             0 100010000010110 A
                                                0 10101010 1110 .B
                                                O. 00111100100000 C
                                             Q. Q11010001100000 0
                                                 3. 0110101010001 0
              35. أي من أندنظ العنونة الثانية تعدد مسجلاً يعوي عنوان ذاكرة معامل النطبعة:
                                        Indirect Addressing Mode A
                                        Register Addressing Mode . 8
                                                                   3.
                                          Index Addressing Mode
                                Register Indirect Addressing Mode .D
                           Base Address Register Addressing Mode. .E
```

1-B	18 - B	
2-0	19-E	
3.0	20 - 0	
4-0	21 - B	
5-B	22. C	
6-6	23 - c	
7-A	24-B	
8 - B	25-10	
9-1	20-€	
The state of the s	27 60	