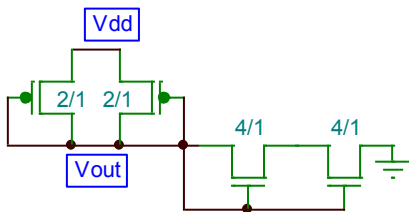


- ۱- با استفاده از روابط مربوط به معکوس کننده شبه nMOS رابطه زیر که به عنوان تقریبی برای رفتار مقاومتی ترانزیستور استفاده می شود را بدست آورید

$$R_{eq} = \frac{2.5}{\mu_n C_{ox} (W/L)_1 (V_{DD} - V_{tn})}$$

- ۲- یک تراشه دیجیتال با تکنولوژی ۶۰ نانومتر و  $V_{DD}=2V$  و فرکانس ۹۰۰ مگاهرتز کار می کند. همین تراشه پس از ساخت مجدد با تکنولوژی ۴۰ نانومتر و  $V_{DD}=1.5V$  و فرکانس ۱۶۰۰ مگاهرتز کار می کند. اگر در هر دو حالت نسبت توان استاتیک به دینامیک برابر بوده و توان های کل نیز یکسان باشد نسبت ظرفیت خازنی در دو تکنولوژی چقدر است؟

- ۳- شکل مدار یک NOR ۳ ورودی از خانواده CMOS را رسم کرده و به ازای نقاط مختلف منحنی VTC شامل  $V_{IH}$ ,  $V_{TH}$ ,  $V_{IL}$  و  $V_{OH}$  وضعیت عملکرد هر یک از ترانزیستور ها را در قالب یک جدول تعیین کنید

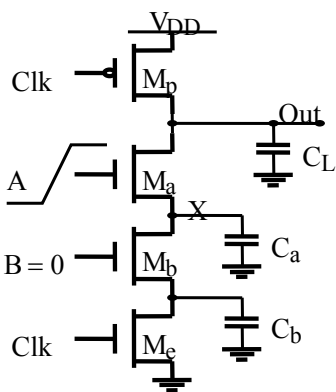


- ۴- در مدار شکل روبرو ولتاژ نقطه  $V_{out}$  را بدست آورید  
 $\mu_p C_{ox}=100 \text{ (uA/V}^2\text{)}, \mu_n C_{ox}=250 \text{ (uA/V}^2\text{)}$   
 $V_{DD}=1.5V, V_{tp}=-0.5V, V_{tn}=0.5V$

- ۵- یک گیت CMOS با تکنولوژی ۲۲ نانومتر را به دو شکل مختلف طراحی کنید که تابع زیر را پیاده سازی کند و سپس مزایا و معایب احتمالی دو طرح مختلف خود را فقط نام ببرید. (ابعاد قابل قبول را محاسبه کنید).

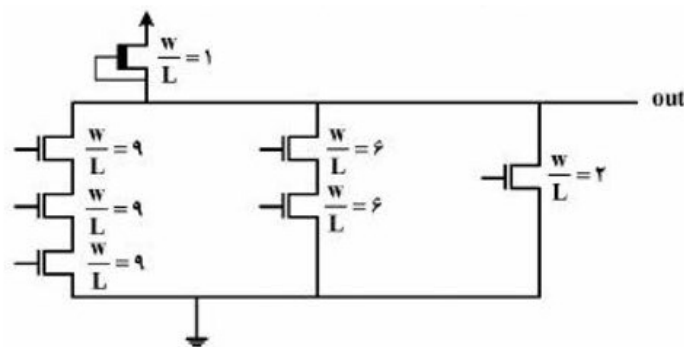
$$Y = (X_1 X_2 + \overline{X_4}) X_2 X_4 X_6 (X_3 + X_4 + X_5)$$

- ۶- مدار منطقی مربوط به تابع XNOR را با استفاده از منطق ترانزیستور عبور، منطق کاملاً تفاضلی رسم کنید.



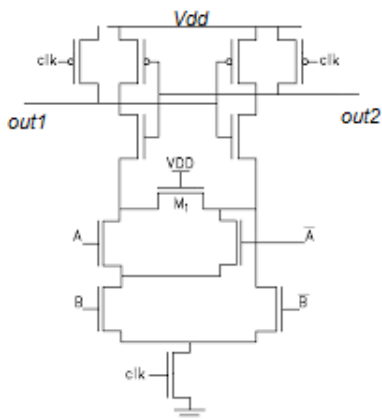
- ۷- خانواده منطقی CPL و DPL را در دو سطر معرفی کرده مزایا و معایب هریک را فقط نام ببرید.

- ۸- در شکل مقابل تغییرات احتمالی ولتاژ خروجی در اثر مسئله اشتراک بار خروجی را بر حسب پارامترهای نشان داده شده در شکل بدست آورید.

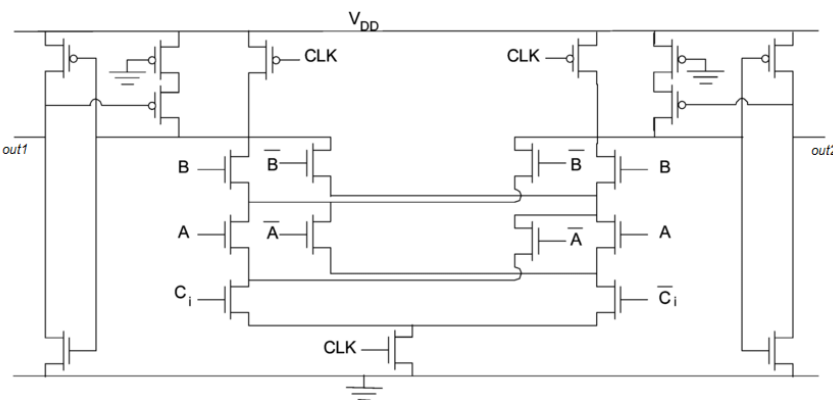


- ۹- برای مدار روبرو  $V_{OH}$  و  $V_{OL}$  را بدست آورید.  
 $V_{dd}=1V, |V_{tp}|=|V_{tn}|=0.2V, k_n'=2k_p'$

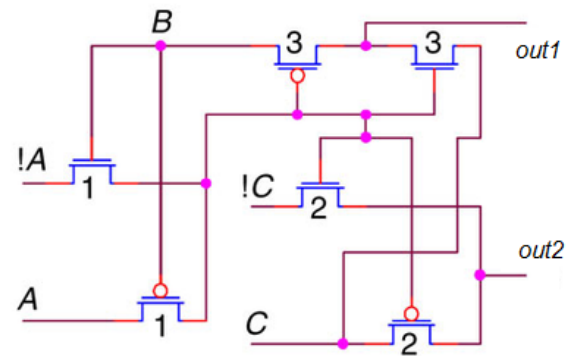
۱۰- تابع منطقی مدار شکل مقابل را بدست آورده بگویید نقش ترانزیستور M1 چه می تواند باشد؟



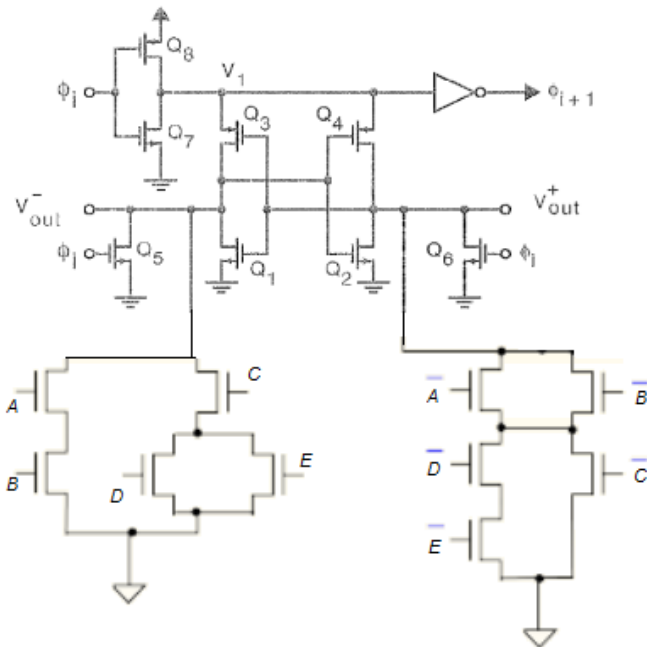
۱۱- تابع منطقی هریک از مدارات زیر را بدست آورده بگویید کدام خانواده منطقی است؟



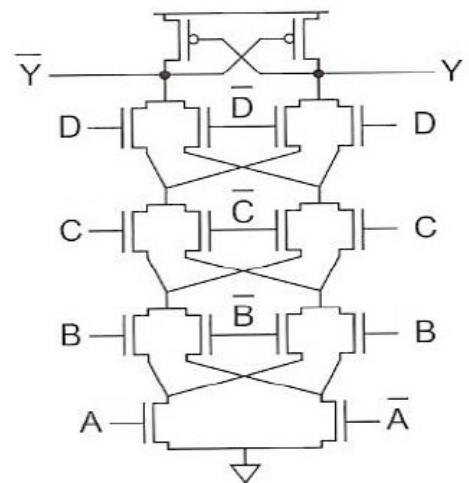
شکل ب



شکل الف



شکل د



شکل ج