**МИНОБРНАУКИ РОССИИ  
Санкт-Петербургский государственный  
электротехнический университет  
«ЛЭТИ» им. В.И. Ульянова (Ленина)  
Кафедра вычислительной техники**

отчет  
**по лабораторной работе №2  
по дисциплине «Элементная база цифровых систем»  
Тема: ПРОЕКТИРОВАНИЕ КОМБИНАЦИОННОГО УЗЛА НА ОСНОВЕ ДЕШИФРАТОРА И МУЛЬТИПЛЕКСОРА**

|  |  |  |
| --- | --- | --- |
| Студенты гр. 0305 | \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ | Иванов А. Н. |
|  | \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ | Осипцов Н. А. |
| Преподаватель | \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ | Бондаренко П. Н. |

Санкт-Петербург  
2023

**Цель работы:** получить практические навыки в использовании дешифратора и мультиплексора для воспроизведения произвольных логических функций.

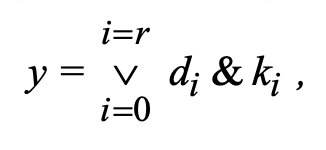
**Краткие теоретические сведения**

Дешифратор с прямыми выходами формирует на своих выходах полную систему конъюнктивных термов от аргументов, подаваемых на информационные входы. Дополнив схему элементом ИЛИ, соединённым с выходами дешифратора, соответствующими конституентам «1», можно получить комбинационный узел, реализующий переключательную функцию в совершенной дизъюнктивной нормальной форме.

Если переключательная функция имеет меньше нулевых значений, чем единичных, то выгоднее использовать дополнительный элемент ИЛИ-НЕ, на входах которого собирают сигналы с выходов дешифратора, соответствующих конституентам «0».

Если использован дешифратор с инверсными выходами, то во втором каскаде комбинационного узла сигналы собирают на элементе И-НЕ или на элементе И. Если заданная функция имеет меньше единичных значений, то применяют элемент И-НЕ, на который подают инверсные сигналы конституент «1». Если переключательная функция имеет меньше нулевых значений, то используют элемент И и передают на него инверсные сигналы конституент «0».

Мультиплексор соединяет логически со своим выходом y тот информационный вход d\_i, номер i которого задан кодом на входах настройки X.

****

Мультиплексор реализует переключательную функцию, где – конституента «1» для i-гo набора настроечных переменных , , ..., ; – максимальное значение индекса i.

Если на входы мультиплексора подавать константы «0» и «1» в соответствии со значениями заданной переключательной функции y, то выражение становится совершенной дизьюнктивной нормальной формой функции y от аргументов , , ..., . Получающаяся комбинационная схема имеет структуру «константа – мультиплексор».

Более экономична по затратам оборудования структура «функция – мультиплексор». В ней на входы настройки мультиплексора подают только часть входных переменных , , ..., , а из остальных формируют промежуточные переменные.

Декомпозицию функции y выполняют либо аналитически, пользуясь разложением по Шеннону, либо графически на картах Карно, либо таблично перестановкой и соединением строк исходной таблицы.

Аналитические преобразования основаны на разложении функции по Шеннону:

### .

Функция разлагается по тем аргументам x\_i, которые предполагается подать на настроечные входы мультиплексора. Подфункции-множители реализуются отдельно и подаются на информационные входы мультиплексора.

Выделение подфункций по карте Карно даёт лучшие результаты, так как вследствие обозримости всей функции удается найти группировку аргументов, которая максимально упрощает схему каскада «функция».

**Задание**

Лабораторная работа состоит из двух частей.

Часть 1. Реализовать комбинационную схему в соответствии с заданием к лаб. раб. 1 с использованием дешифратора и мультиплексора. Сравнить варианты реализации.

В библиотеке системы Quartus II наряду с примитивами имеются некоторые заранее спроектированные и включённые в отдельную библиотеку более сложные цифровые узлы. Такие функционально завершённые компоненты более высокого уровня сложности, допускающие настройку параметров пользователем, называются мегафункциями. В библиотеке мегафункций имеются типовые узлы мультиплексоров и дешифраторов, которые и следует использовать при выполнении работы.

Спроектированную в лаб. раб. 1 схему следует использовать в текущей работе как библиотечный блок. Схема верхнего модуля проекта должна включать в себя три функционально законченных независимых узла: блок, спроектированный в лаб. раб. 1; блок, реализующий функцию с использованием мультиплексора; блок, реализующий функцию на базе дешифратора.

Часть 2. Разработать комбинационную схему управления индикацией, построенной на светодиодах.

Светодиоды изготовляются на основе специальных полупроводниковых материалов, пропускание тока через такой диод вызывает его свечение. Цвет свечения зависит от материала, из которого изготовлен диод, яркость свечения зависит от величины тока, протекающего через него. Из нескольких диодов составляются индикаторы и матрицы, отображающие буквы, цифры и служебные символы.

Широко применяются семисегментные индикаторы, в которых семь сегментов-диодов расположены так, что при зажигании определённой их комбинации высвечивается тот или иной символ.

Выпускаются семисегментные индикаторы (ССИ) с общим анодом или общим катодом. В зависимости от типа ССИ зажиганию светодиодного сегмента соответствует единичное или нулевое значение логического управляющего сигнала.

Формат отображения цифр и пример формирования кода для изображения цифр для схемы включения сегмента единичным значением приведены на рис.2.

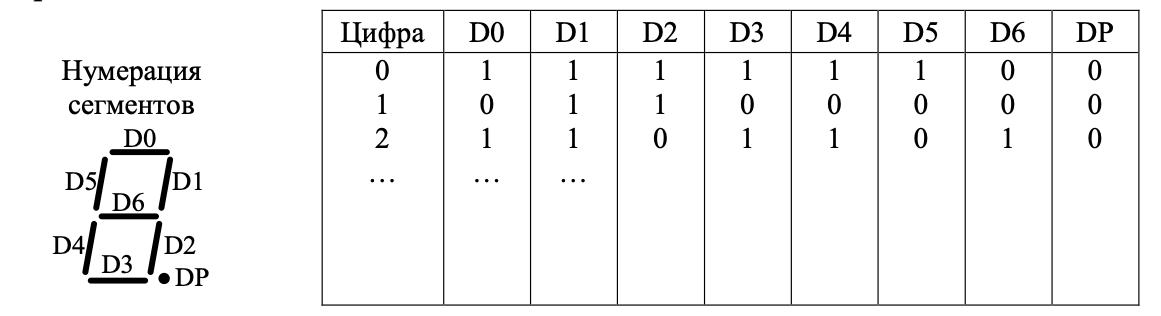
****

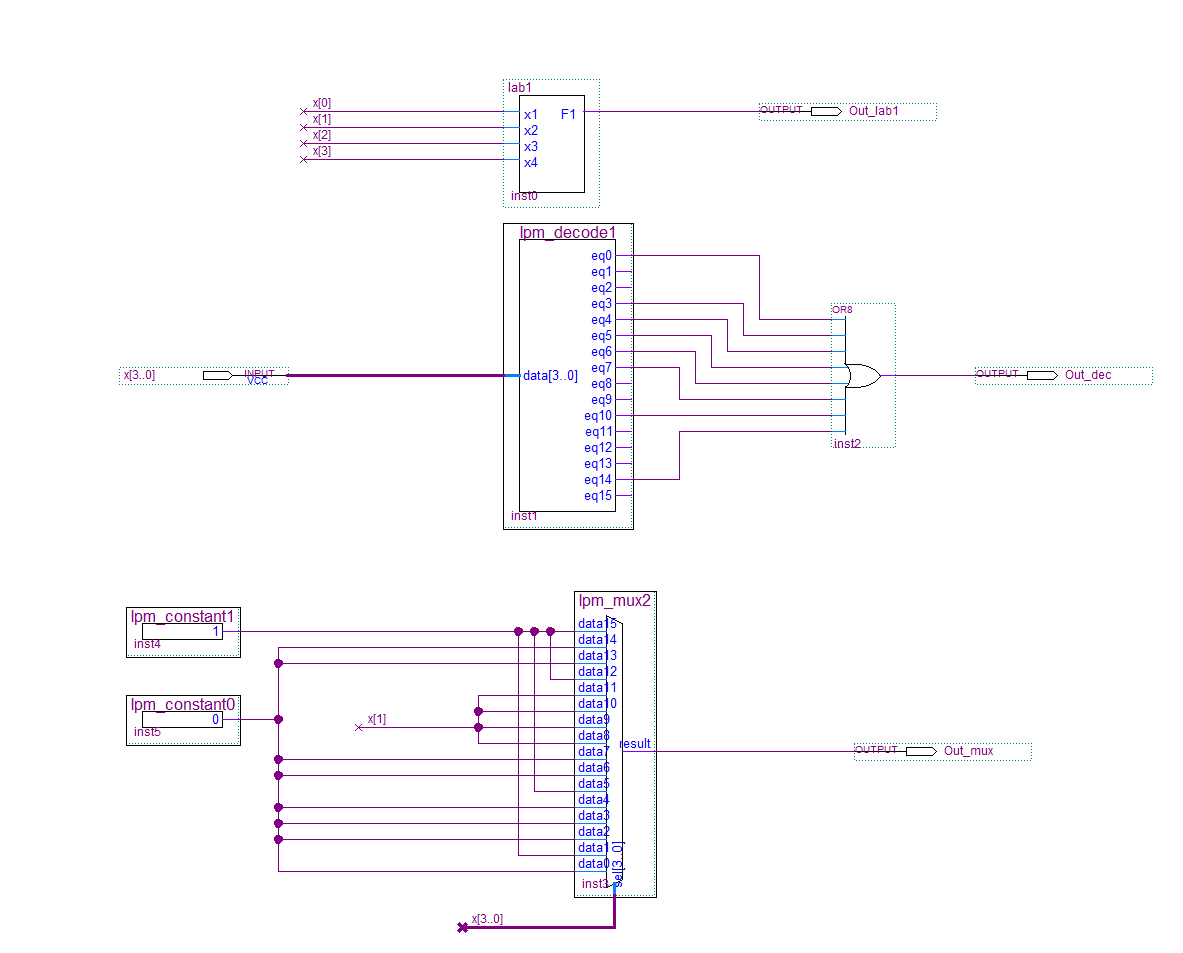
Рисунок 1. Семисегментный индикатор

На вход разрабатываемой комбинационной схемы управления семисегментным индикатором должен подаваться 4-разрядный двоичный код, на 8-разрядном выходе – формироваться код, обеспечивающий необходимое изображение в соответствии с расположением сегментов на индикаторе.

Комбинационная схема может быть реализована любым известным способом: с помощью элементарного логического базиса, с использованием мультиплексоров или на основе дешифраторов.

**Ход работы**

Часть 1 – Реализованы комбинационные схемы в соответствии с заданием к лаб. раб. 1 с использованием дешифратора и мультиплексора. На рисунке 2 изображена схема в среде Quartus II. На рисунке 3 – схема с соблюдением ГОСТ.

****Рисунок 2. Комбинационная схема

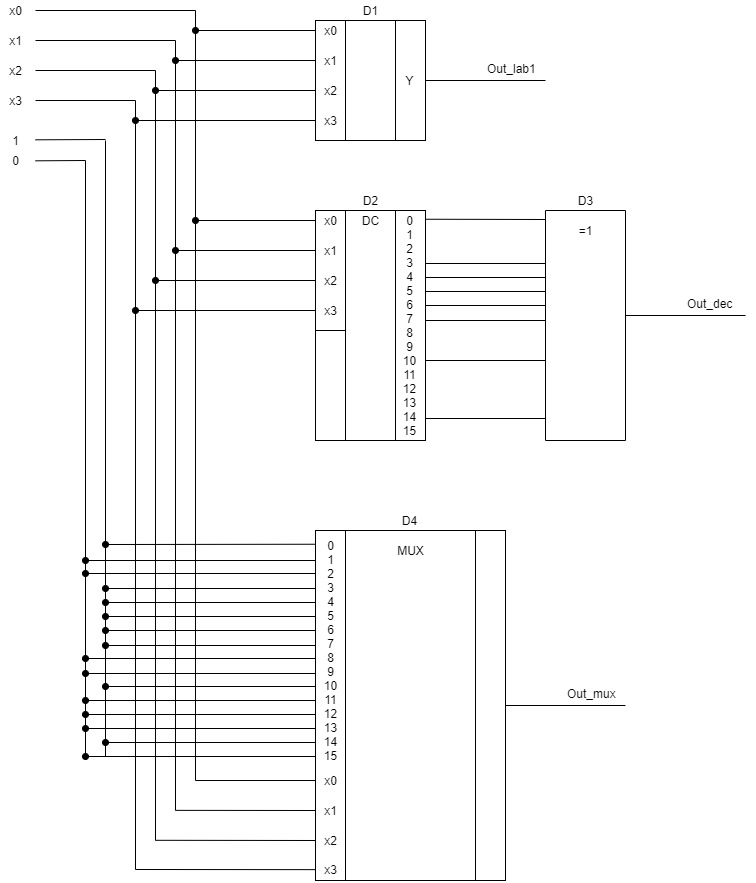


Рисунок 3. ГОСТ схема

**Функциональное и временное моделирование**

Реализовано функциональное и временное моделирование для комбинационных схем в соответствии с заданием к лаб. раб. 1 с использованием дешифратора и мультиплексора. На рисунке 4 представлена функциональная диаграмма, на рисунке 5 – временная.

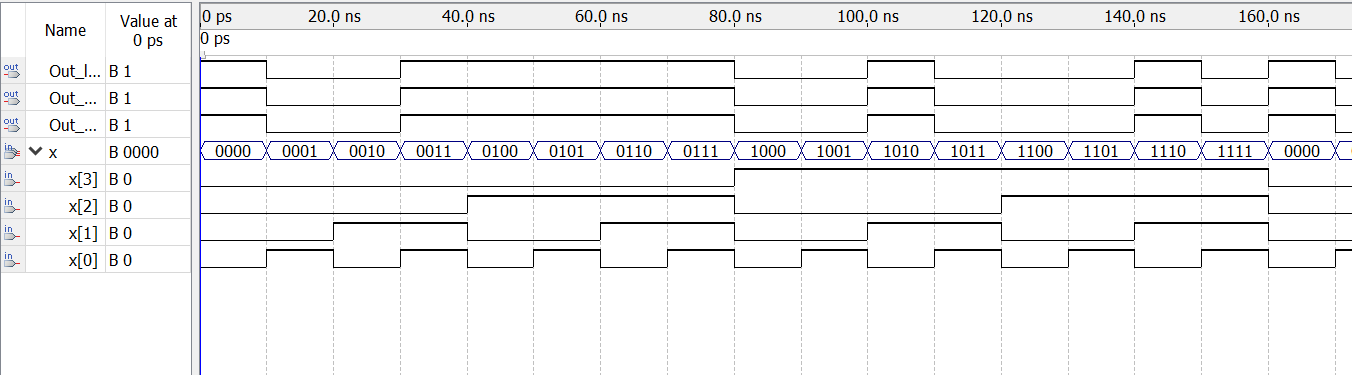


Рисунок 4. Функциональная диаграмма для части 1

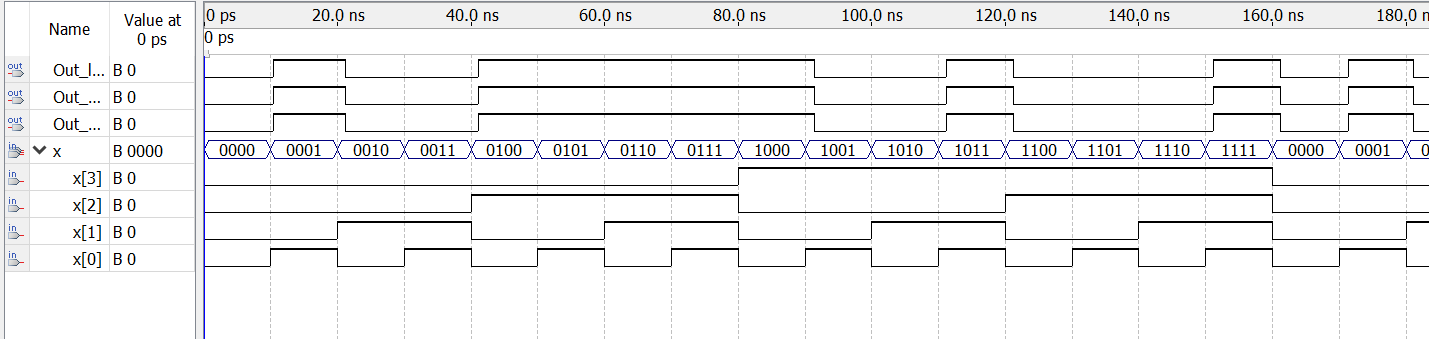


Рисунок 5. Временная диаграмма для части 1

При помощи инструмента Pin Planner, который продемонстрирован на рисунке 6, было установлено соответствие между контактами платы (столбец location, значения из методички) и входами моделируемой схемы.

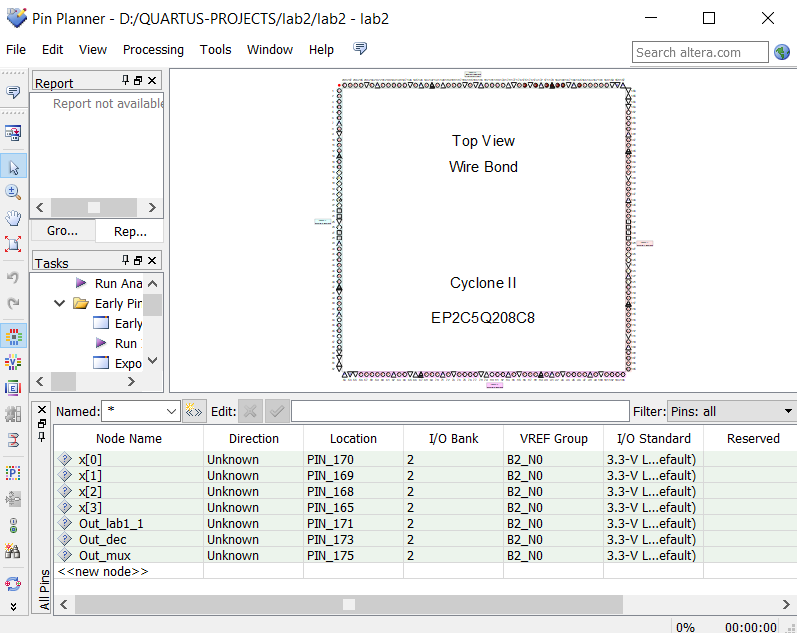


Рисунок 6. Инструмент Pin Planner

Моделируемая схема была загружена на плату и проверена (рис. 7).

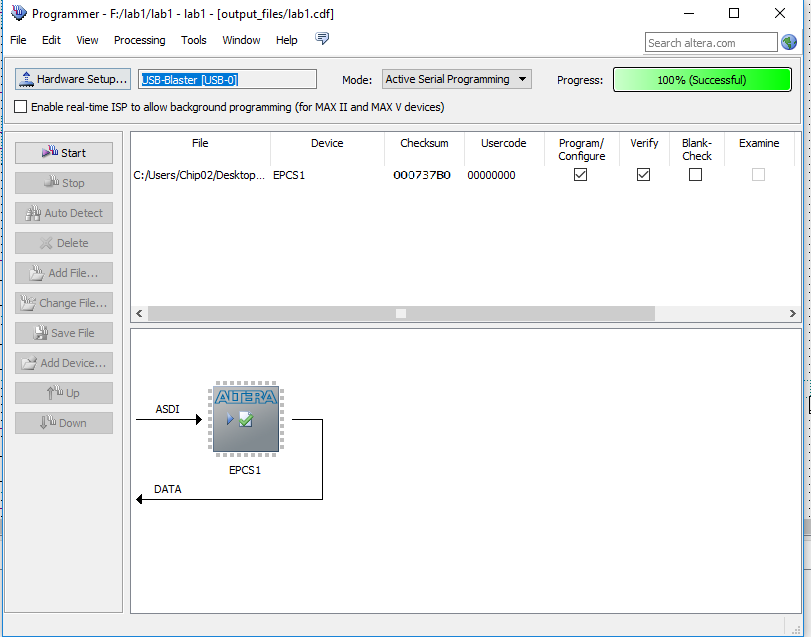


Рисунок 7. Выгрузка схемы на плату

После выгрузки схемы на плату была проверена корректность работы реализуемых функций. В результате было получено полное совпадение между таблицами истинности функций и работой модели.

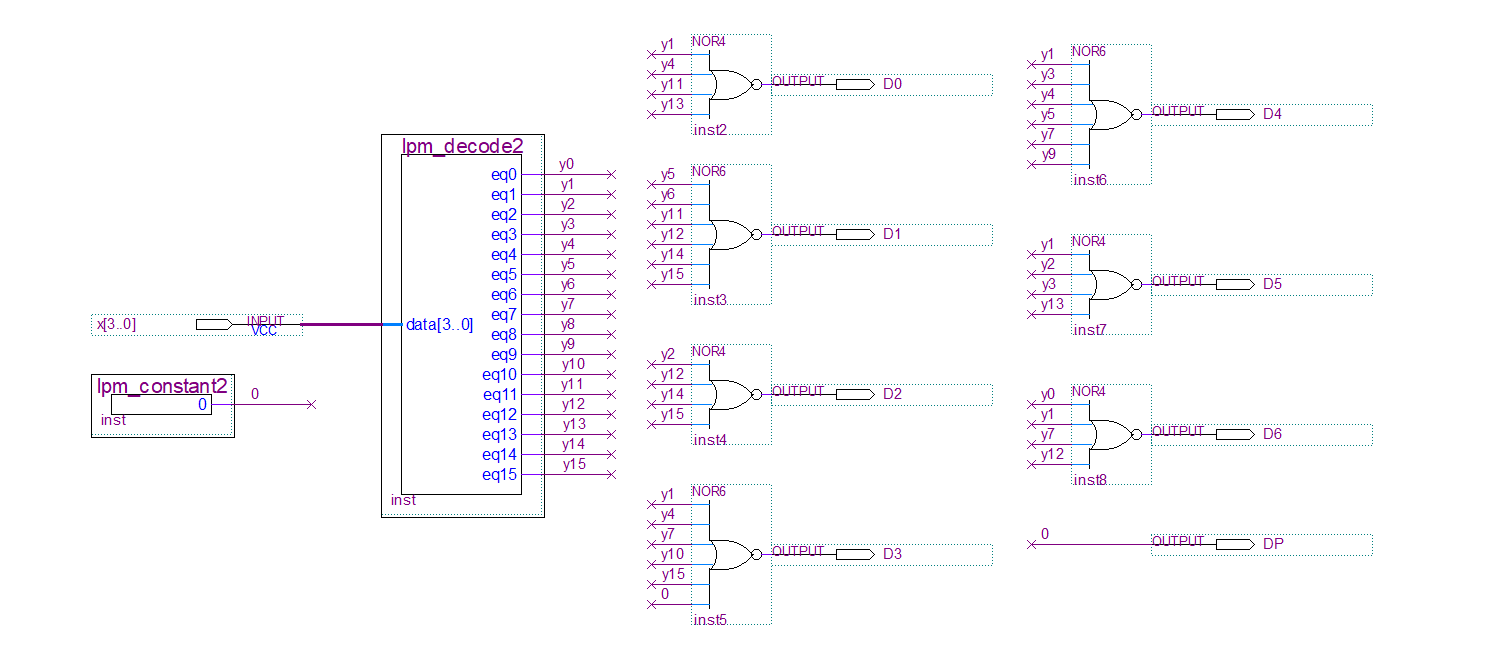
Часть 2 – Синтез логической схемы для семисегментного индикатора с точкой.

Составим таблицу истинности для синтеза логической схемы семисегментного индикатора, а затем реализуем эту схему в Quartus II с помощью дешифраторов ввиду удобства реализации.

Таблица 1. Таблица истинности семисегментного индикатора с точкой

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | X1 | X2 | X3 | X4 | D0 | D1 | D2 | D3 | D4 | D5 | D6 | DP |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 2 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 |
| 3 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 0 |
| 4 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 |
| 5 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 |
| 6 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 |
| 7 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| 8 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 9 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 |
| 10 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| 11 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 |
| 12 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 0 |
| 13 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 |
| 14 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 |
| 15 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 |

На рисунке 8 представлена схема семисегментного индикатора с точкой в среде Quartus II, на рисунке 9 – ГОСТ схема.

Рисунок 8. Комбинационная схема семисегментного индикатора с точкой

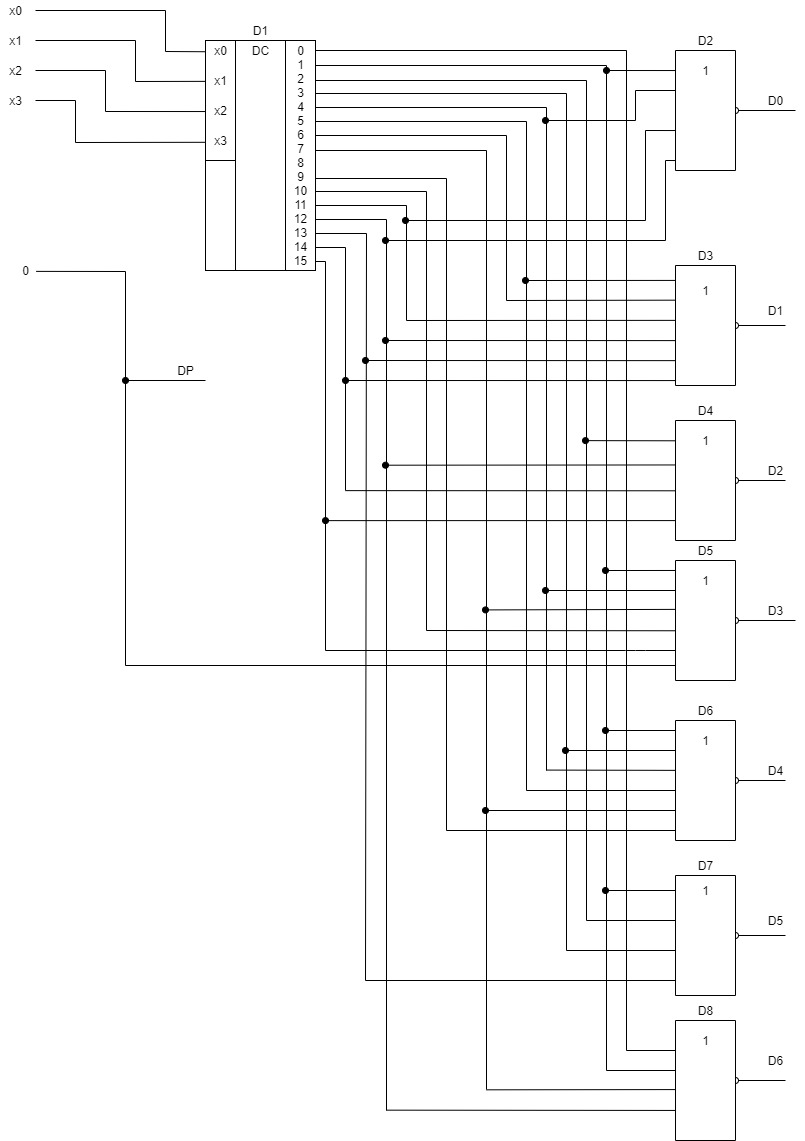


Рисунок 9. ГОСТ схема

**Функциональное и временное моделирование**

Реализовано функциональное и временное моделирование для семисегментного индикатора с точкой на основе дешифратора. На рисунке 10 представлена функциональная диаграмма, на рисунке 11 – временная.

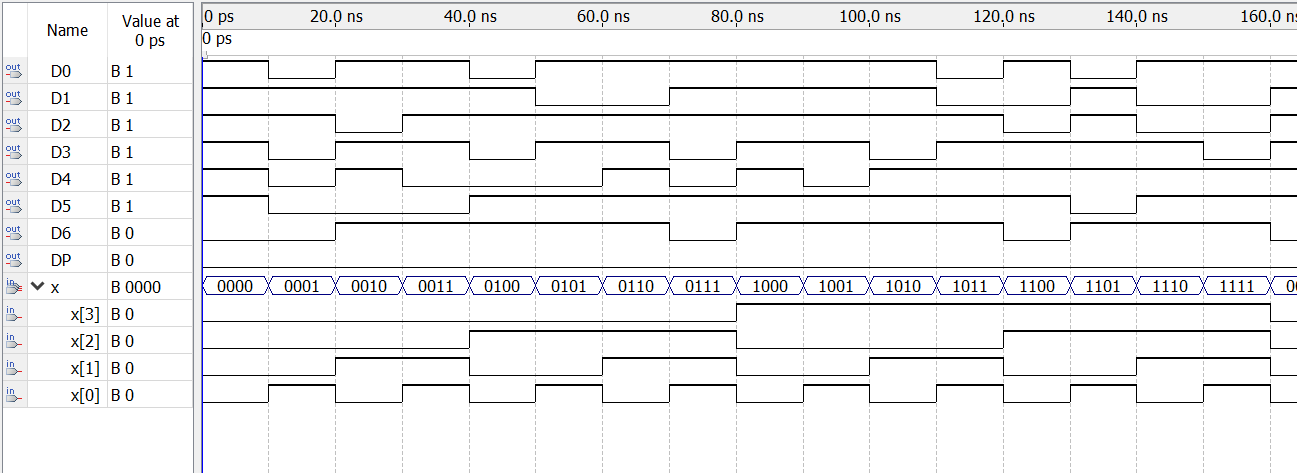


Рисунок 10. Функциональная диаграмма для части 2

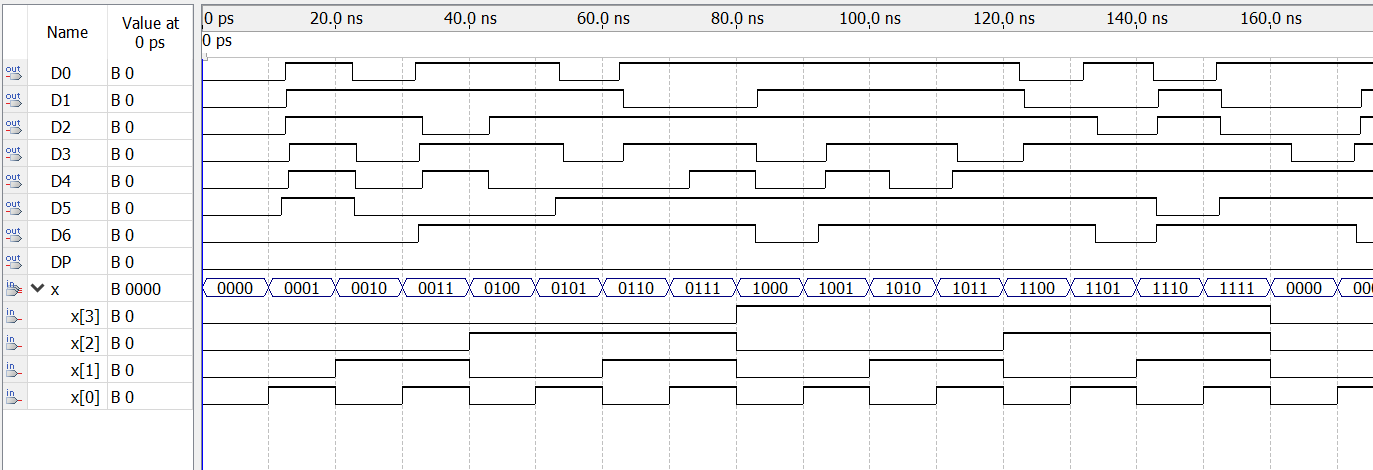


Рисунок 11. Временная диаграмма для части 2

И снова при помощи инструмента Pin Planner (рис.12), было установлено соответствие между контактами платы и входами моделируемой схемы.

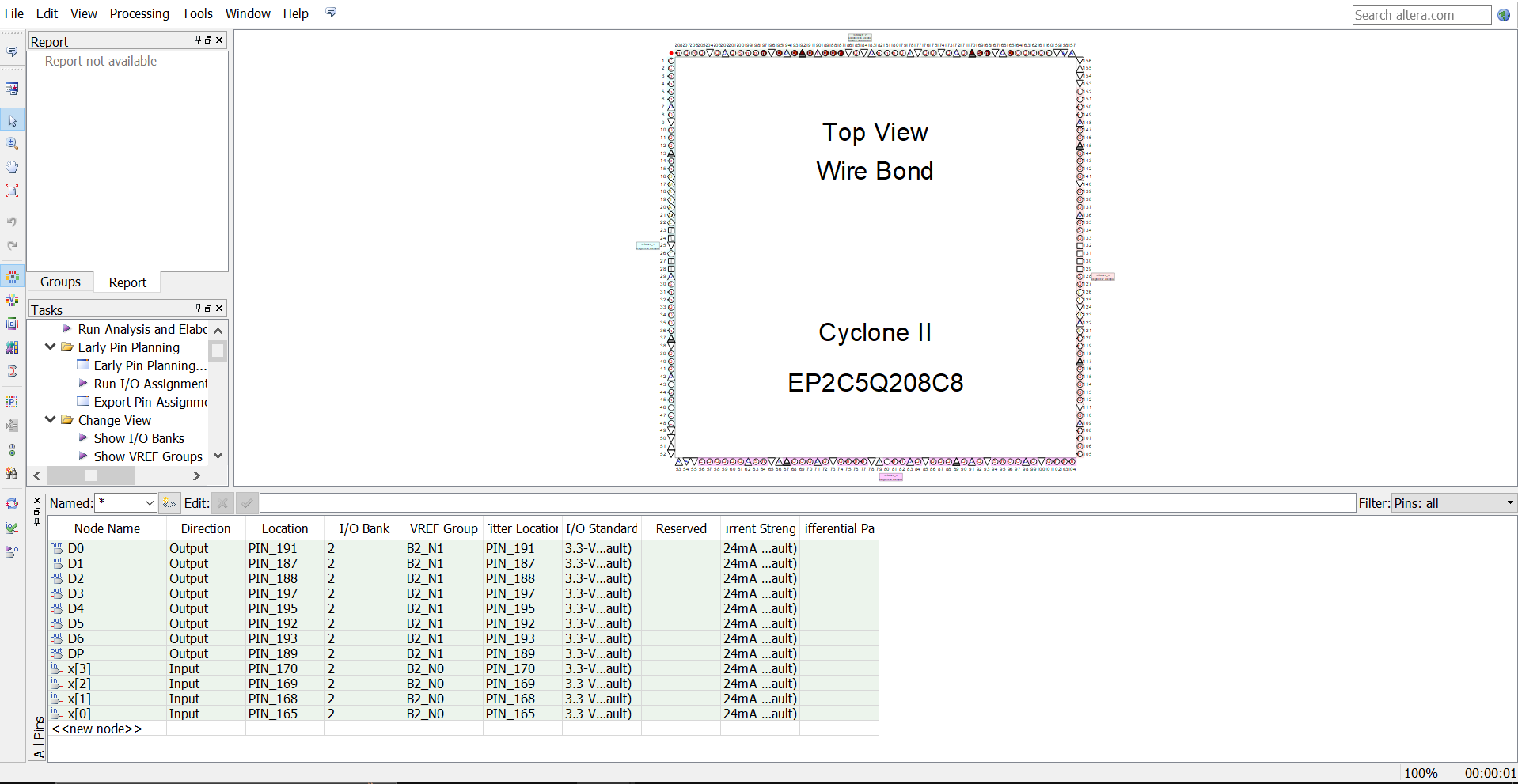


Рисунок 12. Инструмент Pin Planner

Далее мы заменили Device с auto на EPCS1 и скомпилировали схему.

Моделируемая схема была загружена на плату и проверена (рис. 6).

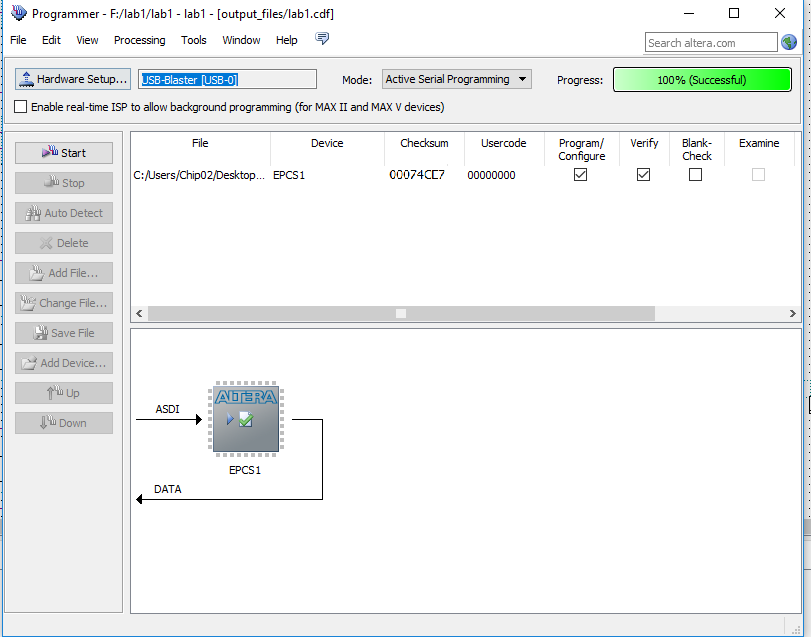


Рисунок 6. Выгрузка схемы на плату

После выгрузки схемы на плату была проверена корректность работы реализуемых функций. В результате было получено полное совпадение между таблицами истинности функций и работой модели.

**Вывод:** в ходе выполнения лабораторной работы были получены практические навыки в использовании дешифратора и мультиплексора для воспроизведения произвольных логических функций. Также было произведено сравнение логических и функциональных диаграмм схемы, использованной в лабораторной работе 1 со схемой, построенной на дешифраторе и на мультиплексоре, на определенном наборе данных были одинаковые сигналы на выходе. Во второй части работы был синтезирован семисегментный индикатор с точкой на основе дешифратора. Таким образом и был спроектирован комбинационный узел на основе дешифратора и мультиплексора.