

Цель работы:

- Освоение принципов построения и режимов работы асинхронных триггеров.
- Освоение принципов построения и режимов работы синхронных триггеров со статическим управлением.
- Изучение режимов работы синхронных триггеров с динамическим управлением.
- Ознакомление с принципом работы ячейки памяти;
- Исследование влияния управляющих сигналов на работу ячейки памяти.
- Реализация и исследование ячейки памяти на основе триггеров.

Задание №1.

1. Собрать схемы логических функций.
2. Составить таблицы истинности для предложенных схем.

Логическая схема элементарной ячейки памяти:

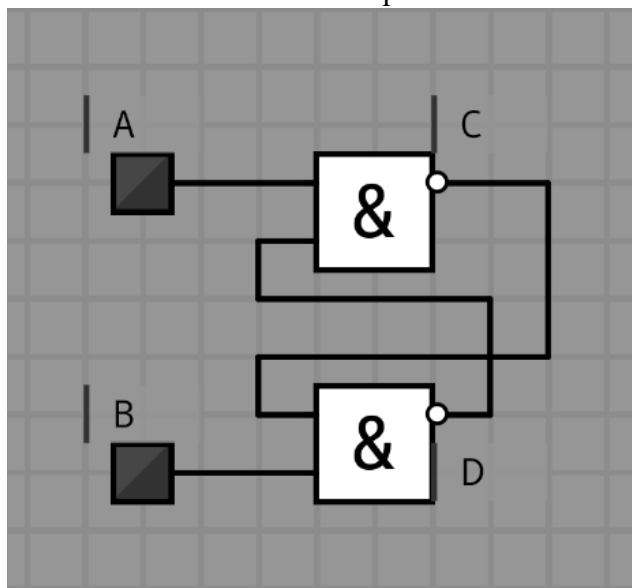


Таблица истинности элементарной ячейки памяти:

A	B	C	D
0	0	1	1
0	1	1	0
1	0	0	1
1	1	X	X

Логическая схема ячейки памяти:

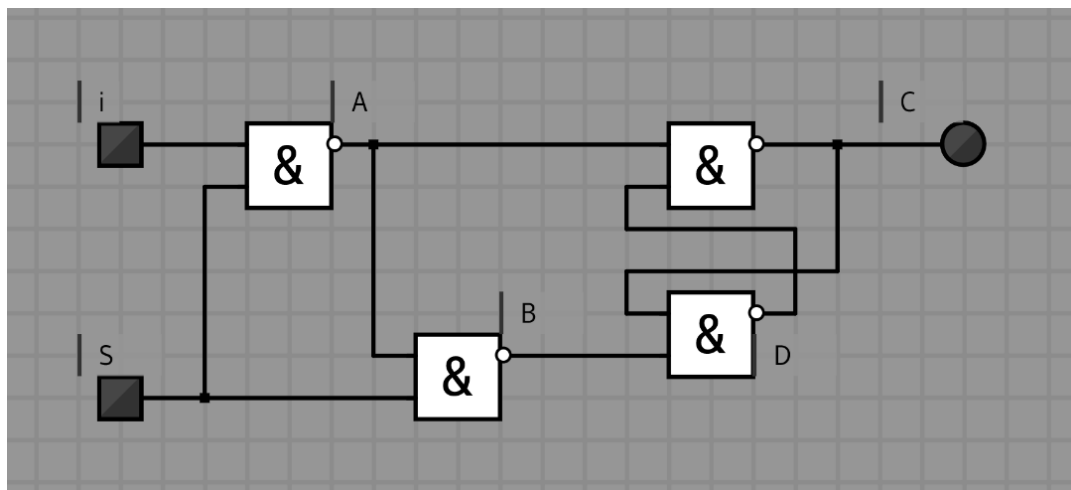


Таблица истинности ячейки памяти:

i	S	A	B	C	D	пояснение
0	0	X	X	X	X	Режим хранения информации
1	0	X	X	X	X	Режим хранения информации
0	1	1	0	0	1	Режим записи информации
1	1	0	1	1	0	Режим записи информации

Вывод: в результате работы были изучены различные универсальные логические модули и принципы их работы.