

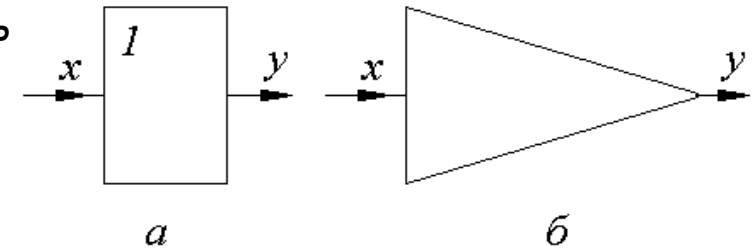
Логічні елементи

Основні операції математичної логіки та способи їхньої реалізації

Обробка дворівневих сигналів цифрової логіки полягає у порівнянні кількох таких сигналів і виробленні на підставі результатів порівняння нових дворівневих сигналів за певними алгоритмами так званої *формальної* чи *математичної логіки*.

Розглянемо основні операції математичної логіки та способи їхньої реалізації над дворівневими електричними сигналами за допомогою спеціальних електричних схем – так званих “*логічних елементів*”.

Слід зауважити, що метою такого розгляду є демонстрація принципових можливостей виконання тих чи інших логічних операцій за допомогою найпростіших електронних схем, які є основою реальних логічних елементів, а не розгляд будови та принципів дії реальних логічних елементів, схеми яких бувають, зазвичай, досить складними.



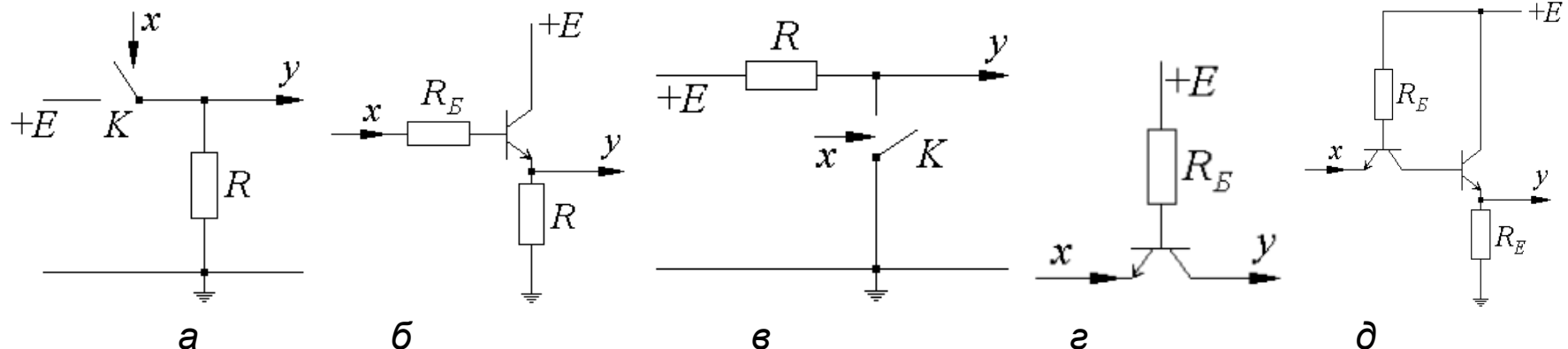
Умовне позначення повторювача

Логічні операції з однією змінною

Операція повторення: $y = x$

Таблиця 1.

x	y
0	0
1	1

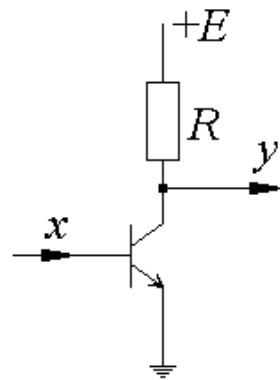


Приклади схем, здатних реалізувати операцію повторення

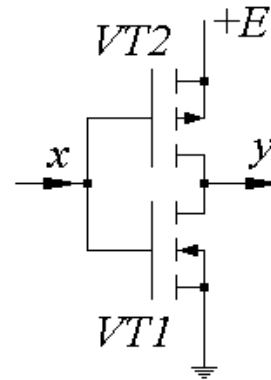
Операція заперечення: $y = \bar{x}$

Таблиця 2.

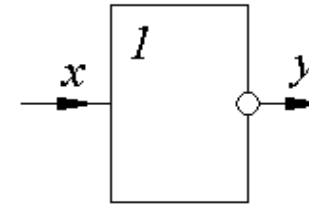
x	y
0	1
1	0



а



б



в

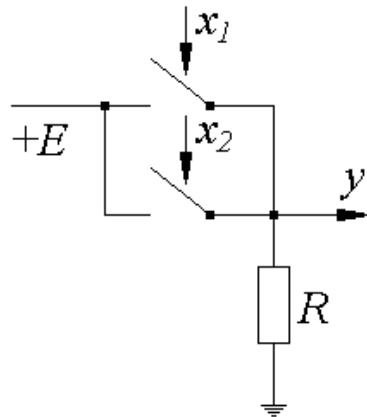
Приклади схем, здатних реалізувати операцію заперечення
(а, б) та умовне позначення інвертора (в)

Логічні операції з двома змінними

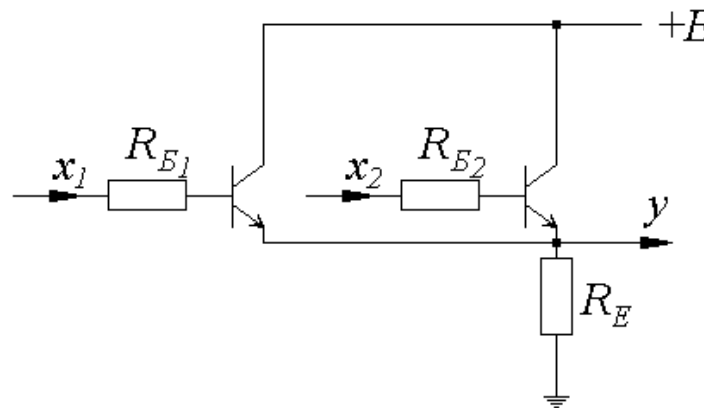
Диз'юнкція (логічне додавання, операція “АБО”): $y = x_1 \vee x_2$

Таблиця 3.

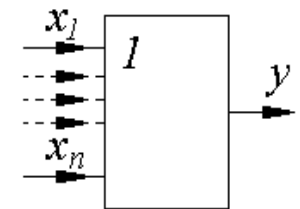
x_1	x_2	y
0	0	0
0	1	1
1	0	1
1	1	1



а



б



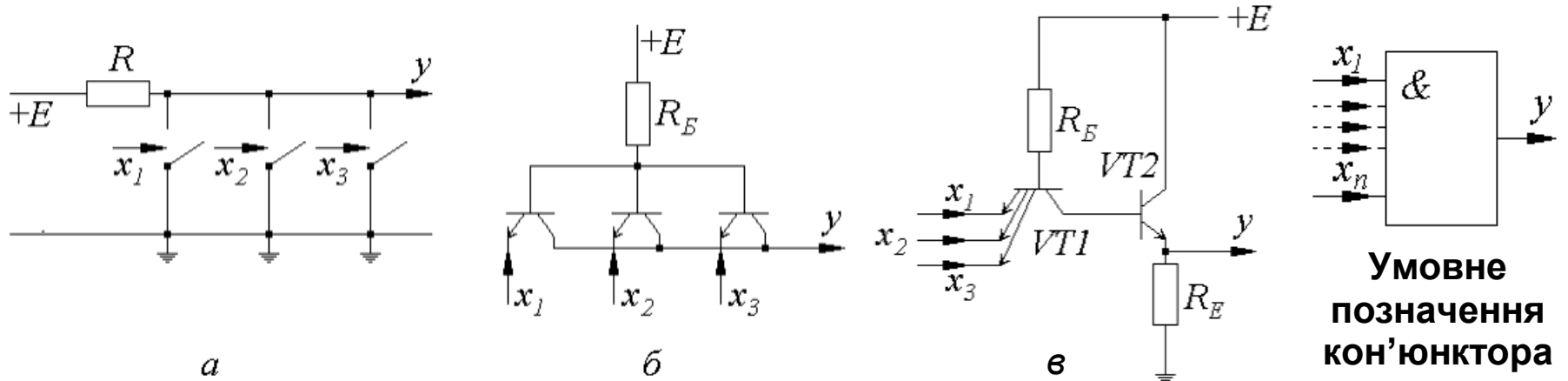
Умовне
позначення
диз'юнктора

Приклади схем, здатних реалізувати операцію диз'юнкції

Кон'юнкція (логічне множення, операція "І"): $y = x_1 \wedge x_2$

Таблиця 4.

x_1	x_2	y
0	0	0
0	1	0
1	0	0
1	1	1

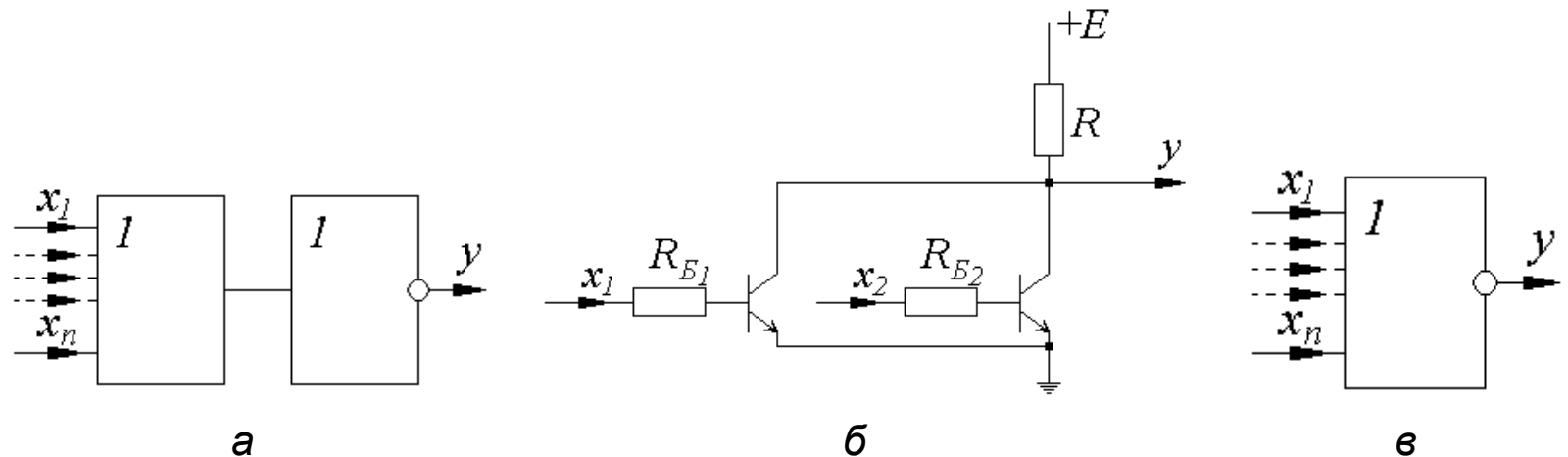


Приклади схем, здатних реалізувати операцію кон'юнкції

Операції "АБО-НЕ" та "І-НЕ"

Таблиця 5.

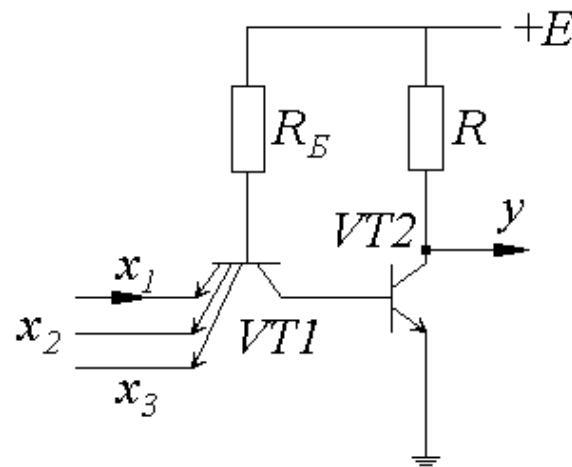
x_1	x_2	y
0	0	1
0	1	0
1	0	0
1	1	0



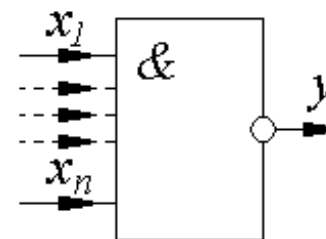
Приклади схем, здатних реалізувати операцію "АБО-НЕ" (а,б) та умовне позначення елемента "АБО-НЕ" (в)

Таблиця 6.

x_1	x_2	y
0	0	1
0	1	1
1	0	1
1	1	0



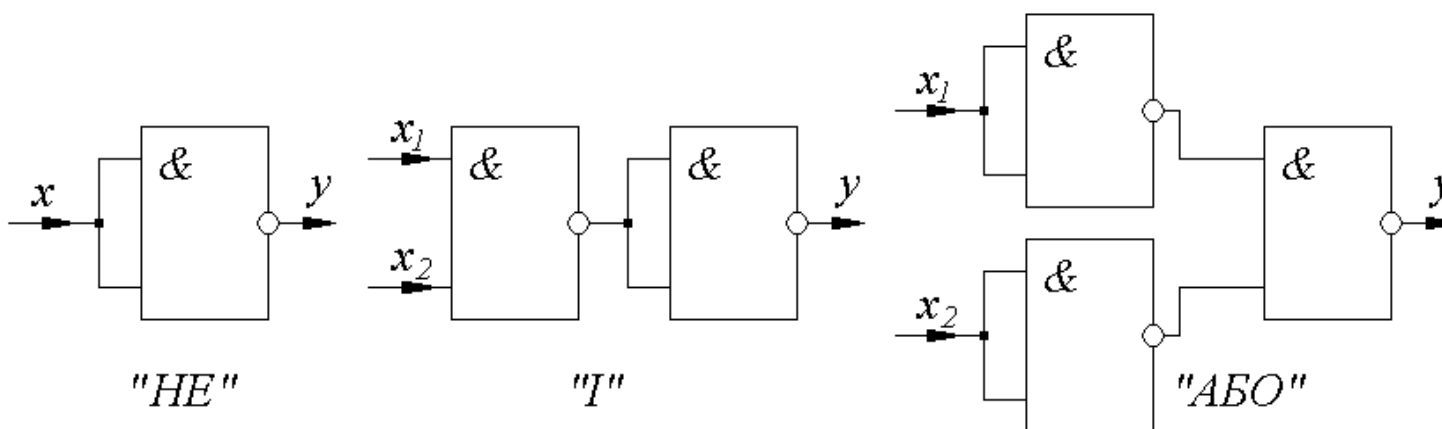
а



б

Приклад схеми, здатної реалізувати операцію “І-НЕ” (а) та умовне позначення елемента “І-НЕ” (б)

Особливістю логічних елементів “АБО-НЕ” та “І-НЕ” є їхня універсальність. Адже з них можна побудувати пристрої, які здатні здійснювати усі попередньо перераховані логічні операції, просто з'єднуючи їх у тій чи іншій послідовності.

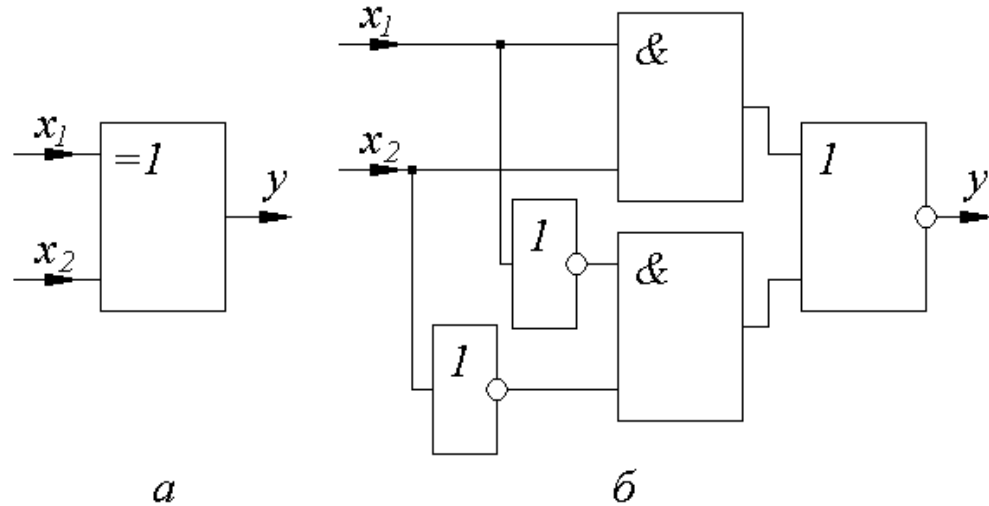


Приклади застосування логічного елемента “І-НЕ” для виконання інших логічних операцій

Операції “РІВНОЗНАЧНІСТЬ”: $y = (x_1 \wedge x_2) \vee (\overline{x_1} \wedge \overline{x_2})$ та “НЕРІВНОЗНАЧНІСТЬ”: $y = \overline{(x_1 \wedge x_2) \vee (\overline{x_1} \wedge \overline{x_2})}$

Таблиця 8.

x_1	x_2	y
0	0	0
0	1	1
1	0	1
1	1	0

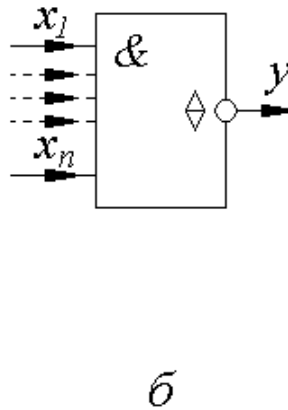
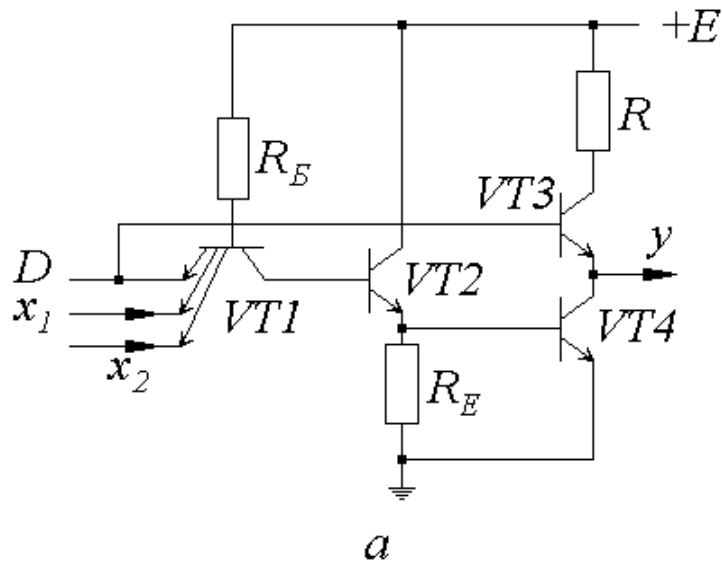


**Умовне позначення елемента “НЕРІВНОЗНАЧНІСТЬ” (а)
та приклад схеми, яка реалізує цю функцію (б)**

Схема, яка виконує операцію нерівнозначності, має одну важливу властивість: вона є узагальненням логічним елементом по відношенню до аргументу x_2 , функціональність якого визначається значенням аргументу x_1 . Дійсно, якщо $x_1 = "0"$, то по відношенню до x_2 маємо повторювач, а за умови $x_1 = "1"$ – інвертор.

Принцип керування функціональністю цифрових електричних схем за допомогою керуючих електричних сигналів лежить в основі усієї цифрової схемотехніки і саме на ньому базується робота цифрових ЕОМ.

Логічні елементи з трьома вихідними станами



Приклад схеми логічного елементу “І-НЕ” з третім станом на виході (а) та його умовне позначення (б)

Усі розглянуті вище логічні елементи мають на виході два логічні стани: логічний нуль та логічну одиницю.

У кожному з цих станів їхній вихідний опір невеликий.

У складних цифрових системах виходи великої кількості логічних елементів паралельно з'єднуються з загальною шиною.

З них у кожен момент часу працює лише один логічний елемент, а інші не використовуються, проте своїми вихідними опорами шунтують вихід працюючого логічного елементу і заважають йому.

Виходи усіх логічних елементів, які в даний момент не використовуються, переводять у так званий третій стан з високим вихідним опором.

Логічні інтегральні мікросхеми. Функціонально повні системи логічних елементів

У наш час логічні схеми виготовляють в інтегральному виконанні у вигляді мікросхем (ІМС). Переважно випускають універсальні ІМС типу “І-НЕ” чи “АБО-НЕ” з кількома входами. Відповідним комбінуванням з них можна виготовити пристрої, що реалізовуватимуть інші логічні операції.

- Схеми, у яких використовують самі лише транзистори (а саме такі схеми й розглядаються), мають назву схем з *транзисторно-транзисторною логікою (ТТЛ)*.
- Якщо ж використовують транзистори разом з діодами Шотткі чи транзистори Шотткі – ТТЛШ.
- Логічні елементи, у яких усі транзистори зв’язані загальним емітерним опором R_E побудовані, як уже зазначалося, за так званою *емітерно-зв’язаною логікою - ЕЗЛ*.
- Нарешті схеми, побудовані з використанням комплементарних пар МОН-транзисторів називають *КМОН-логікою*.

Логічні інтегральні мікросхеми характеризують такими параметрами:

- коефіцієнт об’єднання за входом – він визначає максимально можливу кількість входів однієї ІМС. Для ТТЛ схем він становить близько 10;
- коефіцієнт розгалуження за виходом – він визначає максимальну кількість входів ІМС, якими може керувати вихід даної мікросхеми. Для ТТЛ він становить 10, а для КМОН – 50;
- поріг спрацьовування — рівень вхідної напруги, вище за яку сигнал сприймається як одиниця, а нижче — як нуль. Для найбільш поширених мікросхем він приблизно рівний 1,3...1,4 В;
- рівень захищеності від завад — характеризує величину вхідного сигналу завади, що накладається на вхідний сигнал, який ще не може змінити стан вихідних сигналів.

За ступенем інерційності логічні елементи та схеми поділяють на:

- низько швидкодіючі, кілька сотень нс на 1 елемент;
- середньо швидкодіючі, кілька десятків нс на 1 елемент;
- високо швидкодіючі, менше за 10 нс на 1 елемент.

Інерційність логічних мікросхем є дуже важливим параметром, оскільки вона визначає швидкість роботи усіх тих пристроїв, де ці мікросхеми використовуються.

Інтегральні мікросхеми розробляються та випускаються серіями.

Серія – це сукупність мікросхем, які виконують різні функції, але мають єдине конструктивно-технологічне виконання та призначені для спільного використання.

- як правило, на базі такої серії повинна повністю забезпечуватися можливість розробки пристроїв певного класу, які відповідають заданим умовам. Конструктивне виконання усіх мікросхем серії однотипне, вони виготовляються у однакових корпусах, розташування зовнішніх однойменних виводів однакове, значення напруги живлення та рівнів логічного нуля $U(H)$ та логічної одиниці $U(B)$ зберігаються однаковими. Технологія виготовлення мікросхем однієї серії також однакова;
- основою кожної серії ІМС є базовий елемент. Як правило, це універсальний логічний елемент типу “І-НЕ” чи “АБО-НЕ”, на базі якого можна здійснювати будь-які логічні операції, а також будувати елементи електронної пам’яті;
- кожна логічна ІМС, незалежно від її складності та призначення, є кристалом, на якому багаторазово повторено базовий елемент даної серії. Функціональність кожної окремої ІМС визначається відповідним з’єднанням цих базових елементів.