

Livro Organização e projeto de computadores: a interface hardware/software. 4 Edição.

PATTERSON, David A.; HENNESSY, John L. Organização e Projeto de Computadores: A Interface Hardware/Software. 4 ed. Rio de Janeiro: Elsevier, 2014.

Capítulo 4: O Processador (4.4)

Apêndice D – Mapeando o Controle no Hardware (D.1 e D.2)

Exercício 4.9

Neste exercício, examinamos a operação do caminho de dados de ciclo único para determinada instrução. Os problemas neste exercício referem-se à seguinte instrução MIPS:

	Instrução
a.	SW R4, -100(R16)
b.	SLT R1,R2,R3

4.9.1 [10] <4.4> Qual é o valor da word de instrução?

	BINÁRIO	HEXADECIMAL
a.	101011 10000 00100 1111111110011100	AE04FF9C
b.	000000 00010 00011 00001 00000 101010	0043082A

4.9.2 [10] <4.4> Qual é o número de registrador fornecido à entrada “Ler registrador 1” do arquivo de registradores? Esse registro é realmente lido? E “Ler registrador 2”?

	Registrador 1	Foi lido?	Registrador 2	Foi lido?
a.	16 (10000 _b)	Sim	4 (00100 _b)	Sim
b.	2 (00010 _b)	Sim	3 (00011 _b)	Sim

4.9.3 [10] <4.4> Qual é o número de registrador fornecido à entrada “Escrever registrador” do arquivo de registradores? Esse registro é realmente escrito?

	Escreve registrador	Realmente foi escrito?
a.	4 (00010 _b) ou 31 (11111 _b)	Não
b.	1 (00001 _b)	Sim

Diferentes instruções exigem que diferentes sinais de controle sejam ativados no caminho de dados. Os problemas restantes neste exercício referem-se aos dois sinais de controle a seguir, da Figura 4.24:

	Sinal de controle 1	Sinal de controle 2
a.	ALUSrc	Branch
b.	Jump	RegDst

4.9.4 [20] <4.4> Qual é o valor desses dois sinais para esta instrução?

INSTRUÇÃO A - SW:

	Sinal de controle 1	Sinal de controle 2
a.	ALUSrc: 1	Branch: 0
b.	Jump: 0	RegDst: X

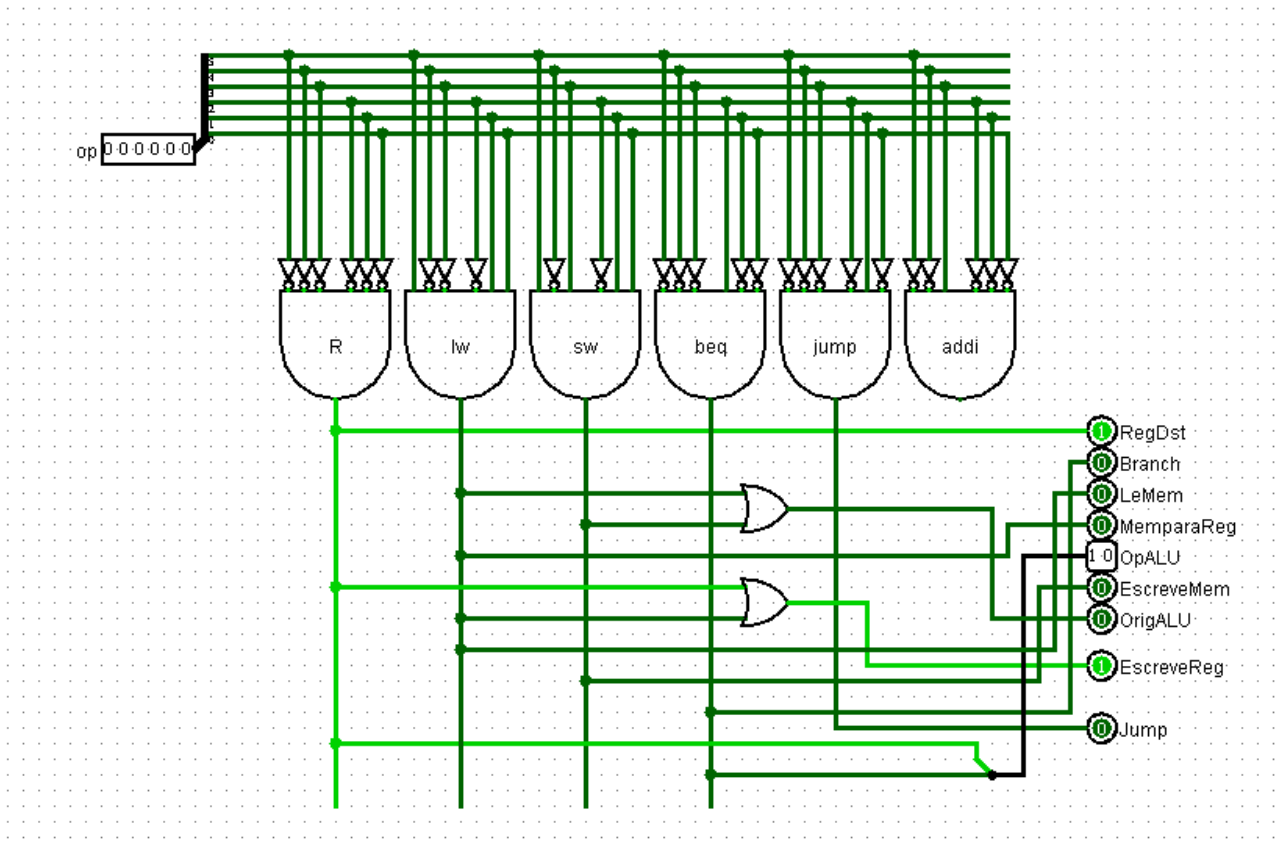
INSTRUÇÃO B - SLT:

	Sinal de controle 1	Sinal de controle 2
a.	ALUSrc: 0	Branch: 0
b.	Jump: 0	RegDst: 1

4.9.5 [20] <4.4> Para o caminho de dados da Figura 4.24, desenhe o diagrama lógico para a parte da unidade de controle que implementa apenas o primeiro sinal de controle (ALUSrc). Considere que só precisamos dar suporte às instruções LW , SW , BEQ , ADD e J (jump).

PRINT no próximo exercício responderá as duas questões.

4.9.6 [20] <4.4> Repita o Exercício 4.9.5, mas agora implemente esses dois sinais de controle (ALUSrc e Branch).



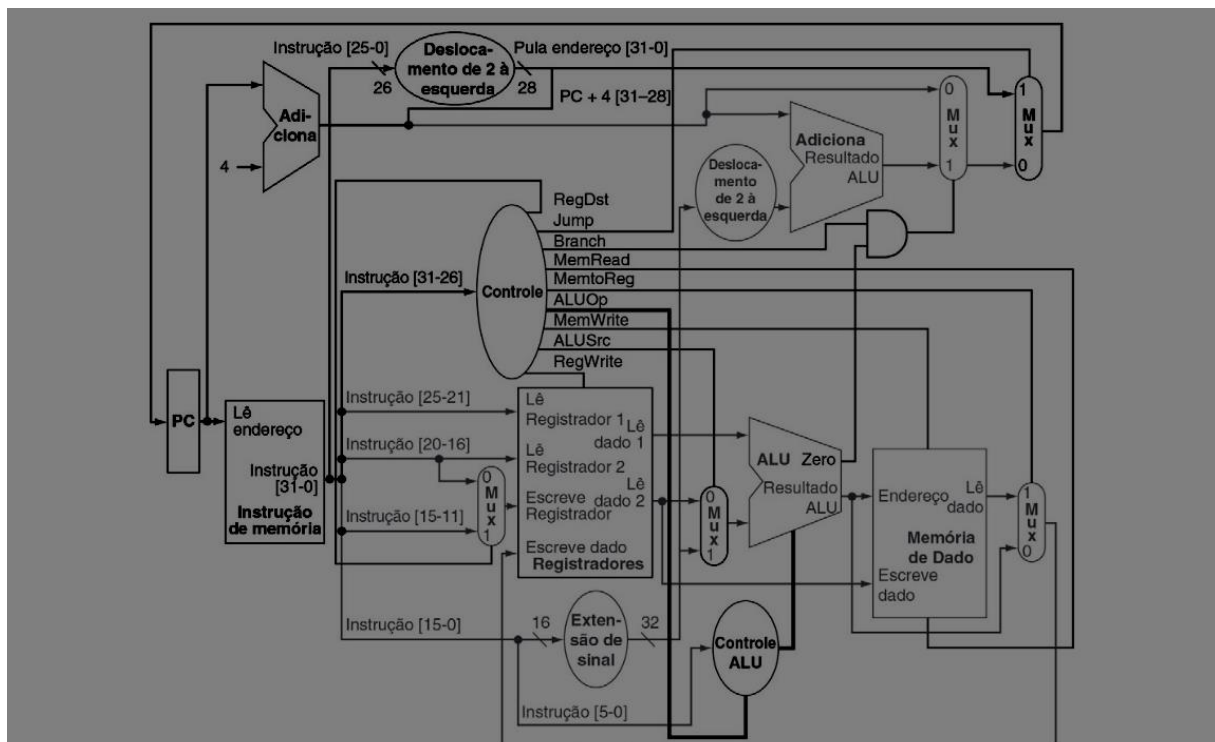


FIGURA 4.24 O controle e o caminho de dados simples são estendidos para lidar com a instrução jump. Um multiplexador adicional (no canto superior direito) é usado na escolha entre o destino de um jump e o destino de um desvio ou a instrução sequencial seguinte a esta. Esse multiplexador é controlado pelo sinal de controle Jump. O endereço de destino do jump é obtido deslocando-se os 26 bits inferiores da instrução jump de 2 bits para a esquerda, efetivamente adicionando 00 como os bits menos significativos, e, depois, concatenando os 4 bits mais significativos do PC + 4 como os bits mais significativos, produzindo, assim, um endereço de 32 bits.