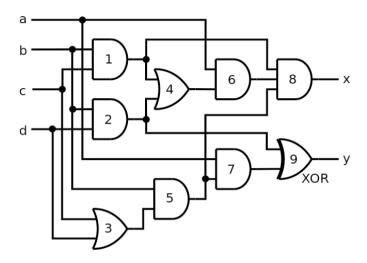
Teoretický projekt

(maximální zisk je 6 bodů - 10 bodů níže odpovídá 1 bodu v hodnocení předmětu)

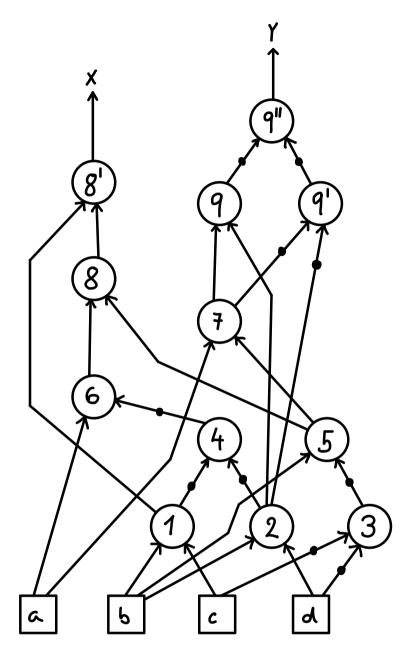
 Podle algoritmu prezentovaného na přednášce zkonstruujte AIG reprezentující uvedený číslicový obvod se vstupy a, b, c, d a výstupy x, y. Při konstrukci uplatněte i propagaci konstant a strukturní hashování.

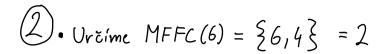
(10 bodů)



- 2. Na uzly AIG zkonstruovaného v předchozí úloze aplikujte algoritmus *Resubstitution* prezentovaný na přednášce. Algoritmus aplikujte pouze na uzly odpovídající hradlům označeným ve schématu čísly 6 a 7 (v tomto pořadí). Uvažujte *CutSizeLimit* = 4, *DivisorLimit* = 10 a *UseZeroCost* = false. Pro každý uvažovaný uzel *n* uveďte odpovídající množiny uzlů *MFFC(n)*, *C(n)* a *D(n)*. V případě množiny *C(n)* uveďte také obsah množin *Leaves* a *Visited* v rámci jednotlivých kroků konstrukce rekonvergencí řízeného řezu. Pro každý uzel *u* ∈ *D(n)* pak uveďte logickou funkci *f_u(a, b, c, d)*, kterou tento uzel reprezentuje. (20 bodů)
- Diskutujte výsledek aplikace algoritmu Resubstitution na stejné uzly jako v předchozí úloze, avšak v obráceném pořadí. Uvažujte stejné nastavení parametrů CutSizeLimit, DivisorLimit a UseZeroCost.
 (5 bodů)
- 4. Na uzly optimalizovaného AIG z úlohy č. 2 aplikujte algoritmus tradičního mapování do FPGA. Uvažujte LUT se čtyřmi vstupy a mapování pouze s ohledem na zpoždění (tj. bez kroku traditionalMapAreaRecovery).
 Pro každý uzel n uveďte odpovídající množinu C(n) K-feasible řezů bez duplicitních a dominovaných řezů a označte v ní zvolený reprezentativní řez. Uveďte také obsah množin M a F v rámci jednotlivých kroků odvození výsledného mapování. (15 bodů)
- 5. S využitím reprezentativních řezů z předchozí úlohy určete pro všechny uzly *n* optimalizovaného AIG z úlohy č. 2 *ArrivalTime a(n)* a *RequiredTime r(n)*. (6 bodů)
- 6. Na základě výsledného mapování odvozeného v úloze č. 4 sestavte schéma realizace zadaného číslicového obvodu v technologii FPGA se 4vstupými LUT. Pro každou použitou LUT uveďte také logickou funkci, kterou implementuje. (4 body)



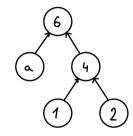


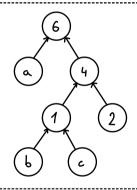


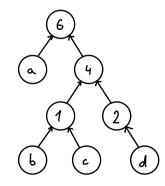
· Určíme C(6)







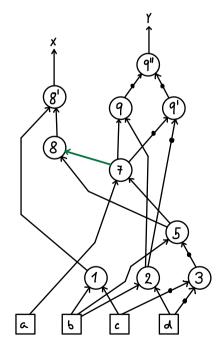




$$f_u(a) = a$$
 $f_u(b) = b$
 $f_u(c) = c$
 $f_u(d) = d$
 $f_u(1) = bc$
 $f_u(2) = bd$
 $f_u(3) = c'd'$
 $f_u(5) = b(c'd') = bc + bd$
 $f_u(7) = a(bc+bd) = abc + abd$

Lze nahlédnout, že uzel 4 má funkci (bc) + (bd) , čímž podem uzel 6 má funkci a. ((bc) + (bd)) = abc + abd , což je totožné jako uzel 7. Z toho nám vyplývá, že uzel 6 a 4 je možné odebrat. Uzel 8 tak můžeme propojit s uzlem 7.

AlG by po úpravě vypadal následovně:



• Urcime
$$D(7) = \{a_1b_1c_1d_1, 1_1, 2_1, 3_15\}$$
 $f_u(a) = a$
 $f_u(b) = b$
 $f_u(c) = c$
 $f_u(d) = d$
 $f_u(1) = bc$
 $f_u(2) = bd$
 $f_u(3) = c'd'$
 $f_u(5) = b(c'd')^{\frac{1}{2}} = bc + bd$

Po aplikova'ni algoritmu Resubstution na uzel 7 již nedošlo ke změnam. AlG tak zůstava stejm , viz výše.

V případě, že bychom aplikovali algoritmus

na stejné uzly, ale v jiném pořadí, výsledný AlG

by vypadal stejně. Rozdíly by byly v určení

MFFC(6) a MFFC(7). Dalším rozdílem by bylo množství

elíminovaných uzlů. V původním pořadí byly v prvním Kroku

eliminovány 2 uzly a ve druhém kroku žádný. V tomto

případě by v každém kroku byl eliminován 1 uzel a

Výsledek by nakonec dopadí stejně.

4

* Urcime K-feasible řezy C(n). Reprezentativní uzly jsou označeny modře. Uvažujeme LUT se čtyřmi vstupy, tudíž budeme provodět K-feasible řezy s limitem 4 (maximalně 4 prvky v množině)

 $C(a) = \{\{a\}\}$ $C(b) = \{\{b\}\}\}$ $C(c) = \{\{c\}\}\}$ $C(d) = \{\{d\}\}\}$ $C(1) = \{\{1\}, \{b,c\}\}\}$ $C(2) = \{\{2\}, \{b,d\}\}\}$ $C(3) = \{\{3\}, \{c,d\}\}\}$ $C(5) = \{\{5\}, \{3\}, \{3,b\}, \{b,c,d\}\}$ $C(7) = \{\{7\}, \{5,a\}, \{3,a,b\}, \{a,b,c,d\}\}$

- C(8) = { {8}, {5,7}, {5,0}, {5,0}, {3,5,0}, {3,5,0}, {3,7,6}, {3,0,6}, {7,6,0,6}, {6,0,0}, {6
- ((8') = { {8'}, {1,8}, {1,5,7}, {1,5,a}, {1,3,7,b}, {1,3,a,b}, {5,7,b,e}, {5,5,a,b,e}, {3,7,b,e}, {2,6,e,d}, {2,6,e,d}, {2,6,e,d}}
- $C(9) = \{\{9\}, \{2,7\}, \{2,5,\alpha\}, \{2,3,\alpha,b\}, \{7,b,d\}, \{5,\alpha,b,d\}, \{3,\alpha,b,d\}, \{\alpha,b,c,d\}$
- $C(9') = \{ \{ 9' \}, \{ 2,7 \}, \{ 2,5,\alpha \}, \{ 2,3,\alpha,b \}, \{ 7,b,d \}, \{ 5,\alpha,b,d \}, \{ 3,\alpha,b,d \}, \{ \alpha,b,c,d \} \}$
- - · Obsah mnozin M a F:

$$M = \emptyset$$

$$M = \{8\}$$

$$M = \{8\}$$

$$M = \{8,9\}$$

$$M = \{8,9,a\}$$

$$M = \{8,9,a,b\}$$

$$M = \{8,9,a,b\}$$

$$M = \{8,9,a,b,c,d\}$$

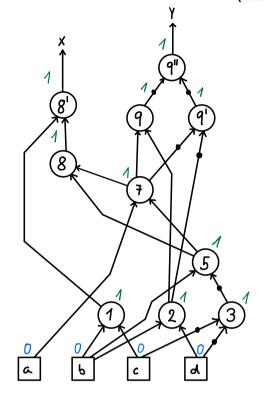
$$F = \{d\}$$

$$M = \{8,9,a,b,c,d\}$$

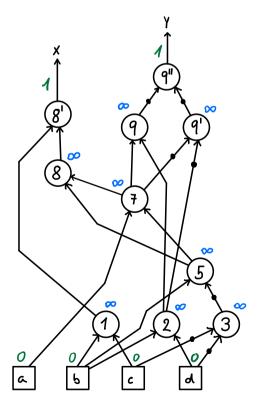
$$F = \{d\}$$



Arrival time



Required time



6 Sestavíme provdivostní tabulku výstupů (x,y) s kombinací vstupů (a,b,c,d) LUT pro AIG z předchozích příkladů.

a	Ь	C	d	X	Υ
	0	0	0	0	0
0 0 0 0	0		1	0	0
0	0	0	0	0	0
0	Ó	1	0	0	0
0	1	Ó	0	0	0
0	1	0	1	O O O O O O O O O O O O O O O O O O O	1
0	1	1	0	0	0
0 1 1	1	1	1	D	0 1 0 0 0 0 0 0 1
1	0	0	0	0	0
	0 0	0 0 1	1	O	O
1	0	1	Ö	0	0
1	0	1	1	0	0
1	1	0	0	O	0
1	1	0 0	0	0	0
1	1		0	1	
1	1	1	1	1	0

· Sestrojíme schéma realizace zadaného číslicového obvodu FPGA Se čtyř vstupými LUT (včetně logických funkcí.

