

SUBSISTEMAS ANALÓGICOS

3º Ingeniería de Telecomunicación

PRÁCTICA 2:

Sistema de almacenamiento y reproducción digital de audio

Convocatoria: febrero 2010

Profesora: Sira Palazuelos

Horario del grupo: Jueves, de 12 a 14h

Componentes:

D. Rubén Espino San José

Firma

Índice

- Índice (Pág. 2)
- Introducción (Pág. 3)
- Descripción global: diagrama de bloques general explicado y especificaciones globales. (Págs. 4 y 5)
- Descripción de cada subsistema: Esquema de los circuitos, cálculos y descripción de funcionamiento. Justificación del uso de los dispositivos utilizados. Mejoras llevadas a cabo. (Págs. 6 - 16)
- Medidas realizadas analizando los resultados. (Págs. 17 - 18)
- Conclusiones y posibles mejoras. (Pág. 19)
- Bibliografía. (Pág. 19)

Introducción

En la práctica que se va a tratar a continuación se explicará el montaje y funcionamiento de una grabadora. Ésta se dividirá en tres bloques para una mejor comprensión del circuito.

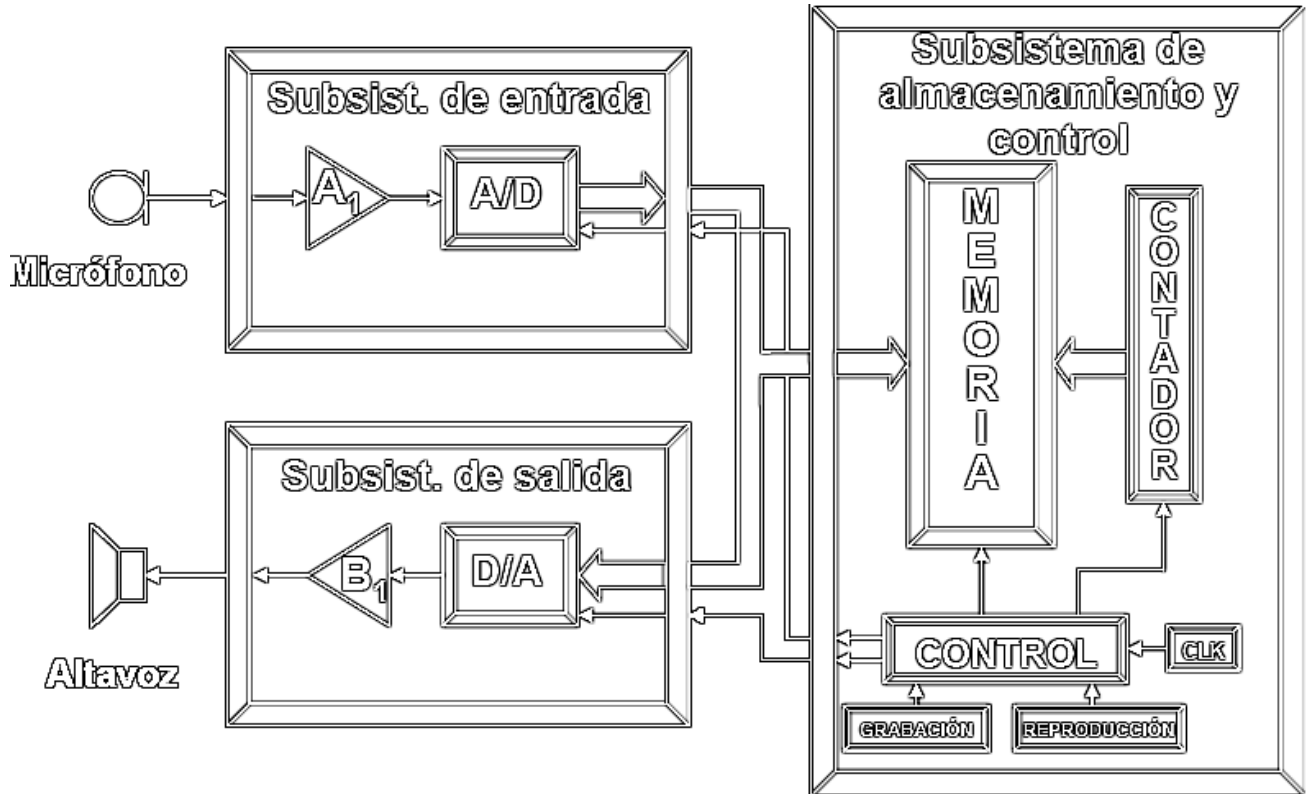
Para su realización se ha impuesto una serie de condiciones a cumplir por el alumno. Además de los bloques de conversión analógica a digital (bloque de entrada) y de digital a analógica (bloque de salida) empleados en la práctica anterior, este circuito ha de contener una parte básica para el montaje de la grabadora: el bloque de control, el cuál dirigirá todo el proceso de grabación y activará o desactivará los bloques de conversión de la señal en función de la operación que realice (grabación, reproducción o “reposo”).

El objetivo de la práctica es conseguir leer una señal sonora mediante un micrófono, situado en el bloque de entrada, para grabarla en memoria y posteriormente reproducirla a través del bloque de salida con un altavoz o unos auriculares.

Tras el montaje se toman las medidas relativas a los tiempos de conversión, ganancias y anchos de banda, correspondientes a los componentes de los distintos bloques del circuito.

Descripción global: diagrama de bloques general explicado y especificaciones globales

El diagrama general de bloques del circuito es el siguiente:



A continuación se explican las características de cada bloque:

- **Subsistema de entrada:** A grandes rasgos, las partes más importantes por las que ha de estar compuesto este bloque son: un micrófono, que captará la señal sonora; un amplificador de instrumentación, que amplificará la señal tomada, ya que esta tendrá una amplitud muy pequeña; y un convertor analógico/digital, que convertirá la señal para grabarla posteriormente en la memoria.
- **Subsistema de salida:** Las partes más importantes de este bloque son: el convertor digital analógico, para recuperar la señal inicial; el amplificador de potencia, con el que se amplificará la señal para poder ser escuchada correctamente; y el altavoz o los auriculares.
- **Subsistema de almacenamiento y control:** En este bloque debemos contar con: una memoria, que almacenará los datos que lleguen del subsistema de entrada; un contador, que direccionará la memoria para ir grabando en las diferentes posiciones de ésta; unos pulsadores, que seleccionarán los modos de reproducción o grabación; un reloj, que sincronizará las operaciones del circuito; y una PAL, que será programada para controlar tanto la memoria y el contador, como la entrada y salida de datos a través del ADC y del DAC, respectivamente.

En cuanto a las especificaciones globales cabe destacar que es necesario emplear un filtro antialiasing (entre el amplificador de instrumentación y el ADC) y un filtro de reconversión (entre el DAC y el amplificador de potencia) para disminuir los efectos del ruido y filtrar la señal. Su ancho de banda será la frecuencia a la que trabaje el sistema, que en este caso es de 4kHz.

De esta manera, el reloj tiene que trabajar a una frecuencia mínima de 8kHz, ya que la señal debe muestrearse en el ADC al doble de frecuencia que la que tiene para poder recuperarla después (teorema de Nyquist).

Además, al diseñar el programa de la PAL habrá que tener en cuenta que:

1. Mientras no se seleccione ninguna opción, el circuito permanecerá en “reposo”, es decir, que las salidas del ADC y las entradas del DAC estarán en alta impedancia para evitar grabar o reproducir.
2. Mientras se está grabando no se puede reproducir.
3. Mientras se está reproduciendo no se puede grabar.
4. Una vez finalizado el proceso de grabación o reproducción el sistema debe volver al estado de “reposo”.
5. Mientras no se realice una primera grabación, no debe permitirse reproducir.

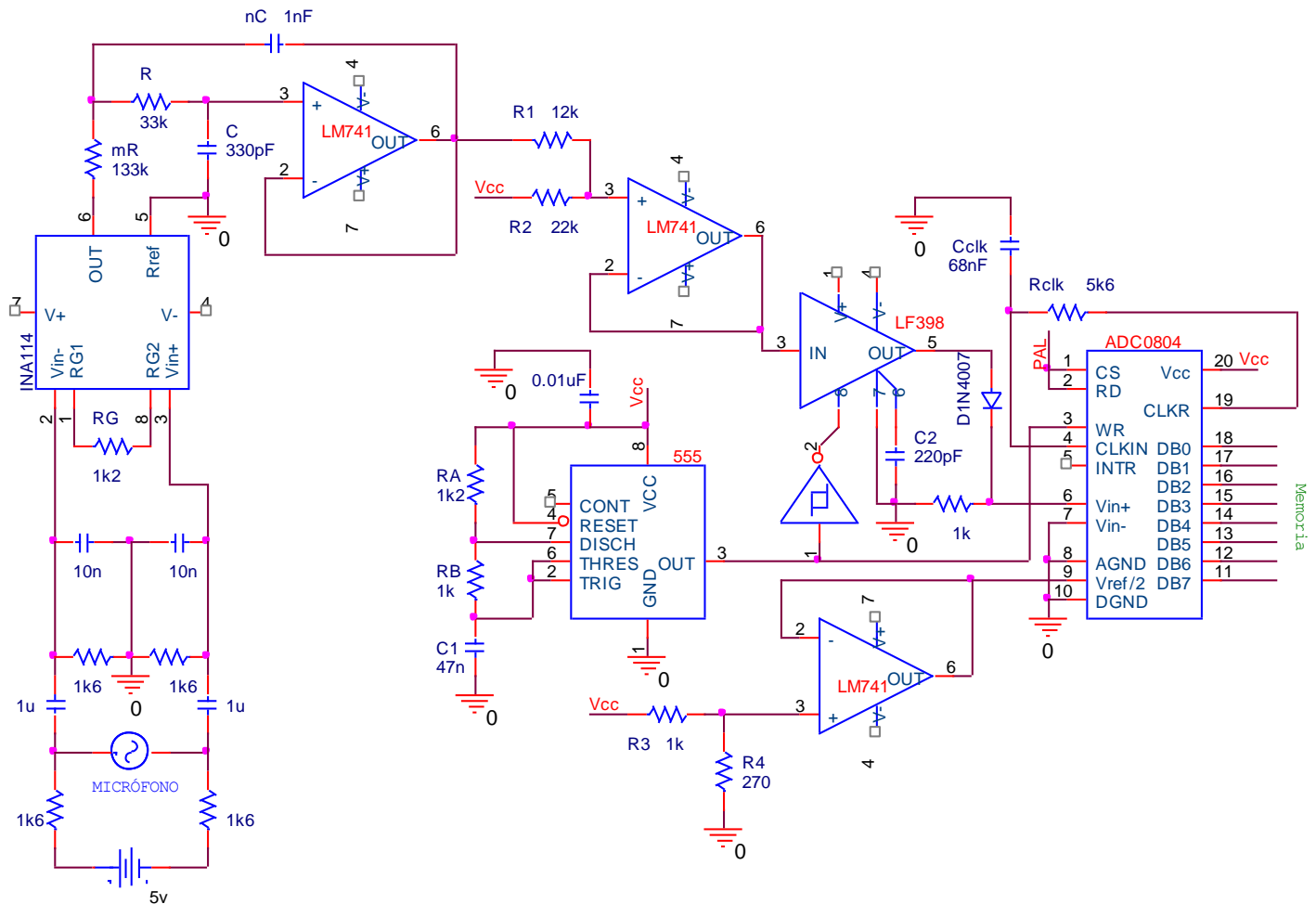
Por último, hay que señalar que para disminuir el ruido, aunque no es obligatorio, se colocarán condensadores de filtrado:

- Uno de 47 μ F junto a la entrada de alimentación de cada placa.
- Uno de 10 μ F por cada 10 integrados.
- Uno de 100nF entre Vcc y masa de cada integrado digital.

Descripción de cada subsistema: Esquema de los circuitos, cálculos y descripción de funcionamiento. Justificación del uso de los dispositivos utilizados. Mejoras llevadas a cabo

SUBSISTEMA DE ENTRADA

El subsistema de entrada se muestra en el siguiente esquema:



y consta de las siguientes partes:

- **Micrófono**: Esta es la primera parte del circuito, la entrada de la señal. El montaje del micrófono electret debe realizarse teniendo en cuenta que la entrada del amplificador de le sigue es diferencial. Por tanto se debe realizar un montaje diferencial del micrófono, que será el recomendado por el fabricante para su correcto funcionamiento.
- **Amplificador de instrumentación (INA114)**: Dado que la señal captada por el micrófono es apenas de unos milivoltios de tensión, es necesario amplificar la señal considerablemente. Para ello empleamos un amplificador de instrumentación, cuya entrada es diferencial. Su diagrama interno puede observarse en las hojas de características aportadas por el fabricante.

Como puede verse, ya que la ganancia del amplificador es variable, es necesario colocar una resistencia externa para modificarla. Para ello se calcula a partir de la fórmula que aporta también el fabricante:

$$G = 1 + \frac{50k\Omega}{R_G}$$

Fijándome en las etapas posteriores ajusto la ganancia de tal manera que la señal desplazada no baje de 0v ni suba más de 4v. Así se puede obtener un rango de valores para R_G , del cual tomo el valor de 1200Ω , correspondiente a una ganancia teórica de 42,66.

- Filtro antialiasing: Para filtrar la señal una vez amplificada, diseño un filtro paso bajo de 2º orden con un operacional (LM741), cuyos valores van a venir condicionados por las expresiones:

$$f_0 = \frac{1}{2\pi\sqrt{n \cdot m} \cdot R \cdot C} ; Q = \frac{\sqrt{n \cdot m}}{m + 1}$$

Donde f_0 es el ancho de banda deseado (4kHz) y $Q = \frac{1}{\sqrt{2}}$ para nuestro caso.

Para calcular R, C, n y m hay seguir los siguientes pasos:

1. Se escoge arbitrariamente un valor de R^* entre 10 y 100 $K\Omega$.
2. Se calcula $C^* = \frac{1}{4\pi \cdot Q \cdot f_0 \cdot R^*}$.
3. Calcular $n^* = 4Q^2$.
4. Se escogen valores comerciales para C y nC de modo que $C \approx C^*$ y $n \geq n^*$.
5. Se calcula: $k = \frac{n}{Q^2} - 2$; $m = \frac{k + \sqrt{k^2 - 4}}{2}$.
6. Se calcula: $R = \frac{1}{2\pi\sqrt{n \cdot m} \cdot f_0 \cdot C}$
7. Se escogen valores comerciales próximos a R y mR.
8. Se recalcula f_0 y Q para comprobar la adecuación del resultado obtenido.

De esta manera llegamos a obtener los valores siguientes: $R=33k\Omega$, $mR=133k\Omega$, $C=330pF$ y $nC=1nF$. Y al comprobar el ancho de banda vemos que teóricamente es de 4182Hz.

- Desplazador de nivel: En este apartado es necesario eliminar la parte negativa de la señal sin que esta pierda su forma inicial, ya que el ADC no tolera entradas negativas de tensión. Para ello, a la entrada del operacional utilizamos un divisor de tensión para sumar la componente continua, y al mismo tiempo atenuar la señal analógica para que no sature el S&H (cuyo valor máximo en la entrada sin llegar a saturar es de 2,8v, obtenido en el laboratorio). Los valores tomados para las resistencias R_1 y R_2 son de $12k\Omega$ y $22k\Omega$, respectivamente. Sus valores han de ser calculados mediante la siguiente expresión:

$$V_E = \frac{1}{R_1 + R_2} \cdot (V_x \cdot R_2 + V_{cc} \cdot R_1)$$

donde V_E es la tensión de entrada al operacional y V_x es la señal a la salida del filtro.

- Reloj (NE555): Para controlar la conversión del ADC y sincronizarlo con el mantenimiento de la tensión de salida por parte del sample & hold es necesario emplear un reloj. He implementado su montaje mediante las recomendaciones del fabricante, y he tenido que calcular únicamente R_A , R_B y C_1 de la siguiente manera:

$$t_H = 0.693(R_A + R_B)C_1$$

$$t_L = 0.693 \cdot R_B \cdot C$$

Donde t_H y t_L son los tiempos a nivel alto y a nivel bajo, respectivamente, de la señal de salida del 555. Y como quiero fijar la frecuencia de muestreo a 8kHz (ya que según el teorema de Nyquist ha de ser al menos el doble de la frecuencia de la señal, que en este caso es 4kHz) y el tiempo necesario para que convierta el ADC es de aproximadamente 73μs, seguimos los siguientes pasos:

- Fijamos unos tiempos aproximados de $t_H=100\mu s$ y $t_L=25\mu s$ (observación: $t_H > 73\mu s$).
- Guiándonos por la gráfica que aporta el fabricante damos un valor a C_1 ($C_1=100nF$) y calculamos R_B a partir de este, tomando valores comerciales aproximados ($R_B=270\Omega$).
- Los tiempos resultantes de la señal de salida son: $t_L=18,7\mu s$ y $t_H=(125-18,7)=106,3\mu s$.
- Por último calculamos R_A a partir del resto de valores ($R_A \approx 1200\Omega$).

Al reajustar los valores en la práctica obtenemos: $C_1=50nF$; $R_A=1200\Omega$; $R_B=1000\Omega$.

- Sample & Hold (LF398): Para que el ADC sea capaz de convertir una señal analógica a digital es necesario que su tensión de entrada se mantenga constante durante el tiempo de conversión. Esta función la lleva a cabo el S&H. Realizando el montaje recomendado por el fabricante sólo tengo que calcular el valor de C_2 . Y como para el circuito vale cualquier valor intermedio para dicha capacidad, le doy el valor de 220pF.

Hay que tener en cuenta que el valor no puede ser muy grande, ya que si no generará una descompensación entre las entradas del ADC y dificultará la conversión de la señal.

Además, se emplea un inversor entre el reloj y la entrada del S&H para compensar el desfase existente entre el reloj del ADC y la salida del S&H.

- ADC0804: Igualmente, para el ADC sigo las recomendaciones del fabricante respecto al montaje del sistema.

Una parte importante de este dispositivo es la sincronización de las señales WR e INTR, que viene determinada por los valores anteriormente calculados para el reloj y el S&H.

Cabe destacar la importancia de conservar las señales de entrada (tanto V_{in}^+ como V_{in}^-) en un rango de valores positivo para evitar que el ADC se queme. Así, asigno a V_{in}^- un valor de 0v, y a V_{in}^+ la salida del S&H.

Para calcular R_{clk} y C_{clk} tengo que tener en cuenta que quiero que el reloj interno del ADC trabaje a la máxima frecuencia posible. Entonces, a partir del valor máximo de frecuencia de 1460kHz que el fabricante aporta, obtengo los valores deseados teóricamente (suponiendo inicialmente uno de ellos):

$$f_{clk} = \frac{1}{1,1 \cdot R_{clk} \cdot C_{clk}} \Rightarrow R_{clk} = 10kH\Omega; C_{clk} = 68pF$$

Pero en este caso el reloj no era lo suficientemente rápido como para que el ADC pudiera convertir, así que hubo que disminuir la resistencia a un valor de 5600Ω, aumentando la frecuencia considerablemente.

Por último, he de conseguir una tensión en $V_{ref}/2$ que sea el valor medio de la señal de entrada. Como este pin actúa tanto como entrada como salida, debo asegurarme de que la tensión que quiera introducir no se vea afectada por el propio ADC. Es por ello que incorporo un seguidor

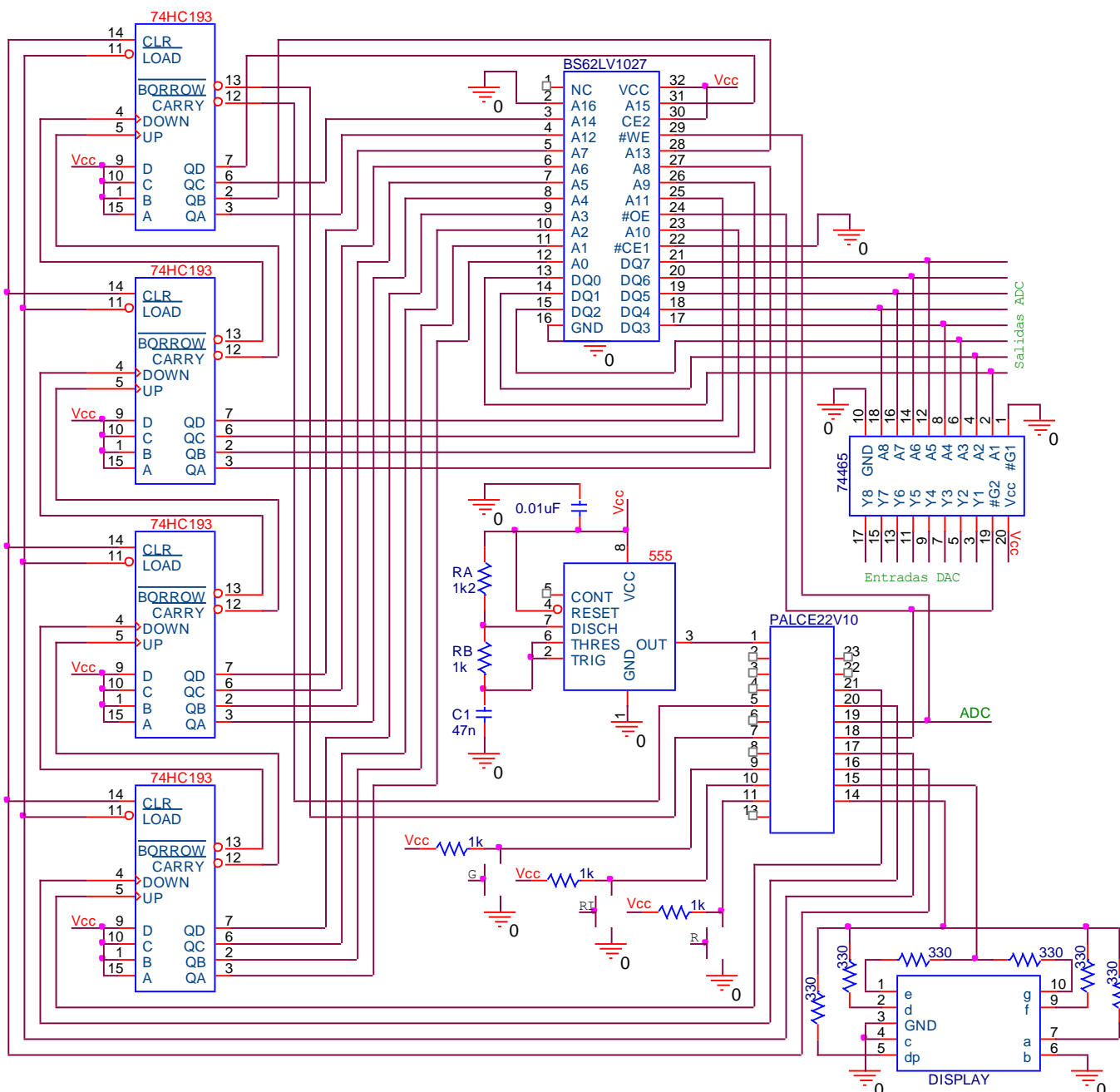
a la salida del divisor resistivo para aislarlo, ya que si no fuese así, el ADC configura $V_{ref}/2$ como salida, tomando 2,5v.

De esta manera puedo fijar libremente un valor para R_3 (1k Ω) y ajustar aproximadamente el valor de $V_{ref}/2$ con R_4 (270 Ω).

Por último hay que destacar que las entradas de #CS y #RD se conectan a salidas de la PAL para controlar la conversión y activar el ADC sólo cuando se esté grabando.

SUBSISTEMA DE ALMACENAMIENTO Y CONTROL

El esquema seguido para el montaje del sistema de control es el siguiente:



Las partes que lo forman son:

- Reloj (NE555): Es el mismo que actúa en la etapa de entrada, por lo que ya ha sido descrito.
- Pulsadores: para seleccionar el modo (grabación, reproducción o reproducción inversa).

- Display (TDSO 5160): para mostrar una 'G' o una 'r', según se esté grabando o reproduciendo. Como puede comprobarse, el segmento 'c' no se utiliza, por lo que se conecta a masa. Mientras que con los segmentos restantes pueden establecerse dos grupos (los que se encienden con 'G' y con 'r', y los que sólo se encienden con 'G') por lo que van conectados en dos grupos a la PAL, que será la que controle este dispositivo. Además, cada segmento deberá conectarse con una resistencia (de entre 270 y 330Ω) para evitar que la corriente los queme.
- Buffer tristate (74LS465): Este dispositivo es imprescindible para mantener en alta impedancia las entradas del DAC mientras no se está reproduciendo. Por ello #G1 y/o #G2 tienen que ser llevados a la salida de la PAL, para activarlo o desactivarlo.
- Memoria STATIC RAM de 128k x 8bits: Es el dispositivo en el que se va a almacenar la información. Debe tener 8 bits de datos, y en este caso se van a necesitar 16 pines para direccionarla con 4 contadores de 4 bits, desechando el pin 17 de direcciones (A16). Con #WE y #OE se controla el acceso a memoria a través de lectura o escritura, por lo que también serán llevadas a las salidas de la PAL. Mientras que #CE1 y CE2 tienen que estar siempre activos para que la memoria siempre esté en funcionamiento.
- Contadores (HC193): Puesto que necesito direccionar 16 pines de la memoria, necesitaré 4 contadores, los cuales conecto "en serie" mediante las entradas de UP y DOWN y las salidas de #BORROW y #CARRY.
Para controlar el final de la grabación, la reproducción y la reproducción inversa hay que llevar #LOAD y CLEAR a salidas de la PAL y #BORROW y #CARRY a entradas, y hay que poner todos los datos de los contadores a nivel alto, de manera que cuando se haga un LOAD para cargar la última posición de memoria e iniciarla reproducción inversa, se empiece desde la posición adecuada.
- PALCE22V10: A través de esta PAL se podrá controlar el funcionamiento del circuito. Su funcionamiento será síncrono, gracias al reloj (conectado al pin 1) y a los registros internos de la PAL. Es necesario conectar a sus entradas las señales que deben tener efecto sobre el circuito (los pulsadores de grabación y reproducción y las señales de #BORROW y #CARRY que indiquen inicio y fin de cuenta) y a su salida las señales que se desea modificar (señales de activación y desactivación de la memoria, el ADC y el buffer, las señales de control de los contadores, las conexiones al display y las variables necesarias para la programación).

Teniendo en cuenta todas las condiciones impuestas y señaladas anteriormente en el apartado del diagrama de bloques se realiza un programa para la PAL como el siguiente:

```

/* ***** INPUT PINS ***** */
PIN 1 = CLK;          /* Reloj */
PIN 9 = G;             /* Pulsador de grabar */
PIN 11 = R;           /* Pulsador de reproduccion */
PIN 10 = RI;          /* Pulsador de reproduccion inversa */
PIN 7 = Borrow;       /* Fin de cuenta descendente */
PIN 5 = Carry;        /* Fin de cuenta ascendente */

/* ***** OUTPUT PINS ***** */
PIN 18 = RD;          /* Reproducir. Activa el DAC y la lectura de la memoria. */
PIN 19 = WR;          /* Grabar. Activa el ADC y la escritura en memoria. */
PIN 17 = load;        /* Iniciar a 1..1 los contadores */
PIN 16 = clear;       /* Iniciar a 0..0 los contadores */
PIN 21 = up;          /* Contar hacia arriba */
PIN 20 = down;        /* Contar hacia abajo */
PIN 15 = D1;          /* Activa la "r" o parte de la "G" del display */
PIN 14 = D2;          /* Activa parte de la "G" del display */
PIN 22 = Var;         /* Variable auxiliar que indica si la cuenta es inversa */
PIN 23 = pG;          /* Marca si se ha producido alguna grabacion para poder leer */

```

```

/* Declaraciones y definiciones de variables intermedias */
field grabadora = [RD, WR, load, clear, Var];
$define Inicial 'b'00000
$define Reposo 'b'11100
$define GrabA 'b'11111
$define GrabB 'b'10101
$define RepA 'b'11110
$define RepB 'b'01100
$define RepInvA 'b'11001
$define RepInvB 'b'01101

field modo = [G, R, RI];
grabar = modo:['b'011];
reprod = modo:['b'101];
reprodInv = modo:['b'110];

/* Ecuaciones */
pG = !G # pG;
D1 = !RD # !WR;
D2 = !WR;
up = !(CLK & !(RD # !WR # Var # clear # !load) & (!RD # WR # !Var # clear # !load));
down = CLK # RD # !WR # !Var # clear # !load;

Sequence grabadora {
present Inicial      next Reposo;
present Reposo      if grabar      next GrabA;
                    if (reprod & pG) next RepA;
                    if (reprodInv & pG) next RepInvA;
                    default         next Reposo;

present GrabA        next GrabB;
present GrabB        if !Carry      next Reposo;
                    default         next GrabB;

present RepA         next RepB;
present RepB         if !Carry      next Reposo;
                    default         next RepB;

present RepInvA      next RepInvB;
present RepInvB      if !Borrow     next Reposo;
                    default         next RepInvB;
}

```

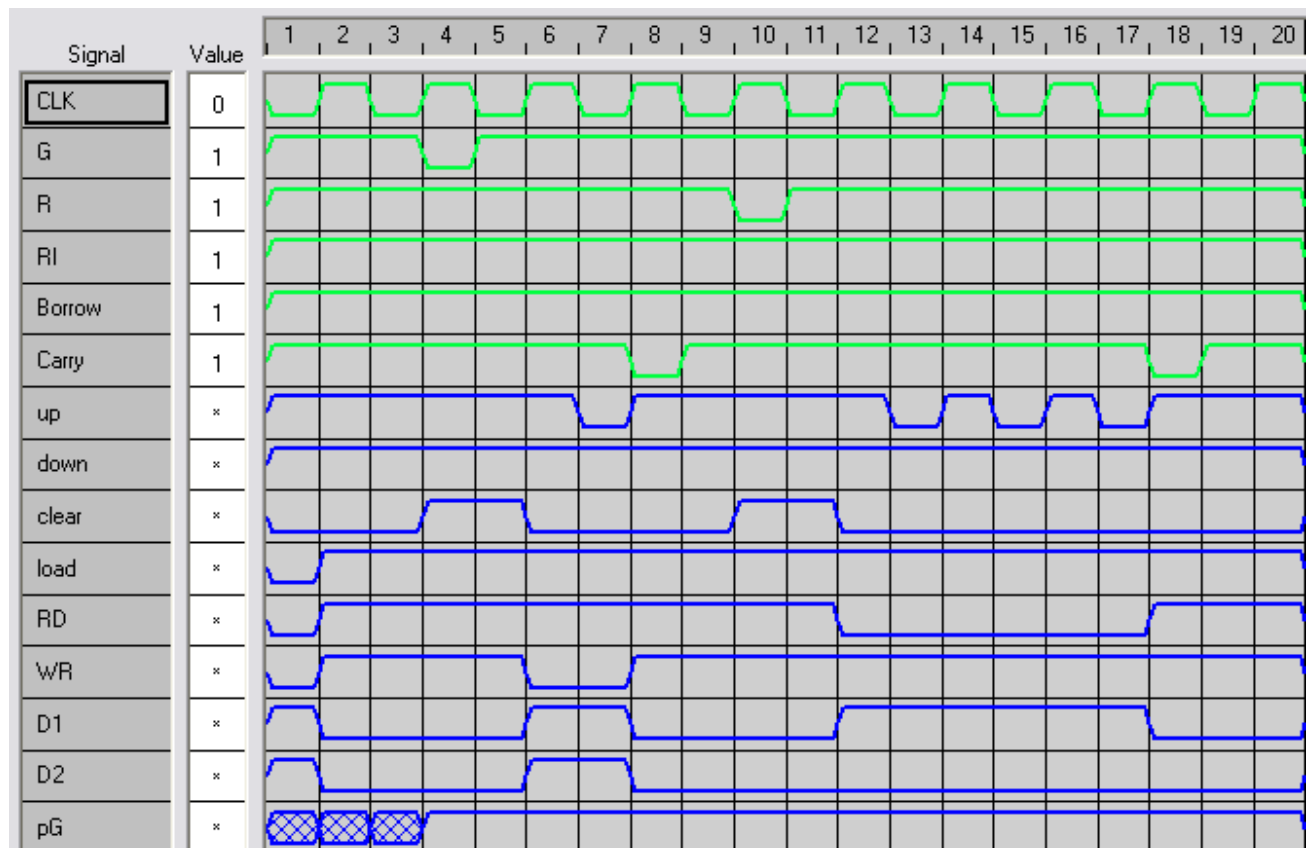
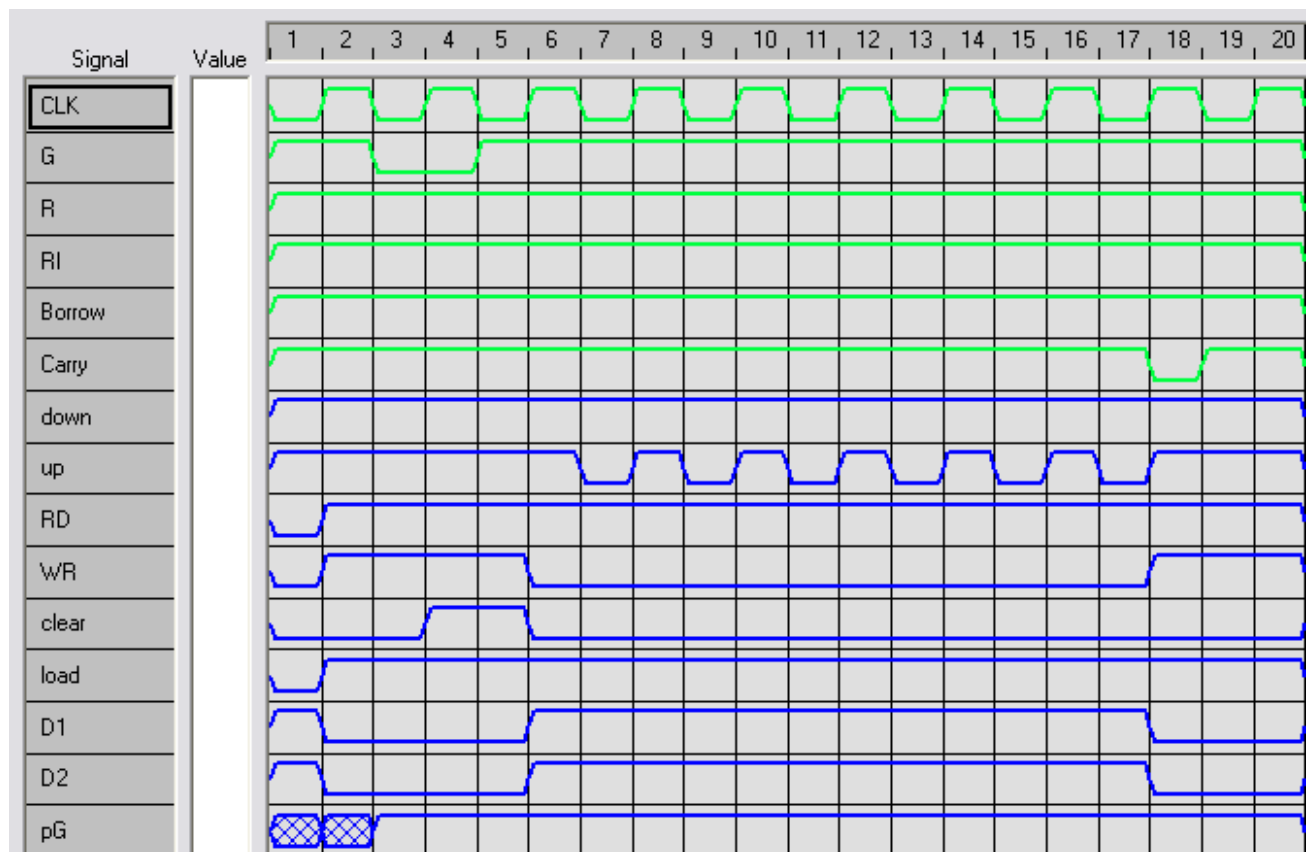
Para la organización de los pines de salida de la PAL he tenido en cuenta el número de puertas que soporta cada salida, ya que no era posible conectar algunas en cualquier pin.

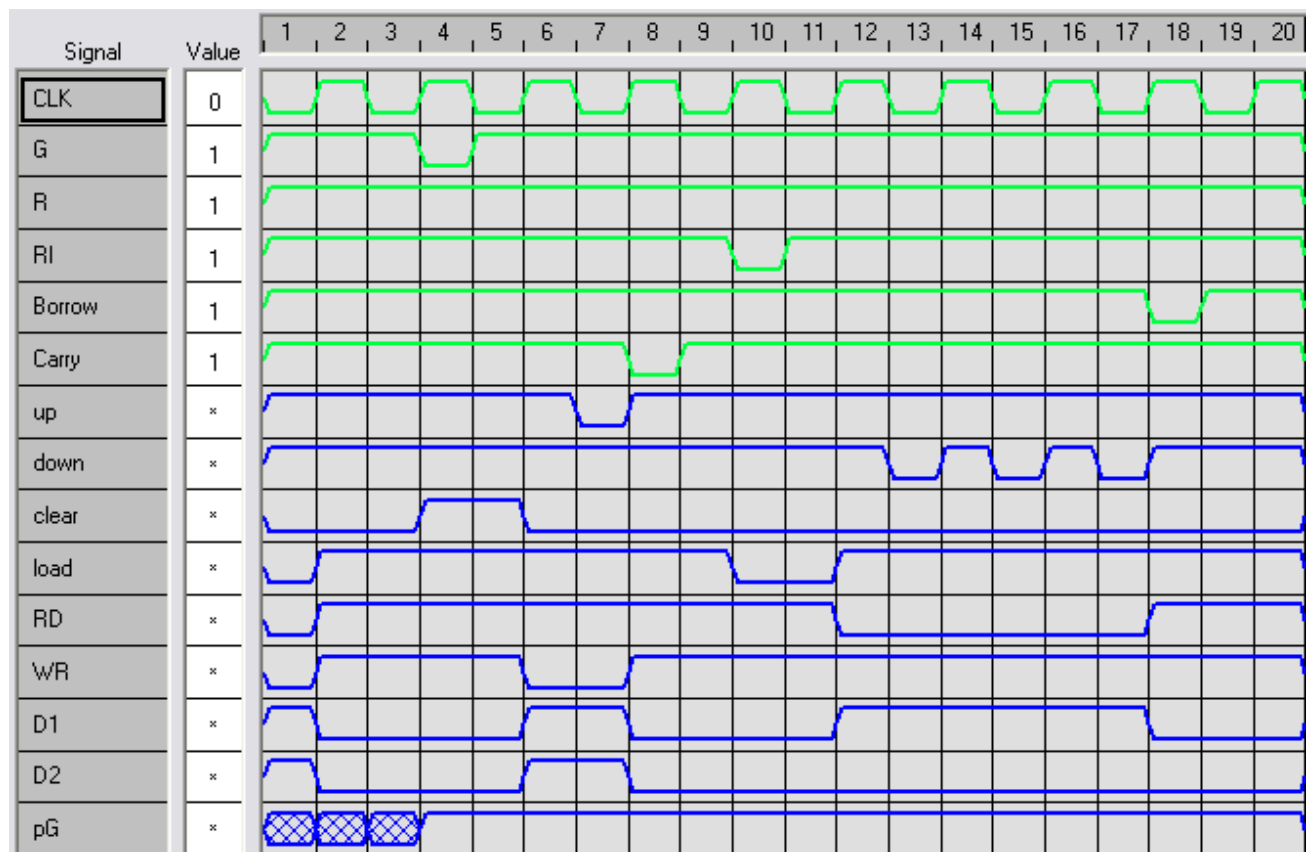
A continuación muestro los ciclos de grabación, reproducción y reproducción inversa.

El primero de ellos se corresponde con el ciclo de grabación, el segundo con el de reproducción, y el tercero con el de reproducción inversa.

Cuando se inicia la grabación esta hace que la variable pG se ponga a nivel alto para señalar que se ha producido una primera grabación y permitir que se produzca la reproducción. Es por eso que los ciclos de reproducción mostrados llevan un ciclo de grabación justo antes.

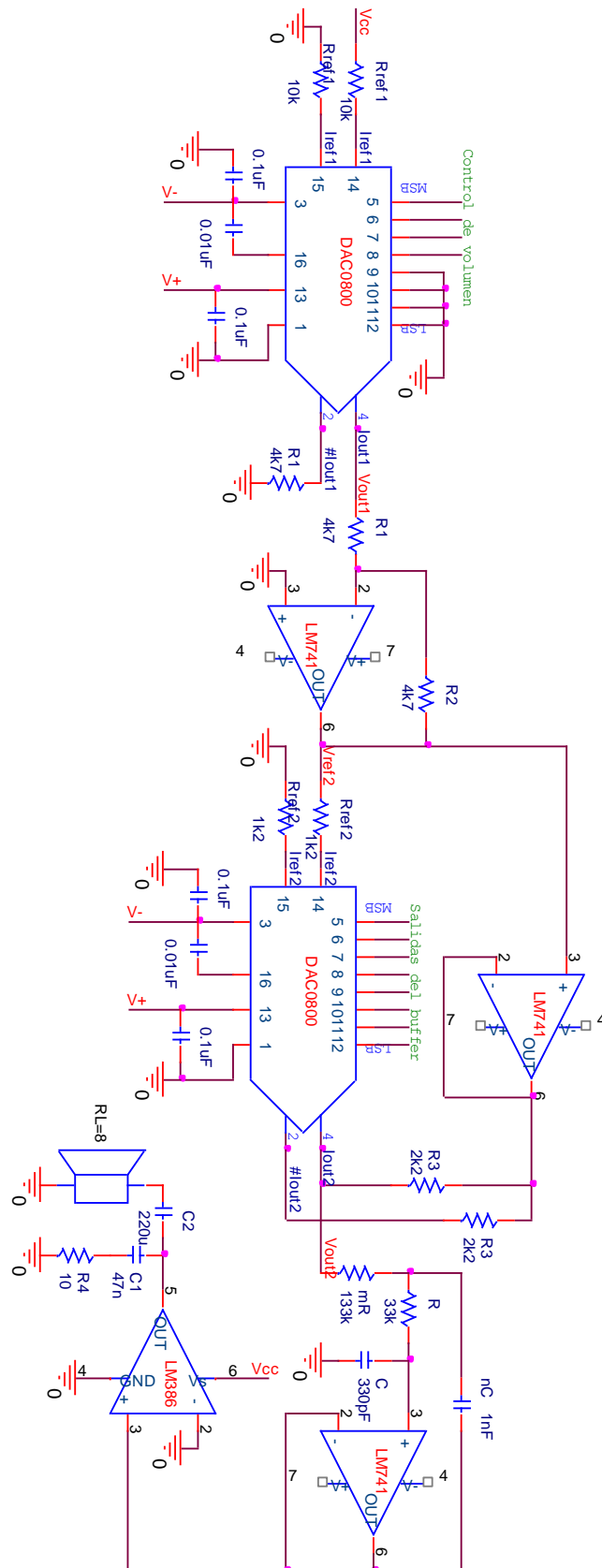
Cuando un proceso comienza, entra en un estado de “preparación” para iniciar correctamente el recorrido por la memoria (se hace un clear para grabación y reproducción, y un load para reproducción inversa). El siguiente estado ya es el de cuenta ascendente (para grabación y reproducción) o descendente (para reproducción inversa), con las respectivas entradas de control de los dispositivos activadas convenientemente dependiendo del modo en que se esté trabajando. En esta parte se observa que cuando UP y DOWN deben estar a nivel alto para permitir la cuenta descendente y ascendente, respectivamente. Por último, el proceso finaliza cuando llega la señal de carry (para grabación y reproducción) o borrow (para reproducción inversa), volviendo al estado de reposo del circuito.





SUBSISTEMA DE SALIDA

El esquema para el subsistema de salida es el siguiente:

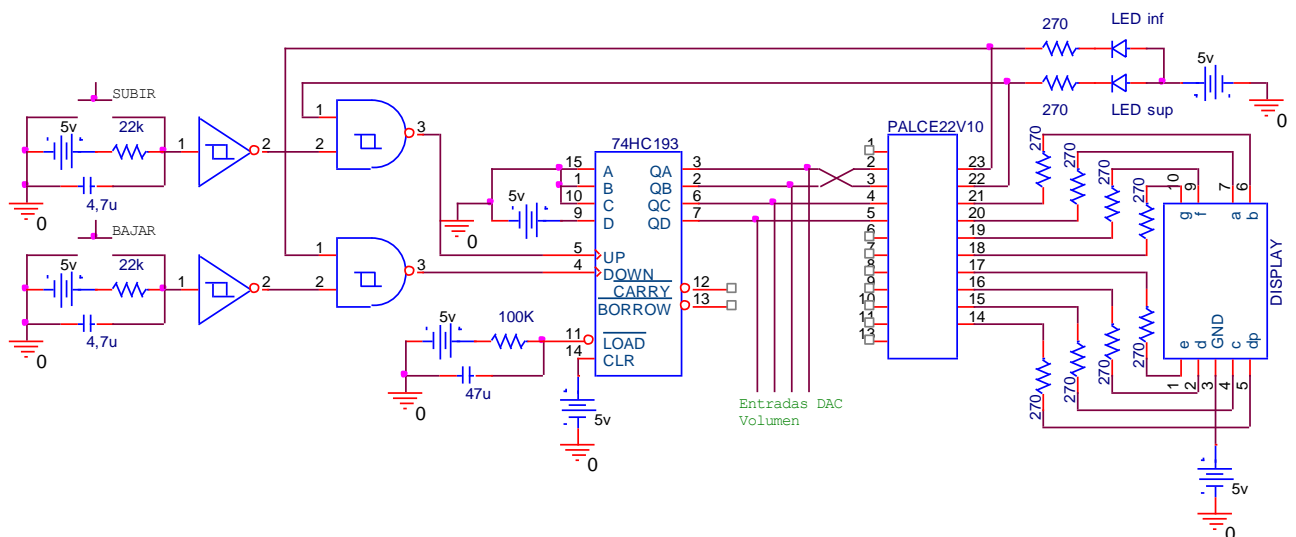


Se compone de las siguientes partes:

- DAC0800: Con este DAC me refiero al que le llegan los datos del buffer. Tanto este, como el DAC que controla el volumen se montan según el circuito recomendado por el fabricante. Suponiendo inicialmente unos valores de V_{ref} y V_x (que serán iguales) se calculan los valores para las resistencias R_{ref2} y R_3 , de manera que la tensión máxima que se obtenga a la salida del DAC no produzca una saturación del filtro y del amplificador de potencia que le siguen. Así se toman los valores $R_{ref2} = 1200\Omega$ y $R_3 = 2200\Omega$.
- Filtro de reconversión: Este filtro es exactamente igual al filtro antialiasing de la etapa de entrada.
- Amplificador de potencia (LM386): De las dos opciones que da el fabricante para montar el amplificador he escogido la que da una ganancia de 20. Con este amplificador de potencia se pretende amplificar la señal que llega del filtro para reproducirla adecuadamente a través del altavoz o los auriculares.

Por último explicaré la parte del control de volumen, incluyendo el primer DAC del subsistema de salida.

El esquema a seguir para implementar el control de volumen es el siguiente:



Está formado por los siguientes dispositivos:

- Pulsadores: Para subir y bajar el volumen. Han sido implementados junto a filtro paso bajo para eliminar los rebotes. Mediante una serie de puertas se controla que la cuenta no salga del rango de 0 a 15.
- Contador (HC193): Es un contador de 4 bits para contar de 0 a 15. Su entrada de CLR tiene que estar a nivel alto, pues no se utiliza; mientras que su entrada de #LOAD tiene que estar conectada a un filtro paso bajo, para que cuando se conecte la alimentación por vez primera, se cargue el dato de la entrada del contador, en este caso 8.
- Display: Representa el volumen de 0 a 15. El uno de las decenas lo representa por el punto, y es conectado a las salidas de la PAL.
- PAL22V10: Esta PAL muestra el volumen en el display y desactiva o activa las entradas según se haya llegado o no a los límites de la cuenta. A su entrada se conectan las salidas del contador. Además se emplean unos led para marcar los límites de cuenta.

El programa que cargo en esta PAL es el siguiente:

```

/* ***** INPUT PINS ***** */
PIN    5 = A0;      /*QD*/
PIN    4 = A1;      /*QC*/
PIN    2 = A2;      /*QB*/
PIN    3 = A3;      /*QA*/

/* ***** OUTPUT PINS ***** */
PIN    20 = a;
PIN    21 = b;
PIN    15 = c;
PIN    16 = d;
PIN    17 = e;
PIN    19 = f;
PIN    18 = g;
PIN    14 = dp;
PIN    23 = inf;
PIN    22 = sup;

a = !(A1&A3 # A0&A2 # A1&A3 # A0&A2);
b = !(A0&A2&A3 # A1 # A2&A3 # A0&A2 # A0&A3);
c = !(A3 # A0&A1 # A1&A2 # A0&A2);
d = !(A1&A3 # A0&A2 # A1&A2&A3 # A0&A1&A3 # A0&A1&A2 # A0&A2&A3);
e = !(A1&A3 # A0&A2&A3 # A0&A2&A3);
f = !(A0&A1&A2 # A1&A2&A3 # A0&A1&A2 # A0&A1&A2 # A0&A2&A3 # A0&A2&A3);
g = !(A0&A1&A2 # A0&A1 # A1&A3 # A1&A2 # A0&A2);
dp = !(A0&A1 # A0&A2);
inf = !(A0&A1&A2&A3);
sup = !(A0&A1&A2&A3);

```

Finalmente, las salidas del contador se llevan a un DAC, implementado igual que el otro, según las especificaciones del fabricante. Como sólo se utilizan cuatro entradas, hay que llevar las cuatro de mayor peso a masa.

He aproximado R_{ref1} y R_1 a $10k\Omega$ y 4700Ω , respectivamente, para que me den valores adecuados para las tensiones de salida del segundo DAC.

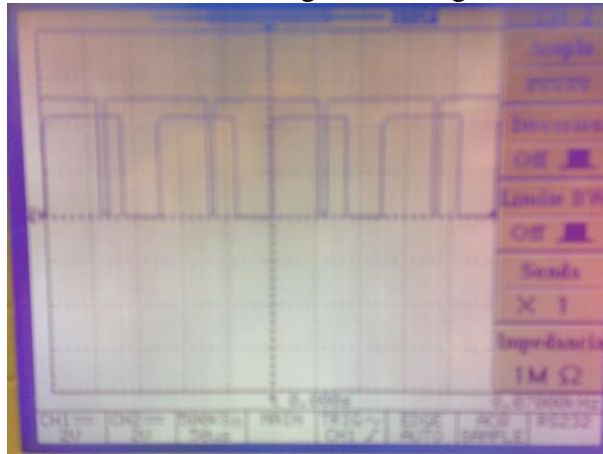
Por otro lado es necesario emplear un sumador inversor para obtener V_{ref2} y V_x , ya que la tensión de salida que aporta el primer DAC es negativa. Así, como he dado a R_2 un valor de 4700Ω , V_{ref2} y V_x estarán en un rango entre $0V$ y $140mV$.

V_{ref2} y V_x tienen que ser iguales, porque si no se producirían efectos como que a volumen 0 la salida del segundo DAC sería distinta de $0V$, y eso es incorrecto. Así se consigue una proporción correcta y lineal de la variación en la salida. Además, aíslalo V_x de V_{ref2} mediante un seguidor para evitar que se vean afectadas sus corrientes.

Medidas realizadas analizando los resultados

Las medidas tomadas de muestran a continuación:

- *Tiempo de asentamiento del DAC*: Para esta medición ha de realizarse el montaje del subsistema de salida, sustituyendo las salidas del buffer por las salidas de un contador de 8 bits (implementado en este caso con 2 contadores de 4 bits HC193). De esta manera se aplica una señal cuadrada a la entrada de up del contador de menor peso y se mide la señal a la salida del DAC. El tiempo de asentamiento obtenido es de $0,5\mu s$.
- *Tiempo de conversión del ADC*: Este tiempo se calcula observando en una misma gráfica las señales de WR e INTR del ADC, como en la siguiente imagen:



Así llegamos a obtener un valor de $90\mu s$ para el tiempo pedido.

- *Ancho de banda de los filtros*: Aislado los filtros del resto del circuito se miden las salidas, de tal manera que partiendo de un nivel mínimo de frecuencia se va aumentando. Cuando la señal se ve atenuada en un 70% respecto a la inicial (es decir, se ve dividida por $2^{1/2}$, o atenuada 3dB) encontramos el polo que marca el límite del ancho de banda. En la medición conseguimos un ancho de banda de 4,3kHz.
- *Ganancia del amplificador de instrumentación*: Como se he señalado anteriormente, la ganancia teórica del amplificador es de 42,66. Ahora en la práctica, si introducimos una señal sinusoidal y medimos en la entrada y la salida, obtenemos una ganancia de 40,89, que se aproxima bastante a la teórica.
- *Ganancia del amplificador de potencia*: Para esta medida es necesario sustituir el altavoz de la salida del amplificador por una resistencia, y ya que la resistencia interna del altavoz es de 8Ω , coloco el valor comercial más próximo: 8.2Ω . De esta manera puedo medir la salida del amplificador al introducir una señal a la entrada, obteniendo una ganancia de 20,36. Esto era de esperar, pues había realizado el montaje del amplificador para el cual el fabricante señalaba que la ganancia era de 20.

Otras medidas de interés pueden ser:

- Señal de reloj: $T_H = 67\mu s$, $T_L = 33\mu s$, $f = 10kHz$. Aquí se puede comprobar que la frecuencia es suficientemente grande para poder recuperar en la salida la señal que obtuvimos en la entrada.
- Rango de valores de V_{ref} y V_x del DAC: $0 \leq V_{ref} \leq 140mV$. Es importante conocer este valor y ajustarlo para evitar que sature el amplificador de potencia. Por otro lado, observo también que la salida del DAC está comprendida entre los valores de -0,6v y 0,9v.
- Para que el amplificador de potencia no sature: $-1,8 \leq V_S \leq 1,9V$. La salida no debe sobrepasar estos umbrales de tensión para que se reproduzca correctamente la señal.

Conclusiones y posibles mejoras

Tras terminar el montaje de la práctica y realizar las diversas pruebas, no he conseguido eliminar todo el ruido del circuito. Una de las posibles soluciones para conseguirlo era la de separar las masas analógica y digital, pero no dio resultado. Pasar el circuito a PCB seguramente produciría una disminución del ruido

Como mejora podría introducirse una interrupción de la grabación con un pulsador para reproducir únicamente hasta el punto marcado, lo que implicaría estudiar más detenidamente la programación de la PAL; o también se podría trabajar con un mayor ancho de banda en el circuito para mejorar la calidad del sonido, reajustando el periodo del reloj, la frecuencia del reloj del ADC y el ancho de banda de los filtros, lo que provocaría un menor tiempo de grabación, ya que se llena antes la memoria.

Bibliografía

La bibliografía empleada en la práctica consta de las hojas de características de los componentes empleados, que son expuestas en las páginas que vienen a continuación.