

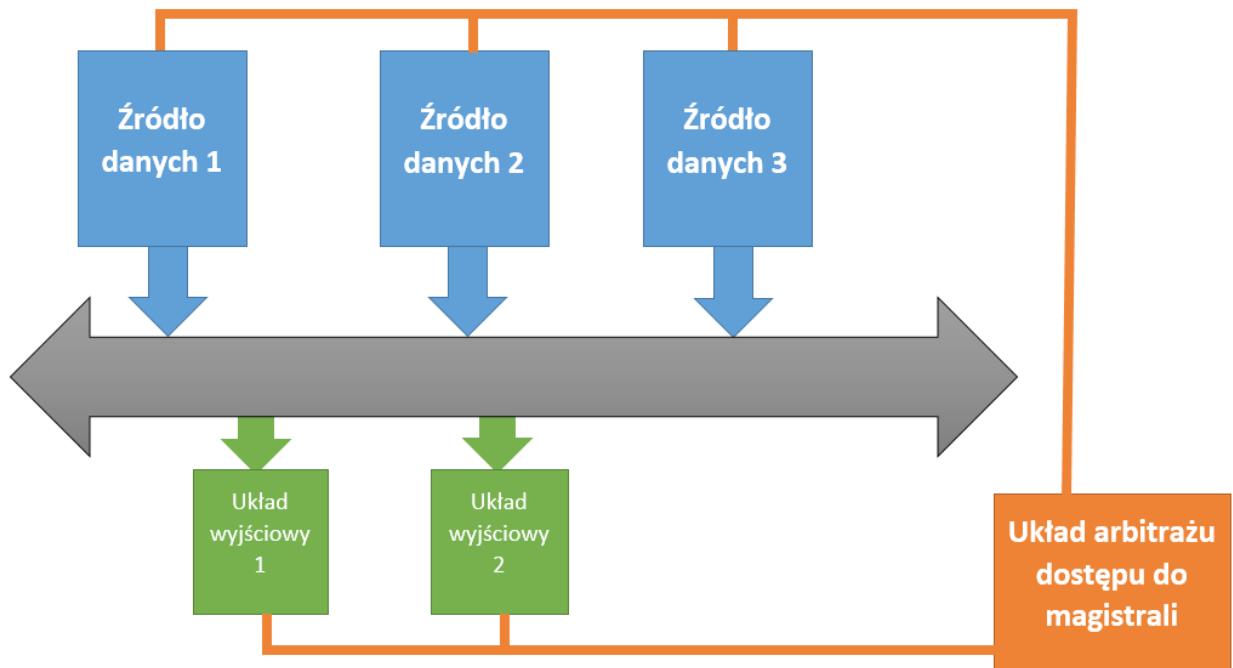
## Jednostka arytmetyczno-logiczna.

### 1. Wiadomości.

- podstawowe bramki logiczne, multipleksery, demultipleksery, bufor trójstanowe,
- komparator cyfrowy,
- sumator cyfrowy,
- idea jednostki arytmetyczno-logicznej.

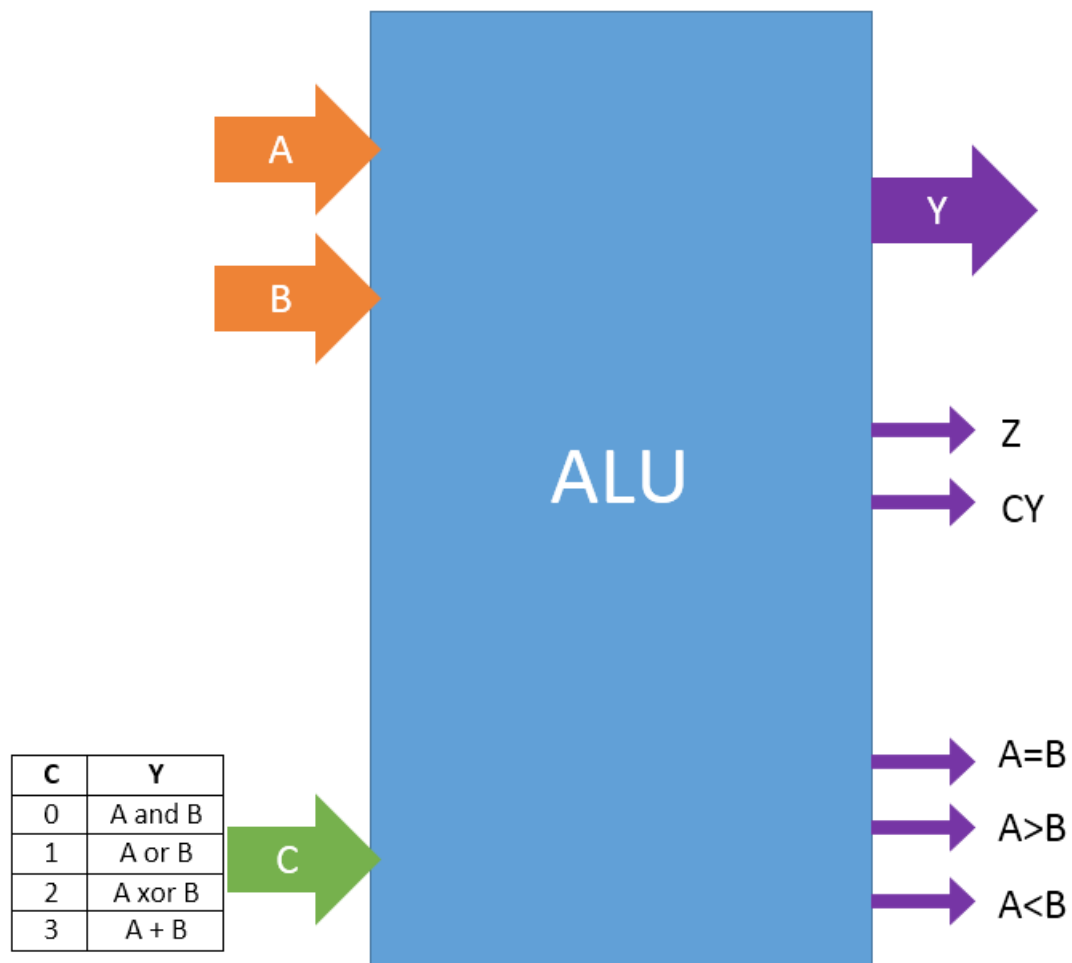
### 2. Wykonanie ćwiczenia.

- Zapoznać się z programem do symulacji układów cyfrowych.
- Wykonać projekt układu 4 bitowej magistrali cyfrowej z czterema źródłami wyjściowymi danych (np. klawiatura) oraz dwoma układami wejściowym (np. wyświetlacze). System powinien też zawierać układ arbitrażu dostępu do magistrali, jak pokazano na schemacie blokowym.



*Schemat blokowy magistrali danych.*

- Wykonać projekt 4 bitowej jednostki arytmetyczno-logicznej o następujących funkcjach:
  - $Y=A \text{ and } B$
  - $Y=A \text{ or } B$
  - $Y=A \text{ xor } B$
  - $Y=A+B$
  - permanentny komparator liczb A i B
  - bity flagi Z (wynikiem jest zero) oraz CY (przeniesienie z następującej pozycji)



*Schemat blokowy jednostki arytmetyczno logicznej (ALU).*

### 3. Sprawozdanie.

- Opisać elementy wykorzystane w projektach.
- Zamieścić schematy oraz opisy wykonanych projektów.