

Problema 1

Sea un computador superescalar capaz de decodificar 2inst/c, emitir 2inst/c, escribir 2inst/c en los registros correspondientes y retirar 2 inst/c. Dispone de buffer de reorden con número de entradas suficiente, la emisión (ejecución) puede ser desordenada y la finalización ordenada. El siguiente fragmento de programa aplica un filtro lineal sobre un vector A y almacena el resultado en un vector B:

```
for (i = 1; i < 100; i = i +1) //99 iteraciones !!
{
    b[i] = coef*a[i-1] + a[i] ;
}
```

El compilador lo traduce al siguiente código:

```
; r1 almacena la dirección de a
; r2 almacena la dirección de b
addi r3,r1,#800 ; condicion de final
addi r1,r1,#8 ; inicialización de los indices
addi r2,r2,#8 ;
ld f0,coef ; cargar coeficiente
loop: ld f2,-8(r1) ; cargar a[i-1]
ld f4,0(r1) ; cargar a[i]
muld f8,f2,f0 ; a[i-1]*coef
addd f4,f8,f4 ; a[i-1]*coef + a[i]
sd 0(r2),f4 ; almacenar b[i]
addi r1,r1,#8 ; incrementar indices
addi r2,r2,#8
slt r4,r1,r3
bnez r4,loop
```

Se dispone de las siguientes unidades segmentadas: 2 FP mul/div (4c), 2 FP add (2c), 2 ALU int (1) y 2 load/store (2). Se dispone de un predictor de saltos estático que predice como tomados los saltos hacia atrás y como no tomados los saltos hacia adelante.

a) Planificar las instrucciones en la tabla 1

inst	IF	ID/ISS	EX	ROB	WB	renombrado en el ROB

b) Desenrollar el bucle para obtener 3 copias del cuerpo (haciendo especial hincapié en **eliminar los cálculos redundantes**). Planificarlo asumiendo las latencias anteriores Nota: Las instrucciones de salto no pueden lanzarse a ejecución junto con una instrucción posterior a este.

c) Calcular la ganancia de velocidad de b) respecto de a)