

# Arquitectura e Ingeniería de Computadores

## Ejercicio Tema 7

Tenemos un multiprocesador con 3 procesadores con caché local totalmente asociativa y con una política de reemplazo LRU, conectados a través de un bus cuya coherencia se maneja mediante protocolo de sondeo tipo Illinois. El estado inicial, tanto de las memorias caché como de la principal es el siguiente:

Caché 1			Caché 2			Caché 3			Memoria Principal			
Dir.	Dat.	Est.	Dir.	Dat.	Est.	Dir.	Dat.	Est.	@1	5	@4	2
@1	2	I	@3	7	E	@2	2	S	@2	2	@5	10
@2	2	S	@6	0	I	@6	-1	M	@3	7	@6	0

**NOTA:** suponemos que la menos utilizada recientemente en el estado inicial es la primera.

Indicar cómo evoluciona el estado de las memorias caché y principal al efectuar las siguientes instrucciones:

```
rd1(@6)
rd3(@1)
wr3(@2, 11)
rd2(@3)
wr3(@1, 99)
rd2(@2)
```

### **SOLUCIÓN:**

rd1(@6)

Fallo de lectura: reemplazamos la primera entrada por la línea @6 de la caché 3, como shared. Como estaba marcada como modificada, la guardamos en memoria y marcamos como compartida.

Caché 1			Caché 2			Caché 3			Memoria Principal			
Dir.	Dat.	Est.	Dir.	Dat.	Est.	Dir.	Dat.	Est.	@1	5	@4	2
@6	-1	S	@3	7	E	@2	2	S	@2	2	@5	10
@2	2	S	@6	0	I	@6	-1	S	@3	7	@6	0

rd3(@1)

Fallo de lectura: leemos la línea @1 desde la memoria principal con exclusividad.

Caché 1			Caché 2			Caché 3			Memoria Principal			
Dir.	Dat.	Est.	Dir.	Dat.	Est.	Dir.	Dat.	Est.	@1	5	@4	2
@6	-1	S	@3	7	E	@1	5	E	@2	99	@5	10
@2	2	S	@6	0	I	@6	-1	S	@3	7	@6	0

wr3(@2, 11)

Fallo de escritura: obtenemos la línea de caché de la caché 1 y nos la quedamos como modificada, dejando la línea fuente en la caché 1 como inválida.

Caché 1			Caché 2			Caché 3			Memoria Principal			
Dir.	Dat.	Est.	Dir.	Dat.	Est.	Dir.	Dat.	Est.	@1	5	@4	2
@6	-1	S	@3	7	E	@1	5	E	@2	2	@5	10
@2	2	I	@6	0	I	@2	11	M	@3	7	@6	0

rd2(@3)

Acierto de lectura, la línea está en la caché y es válida (en este caso, exclusiva).

wr3(#1, 99)

Acierto de escritura: como es exclusiva, tan sólo marcamos la línea como modificada.

Caché 1			Caché 2			Caché 3			Memoria Principal			
Dir.	Dat.	Est.	Dir.	Dat.	Est.	Dir.	Dat.	Est.	@1	5	@4	2
@6	-1	S	@3	7	E	@1	99	M	@2	2	@5	10
@2	2	I	@6	0	I	@2	11	M	@3	7	@6	0

rd2(@2)

Error de lectura: obtenemos la línea de caché de la caché 3 marcándola como compartida. Como la línea original en caché 3 está modificada, se almacena en memoria principal y pasa a compartida también.

Caché 1			Caché 2			Caché 3			Memoria Principal			
Dir.	Dat.	Est.	Dir.	Dat.	Est.	Dir.	Dat.	Est.	@1	5	@4	2
@6	-1	S	@3	7	E	@1	99	M	@2	11	@5	10
@2	2	I	@2	11	M	@2	11	M	@3	7	@6	0