



دانشگاه مهندسی برق

تمرین درس کنترل دیجیتال

نیمسال دوم : ۱۴۰۲-۱۴۰۳

استاد درس : دکتر طالبی



دانشگاه صنعتی امیرکبیر

## ۱ بخش اجباری

## سوال اول

(تبدیل ستاره SFG) در سیستم نمونه برداری شده شکل زیر تنها با استفاده از روش مدل گذر سیگنال ،  $C(z)$  و  $C(s)$  را بدست آورید.

## سوال دوم

(گسسته سازی (انتگرال عددی)) تابع تبدیل زیر یک سیستم lead می باشد که برای افزایش  $60^\circ$  در فاز  $\phi$  و در  $\omega_1 = 3 \text{ rad/s}$  طراحی شده شده است. این تابع تبدیل را با دو روش Forward و Backward گسسته سازی کنید مقدار پسفازی را در  $T = 0.25 \text{ s}$  ،  $\omega_1 = 3$  بدست آورید و با مقدار اصلی مقایسه کنید.

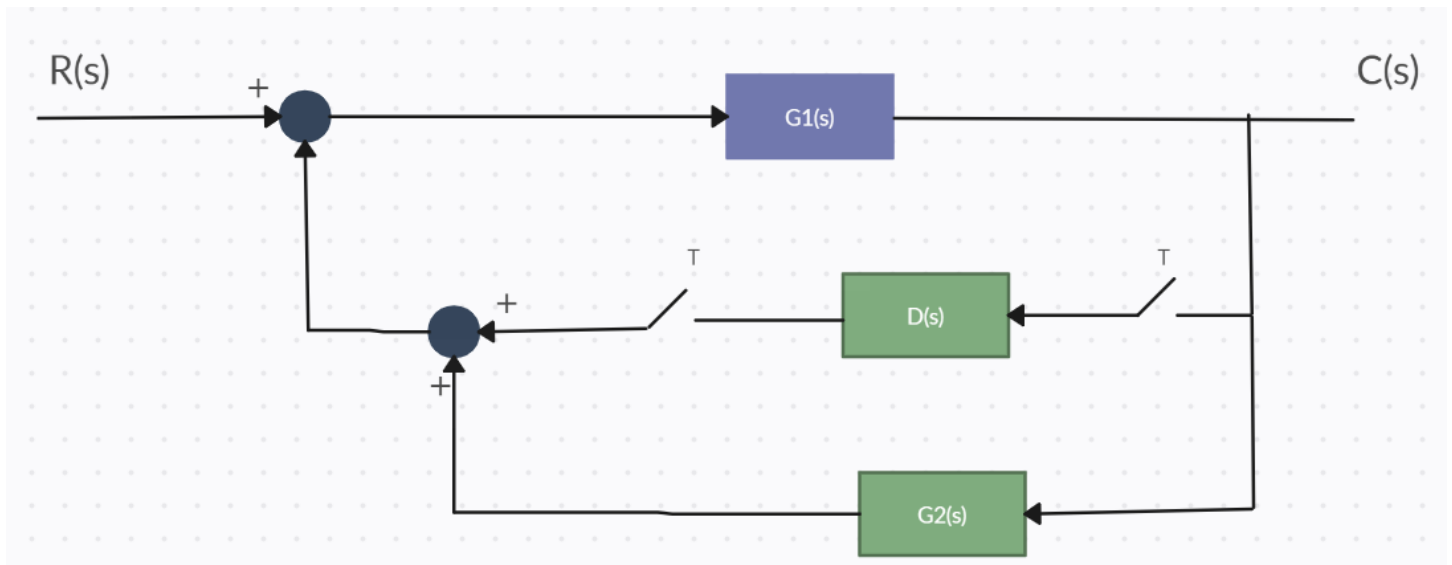
$$H(s) = \frac{s+1}{0.1s+1}$$

## سوال سوم

(گسسته سازی (انتگرال عددی)) سوال قبل را به روش Tustin with prewarping و فرکانس Prewarping برابر  $\omega_{pw} = 3 \text{ rad/s}$  بدست آوردید. نتایج را با سوال قبل مقایسه کنید.

## سوال چهارم

(گسسته سازی (تطبیق صفر و قطب)) سوال دوم را به روش تطبیق قطب و صفر حل کنید و با نتایج سوالات دوم و سوم مقایسه کنید



شکل ۱: شکل سوال اول

## سوال پنجم

(گسسته سازی فضای حالت) معادل گسسته سیستم با معادلات حالت زیر را پیدا کنید. از نگهدار مرتبه صفر استفاده کنید.

$$\begin{aligned}\dot{x}(t) &= Ax(t) + Be(t) \\ y(t) &= Cx(t)\end{aligned}$$

$$A = \begin{pmatrix} 0 & 1 \\ -1 & -1 \end{pmatrix}, B = \begin{pmatrix} 0 \\ 1 \end{pmatrix}, C = \begin{pmatrix} 1 & 0 \end{pmatrix}$$

## سوال ششم

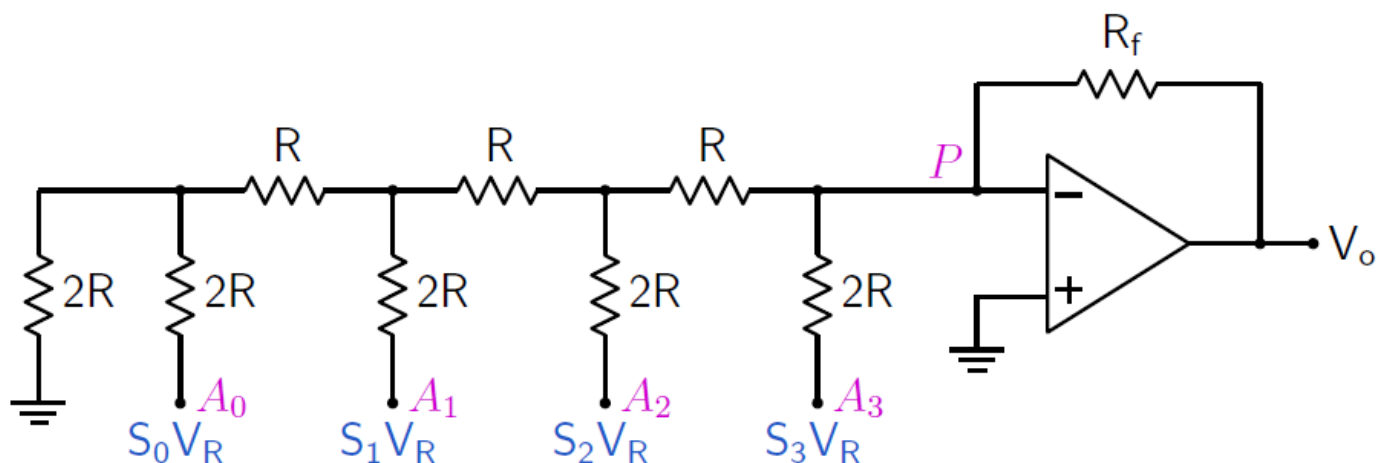
(گسسته سازی فضای حالت) معادله زیر شکل کلی فضای حالت را نشان می‌دهد. با استفاده از آن شکل کلی فضای حالت گسسته سازی شده به روش دو خطی (bilinear) را بدست آورید.

$$\begin{aligned}\dot{x}(t) &= Ax(t) + Be(t) \\ y(t) &= Cx(t) + D\end{aligned}$$

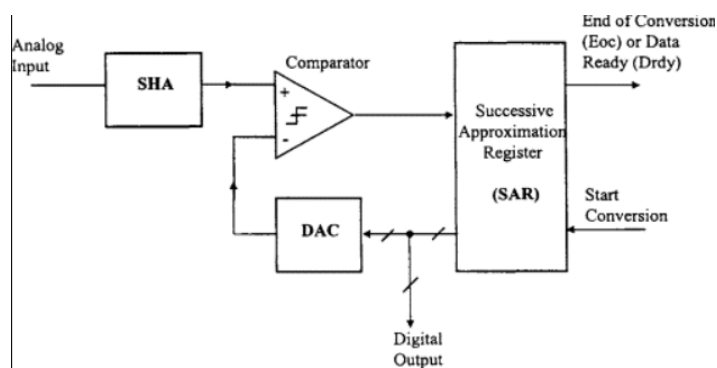
## ۲ بخش امتیازی

## سوال هفتم

(مدارات تبدیل آنالوگ و دیجیتال) (R-2R Ladder) در مدار نشان داده شده در شکل  $R = R_f = 10K\Omega$  و  $V_R = 5V$  عدد دیجیتال توسط متغیرهای  $S_0, S_1, S_2$  و  $S_3$  نشان داده شده است که در آن  $S_3$  نقش پر ارزش ترین بیت را دارد. ولتاژی که در نقطه  $A_k$  قرار دارد همان  $V_R$  است. هر گاه  $S_k = 1$  باشد و در غیر این صورت 0 ولت می باشد. اگر  $S_1 = 1$  باشد و سایر بیت ها برابر صفر باشند. مطلوب است مقدار  $V_0$



شکل ۲: شکل سوال هفتم



شکل ۳: شکل سوال هشتم

### سوال هشتم

(مدارات تبدیل آنالوگ و دیجیتال) (SAR) ولتاژ ورودی در یک ADC هشت بیتی از نوع SAR برابر 13.478 ولت می باشد. ولتاژ رفرنس ADC نیز ۲۰ ولت می باشد. با استفاده از الگوریتم تبدیل عدد آنالوگ به دیجیتال در این نوع از ADC، مقدار عدد دیجیتال را بدست آورید.