



**INSTITUTO
FEDERAL**

Santa Catarina

Câmpus
São José

Somador BCD - 2 dígitos

DISPOSITIVOS LÓGICOS PROGRAMÁVEIS II (DLP029007)

Matheus ,Rhenzo Hideki Silva Kajikawa

20 de Setembro de 2023

Sumário

1. Descrição	3
2. Resolução	4
2.1. Diagramação	4
2.2. Implementação somador BCD	5
2.3. Comparação somador bin2bcd	5
3. Conclusão	5

1. Descrição

Muitos painéis de instrumentos usam o formato decimal codificado em binário (BCD), no qual 10 dígitos decimais são codificados usando 4 bits.

Durante uma operação de adição BCD, se a soma de um dígito exceder 9, 10 serão subtraídos do dígito atual e um carry será gerado para o próximo dígito.

Dessa forma, projete um somador BCD de 2 dígitos que tenha duas entradas de 8 bits, representando dois números BCD de 2 dígitos, e uma saída, que seja um número BCD de 3 dígitos (12 bits).

2. Resolução

2.1. Diagramação

Foram feitas 2 diagramações para o projeto. Uma com o enfoque no projeto maior , mostrando todos os componentes utilizados , já o segundo diagrama teve como objetivo mostrar o somador utilizado.

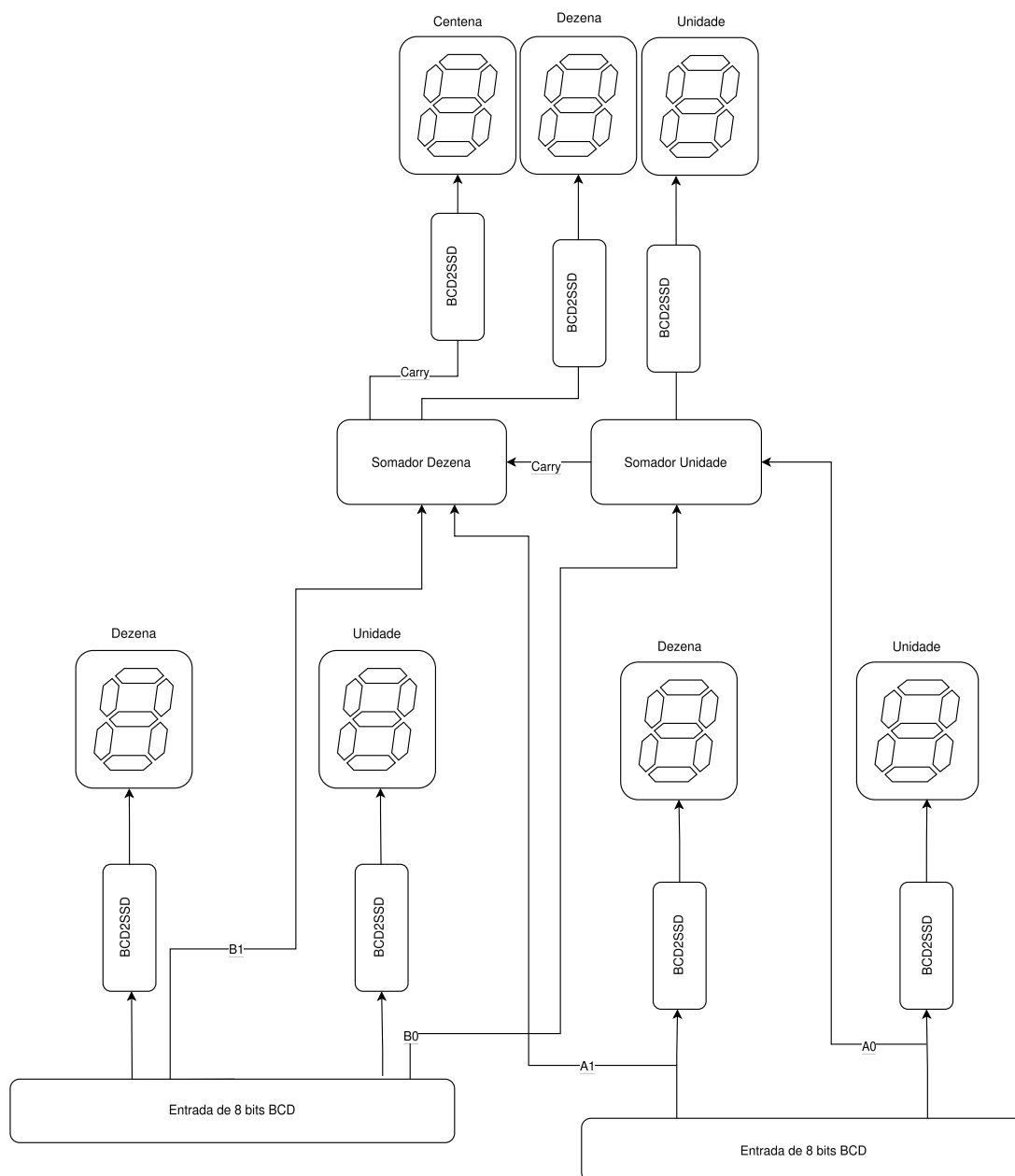


Figura 1: Esquemática do projeto completo

Fonte: Elaborada pelo autor

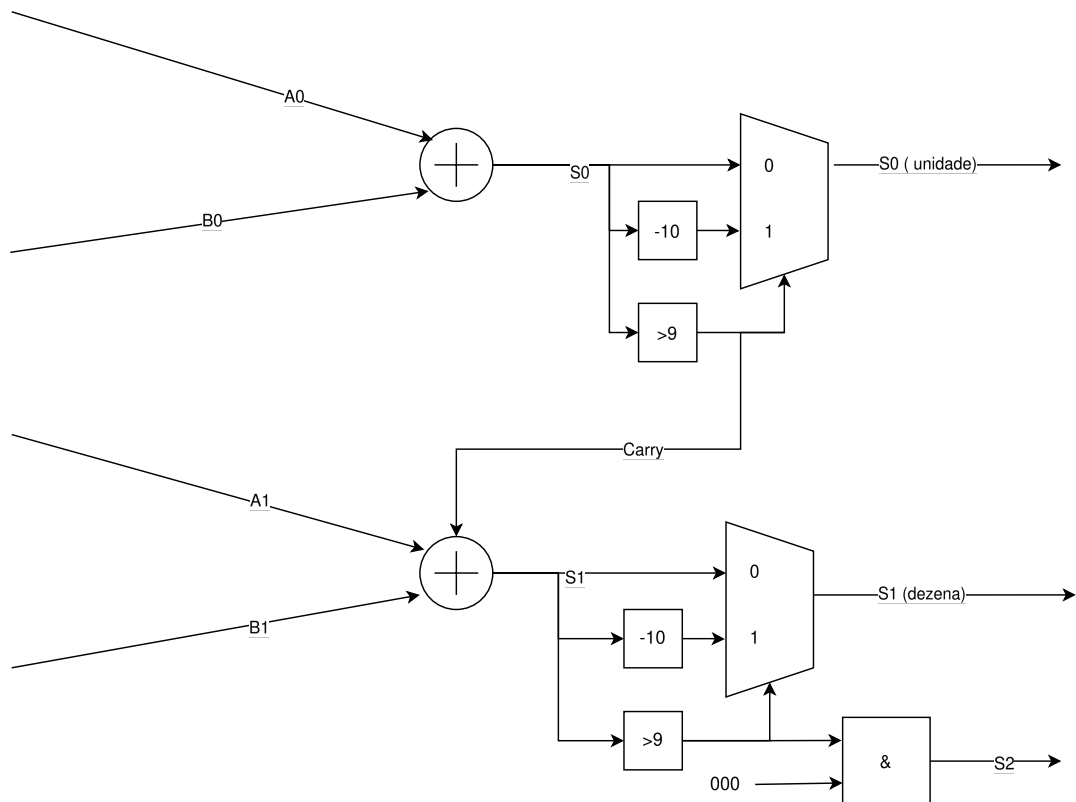


Figura 2: componente somador BCD

Fonte: Elaborada pelo autor

Nas figuras é possível visualizar a maior parte da elaboração da atividade.

A figura 1 demonstra como serão feitas as entradas e saída, por exemplo ambas as entradas são 8 bits utilizando BCD. Existem 2 pares de saídas que são representadas por displays de 7 segmentos para indicar quais valores foram inseridos na entrada, e após a soma existem 3 displays para mostrar o resultado da soma.

Na figura 2 pode ser ver o somador implementado para essa atividade, um somador BCD. Neste é possíveis observar a soma das unidades, uma verificação se existe ou não carry e paralelamente a soma das dezenas com um processo similar.

2.2. Implementação somador BCD

Resultados, .do, rtlviwer.

2.3. Comparação somador bin2bcd

Area da implementação

3. Conclusão