



**INSTITUTO  
FEDERAL**

Santa Catarina

---

Câmpus  
São José

## **Modificações Timer**

DISPOSITIVOS LÓGICOS PROGRAMÁVEIS II (DLP029007)

**Matheus Pires Salazar, Rhenzo Hideki Silva Kajikawa**

2 de abril de 2024

# Sumário

<b>1. Introdução .....</b>	<b>3</b>
<b>2. Resolução .....</b>	<b>4</b>
2.1. Adicionar o centesimo .....	4
2.2. Adicionar PLL .....	4
2.3. Modificar contadores para o BCD .....	5
2.4. Modificar para o LFSR .....	6
2.5. Comparativos .....	7
<b>3. Conclusão .....</b>	<b>7</b>

## **1. Introdução**

No relatório será apresentado o desenvolvimento de um relógio digital, utilizando diferentes metodos e evoluções do código, começando com um clock de 50MHz e posteriormente utilizando um PLL para a geração de um sinal de clock de 10 kHz.

## 2. Resolução

### 2.1. Adicionar o centesimo

A primeira parte do projeto foi a adição do centésimo de segundo. Inicialmente foi-se dado um código para ser adaptado. O código trabalhado tinha os contadores de segundos e de minutos.

Esta parte foi a adição do centésimo de segundo.

A visualização do rtl ficou da seguinte maneira:

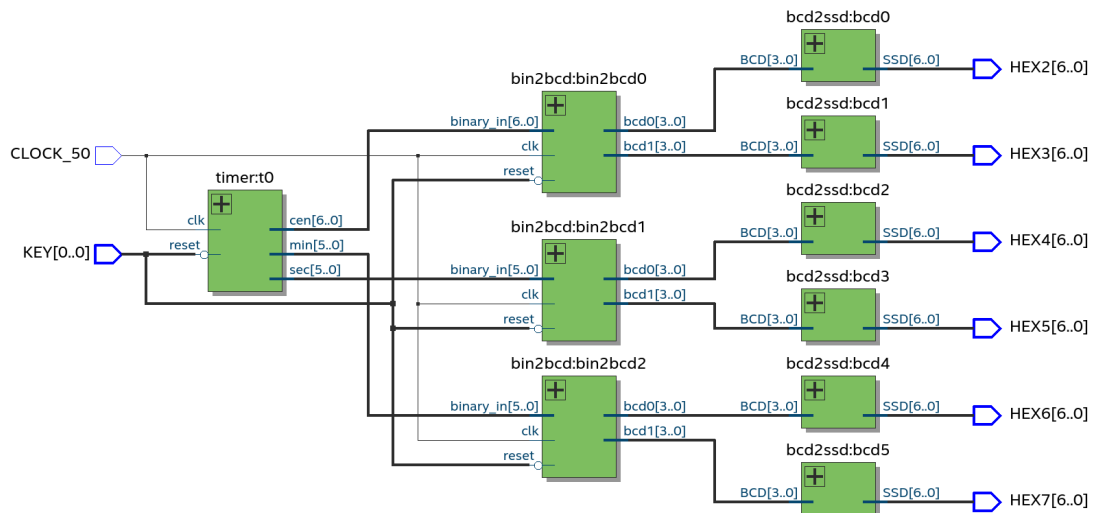


Figura 1: Fonte: Elaborada pelo autor

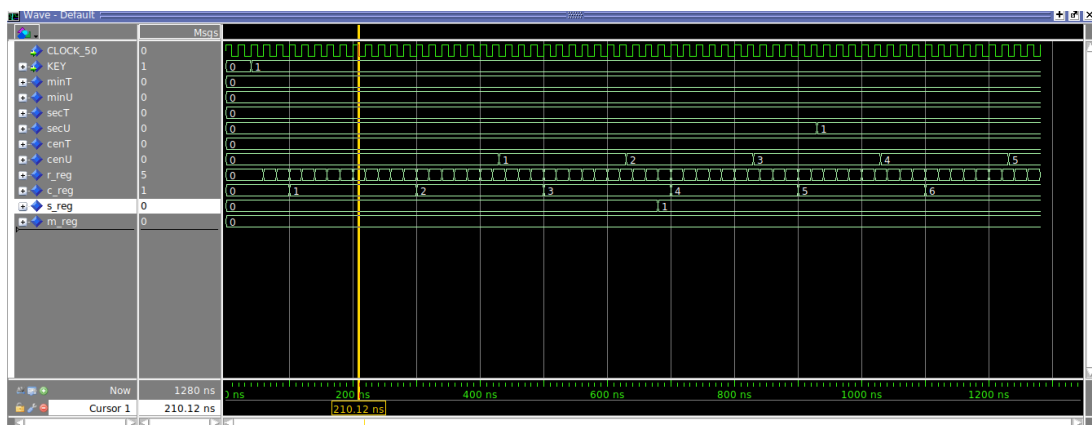


Figura 2: Fonte: Elaborada pelo autor

### 2.2. Adicionar PLL

A segunda parte do projeto foi a adição de um componente que converte de um clock de 50MHz para um de 10 KHz

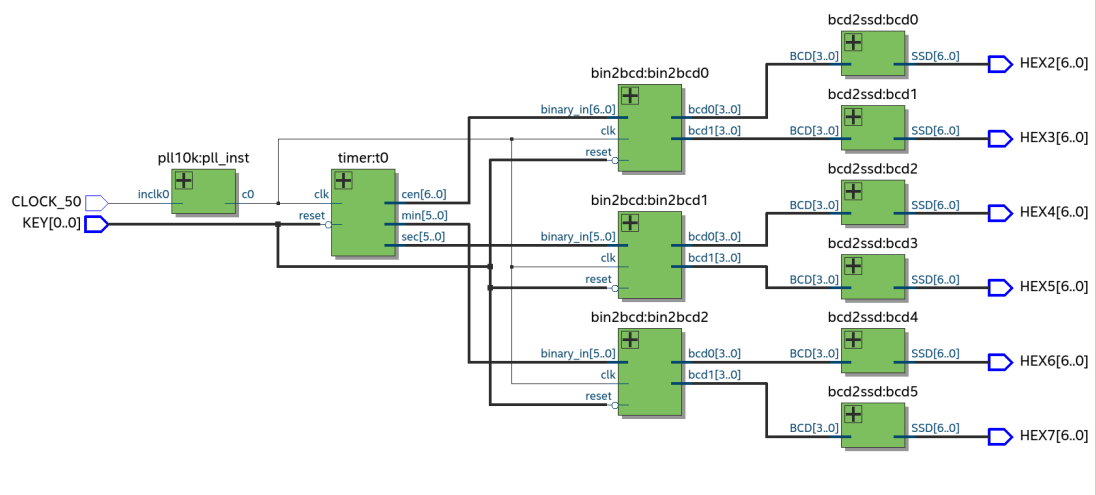


Figura 3: Fonte: Elaborada pelo autor

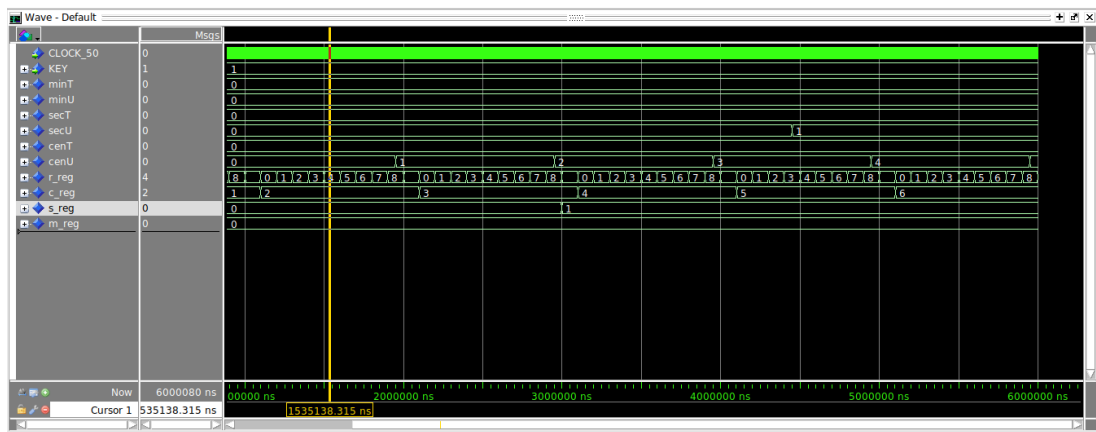


Figura 4: Fonte: Elaborada pelo autor

### 2.3. Modificar contadores para o BCD

A terceira parte do projeto foi a remoção dos conversores BCD e contando diretamente os valores em BCD

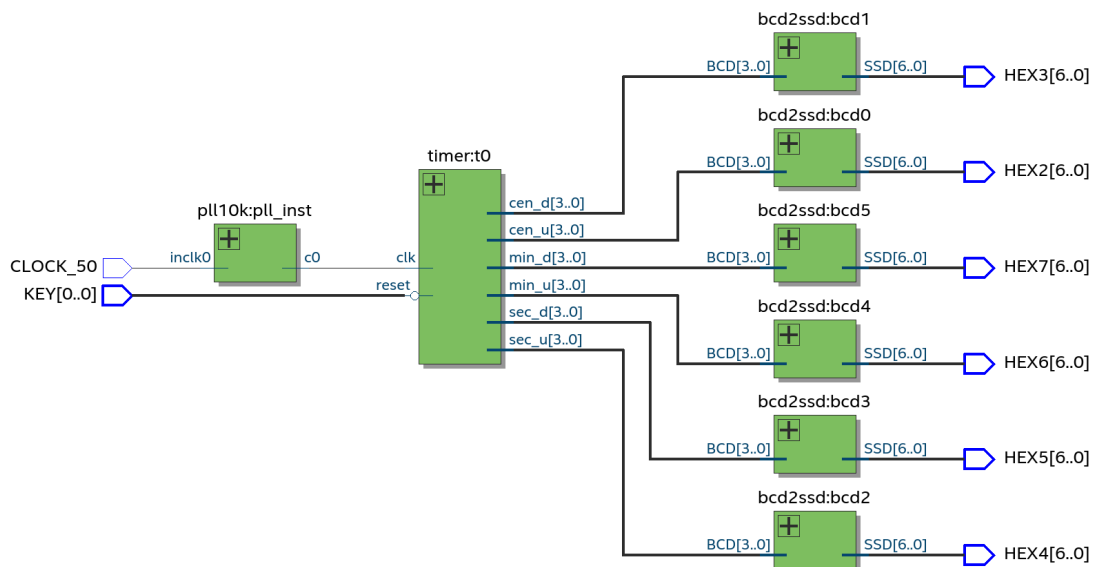


Figura 5: Fonte: Elaborada pelo autor

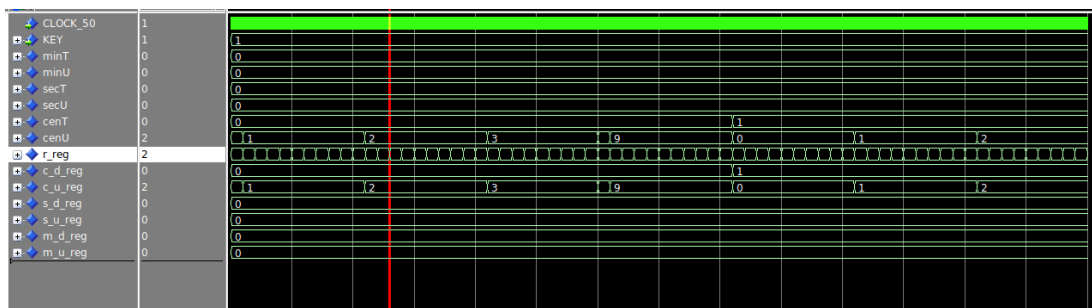


Figura 6: Fonte: Elaborada pelo autor

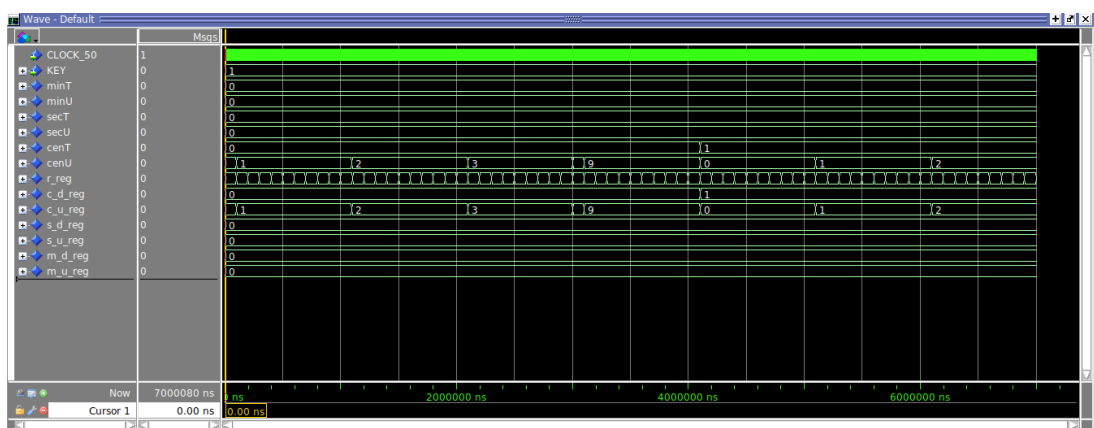


Figura 7: Fonte: Elaborada pelo autor

## 2.4. Modificar para o LFSR

A quarta parte é remover os contadores e substituí-los por LFSR

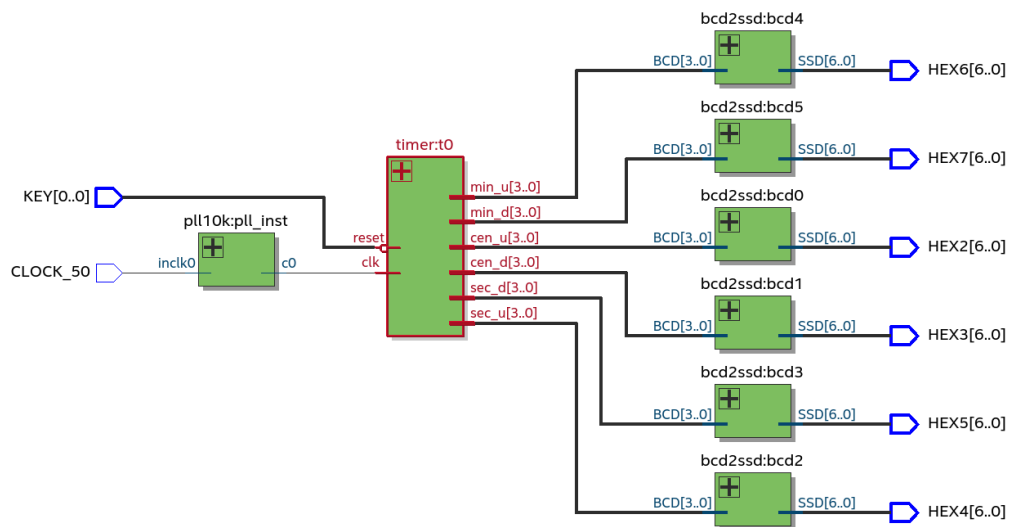


Figura 8: Fonte: Elaborada pelo autor

## 2.5. Comparativos

Como pedido, foi analisada as diferenças entre os resultados feitos nas diferentes partes.

	Binario	Binario	BCD	BCD
	50M	FreqGrupo	FreqGrupo	FreqGrupo LFSR
LE	262	249	86	73
Register	124	129	37	37

## 3. Conclusão

A partir da implementação das diferentes partes foi possível analisar a otimização dos sistemas.

A utilização e redução de elementos mostra diretamente como a otimização pode afetar o espaço ocupado pelo código.

A primeira etapa do Binario transicionando da primeira parte para a utilização do PLL reduziu a utilização de alguns elementos lógicos.

A transição da segunda parte para a terceira foi a maior otimização, evitar códigos que convertem binário para BCD economizaram vários elementos lógicos.

A terceira para quarta teve uma leve otimização, optando por não utilizar um contador convencional mas sim um contador LFSR.