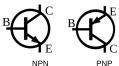
# Lógica RTL, DTL e TTL

Yuri Kaszubowski Lopes

UDESC

# RTL, DTL e TTL

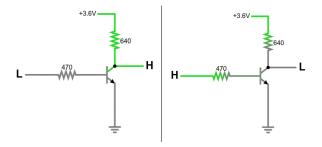
- RTL Resistor-Transistor Logic
- DTL Diode-Transistor Logic
- TTL: Transistor-Transistor Logic
- Em circuitos RTL, DTL e TTL, comumente:
   O lógico é representado por O Volts
   Mais precisamente, por uma conexão com o Terra (Ground, GND)
  - ▶ 1 lógico é representado por 5 Volts
- Utilização de transistores de junção bipolar



# Anotações

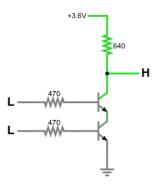
Anotações

# Porta NOT RTL



| Anotações |  |  |   |
|-----------|--|--|---|
|           |  |  | _ |
|           |  |  |   |
|           |  |  |   |
|           |  |  | _ |
|           |  |  |   |
|           |  |  |   |
|           |  |  | _ |
|           |  |  |   |

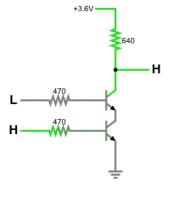
# Porta NAND RTL: LL



Anotações

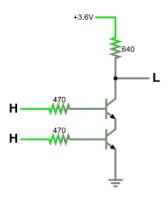
YKL (UDESC) TTL 4/42

# Porta NAND RTL: LH



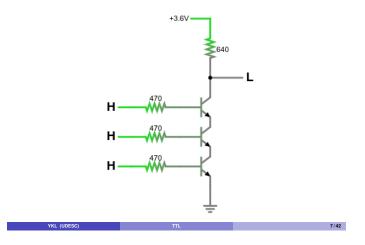
Anotações

Porta NAND RTL: HH



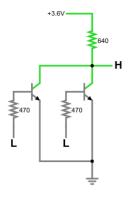
| Anotações |  |  |
|-----------|--|--|
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |

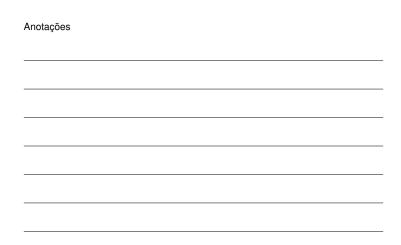
# Porta NAND RTL: 3 entradas



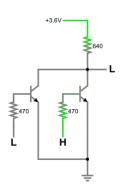
| Anotações |  |
|-----------|--|
|           |  |
|           |  |
|           |  |
|           |  |
|           |  |
|           |  |
|           |  |
|           |  |

# Porta NOR RTL: LL



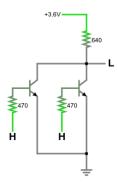


# Porta NOR RTL: LH



| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

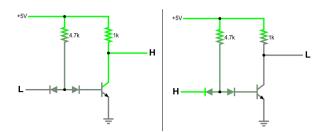
# Porta NOR RTL: LH



YKL (UDESC) TTL 10/4

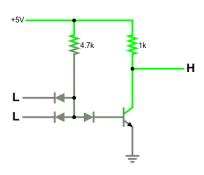
# Anotações

# Porta NOT DTL



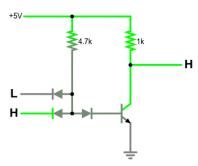
Anotações

# Porta NAND DTL: LL



| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

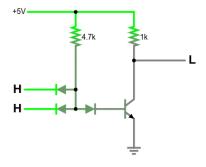
# Porta NAND DTL: LH



Anotações

YKL (UDESC) TTL 13/42

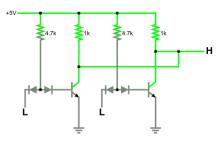
# Porta NAND DTL: HH



Anotações

YKL (UDESC) TTL 14/42

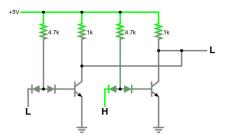
# Porta NOR DTL: LL



| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

YKL (UDESC) TTL 15/42

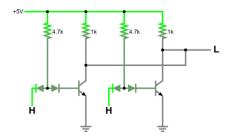
# Porta NOR DTL: LH



Anotações

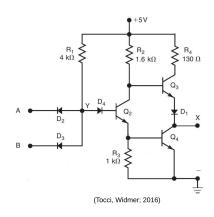
YKL (UDESC) TTL 16/42

# Porta NOR DTL: LH



Anotações

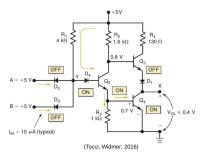
# Porta NAND TTL



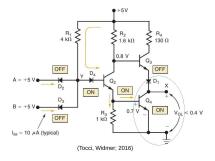
| notações |  |  |  |
|----------|--|--|--|
|          |  |  |  |
|          |  |  |  |
|          |  |  |  |
|          |  |  |  |
|          |  |  |  |
|          |  |  |  |
|          |  |  |  |
|          |  |  |  |
|          |  |  |  |

YKL (UDESC) TTL 18/

# Porta NAND TTL: Saída baixa



# Porta NAND TTL: Saída baixa

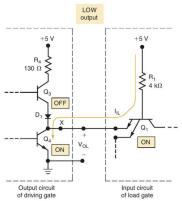


- Quando a saída é baixa (0 lógico) a porta atua como um dreno de corrente (current sink)
- Um componente conectado na saída X estará conectado ao Terra

# Anotações

Anotações

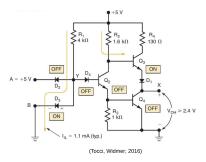
# Saída baixa: Encadeando Componentes



(Tocci, Widmer; 2016)

Anotações

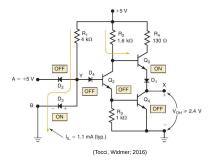
# Porta NAND TTL: Saída alta



VVI (IIDEC)

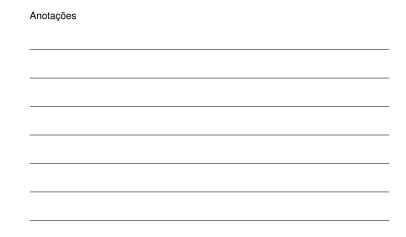
| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

# Porta NAND TTL: Saída alta

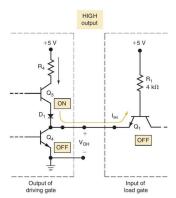


- Quando a saída é alta (1 lógico) a porta atua como uma fonte de corrente (current source)
- Qualquer coisa conectado na saída X recebe uma corrente  $I_{\it IH}$  que parte dos 5 V

YKL (UDESC) TTL 23/42



# Saída alta: Encadeando Componentes



(Tocci, Widmer; 2016)

| Anotações |  |  |
|-----------|--|--|
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |

# **Encadeando Componentes**

- No exemplo, a saída de uma porta lógica é utilizada para alimentar a entrada de outra porta lógica

  - Estamos encadeando os componentes

    Deve existir um limite para quantas portas podemos encadear!

    \* O nome desse limite é fan-out, ou fator de carga

    \* Fabricantes de circuitos integrados especificam o fan-out de seus componentes

| Anotações |  |  |
|-----------|--|--|
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |

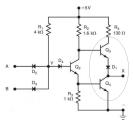
Anotações

### Outras portas

• Raciocínios similares podem ser usados para se criar portas NOR, NOT,

### Totem-Pole

- Os transistores  $Q_3$  e  $Q_4$  formam um **Totem-Pole** 
  - Conectam a saída a fonte, ou ao terra, dependendo do estado lógico do circuito



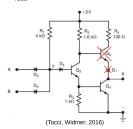
(Tocci, Widmer; 2016)

| Anotações |  |  |
|-----------|--|--|
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |

### Totem-Pole

- ullet Poderíamos nos livrar do transistor  $Q_3$  e do diodo  $D_1$ , desfazendo o Totem-Pole
- O circuito ainda funcionaria!
- Problemas?

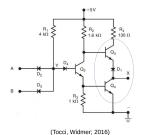
  - Quando a saída é 0 lógico: Está conectada com o terra
     Existirá também um caminho entre 5V e o terra que passa por um resistor de apenas 130Ω, <sup>5V</sup>/<sub>130Ω</sub> = ~ 40mA dissipados!



# Anotações

## Totem-Pole

- Durante as transições de 0 lógico para 1 lógico
   ➤ O tempo para Q₄ desligar (OFF) é maior do que o tempo que Q₃ demora para ligar (ON)
   ➤ Por um breve momento, Q₃ e Q₄ estão ligadas
   ★ Caminho para a corrente fluir entre os 5V e o terra passando por um resistor de apenas 130Ω



| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

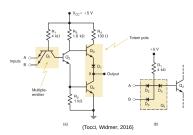
### Totem-Pole

- Durante as transições:
  - ► Temos um surto de corrente

    - Gera calor
       Queima de componente se mal projetado
       Gasto de tempo (para o circuito estabilizar)
       Desperdício de energia

| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

# Porta NAND TTL: Q1 emissor múltiplo



Anotações

- A entrada da porta NAND (Q<sub>1</sub>) é composta por uma junção de diodos
  - ► Chamado emissor múltiplo (multiple-emitter)
    ► É um transistor
- A entrada pode ter até 8 emissores (para uma porta NAND de 8 entradas)

| YKL (UDESC) | 31/42 |
|-------------|-------|

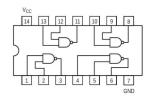
# CIs (circuitos integrados)s

- Existem Circuitos Integrados (CIs) TTL prontos no mercado
- A família de CIs TTL mais famosa é a 74
- Alguns exemplos:

  - 7400: Quatro portas NAND de duas entradas
    7402: Quatro portas NOR de duas entradas
    7404: Seis portas NOT
    7483: Full adder de 4 bits



# Exemplo 7400



# **GUARANTEED OPERATING RANGES**

| Symbol          | Parameter                              | Min  | Тур | Max  | Unit |
|-----------------|--|------|-----|------|------|
| Vcc             | Supply Voltage                         | 4.75 | 5.0 | 5.25 | ٧    |
| TA              | Operating Ambient<br>Temperature Range | 0    | 25  | 70   | ∘C   |
| I <sub>OH</sub> | Output Current - High                  |      |     | -0.4 | mA   |
| I <sub>OL</sub> | Output Current - Low                   |      |     | 8.0  | mA   |

| Anotações |      |      |
|-----------|------|------|
| 3         |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
| Anotações |      |      |
| ,         |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           |      |      |
|           | <br> | <br> |
|           |      |      |
|           |      |      |
|           |      |      |

### NANDS e NORS

- Estudamos a construção de NANDs e NORs
- Qual a importância?
  - ► NANDs e NORs são completos

  - Podemos implementar qualquer outra porta lógica através delas
     Pode não ser ótimo em número de componentes necessários
     \* Mas muitos circuitos integrados disponíveis no mercado disponibilizam apenas

Anotações

▶ Se você comprar um desses circuitos (em quantidade o suficiente), poderá montar qualquer porta

| VIVI (UDECO) | 04/4 |
|--------------|------|
|              |      |
|              |      |

### Exercícios

- Mostre como montar um AND, um OR e um NOT usando apenas:
  - Portas NAND
  - Portas NOR
  - ▶ Você pode precisar de mais de uma porta NAND/NOR para cada porta solicitada
  - Mostre através dos símbolos elétricos. Um exemplo de NOT feito com NANDS é dado a seguir



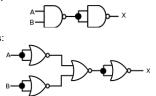
Considerando o AND, OR e NOT montados com portas NAND do exercícios anterior, mostre o esquema elétrico para esses componentes utilizando lógica TTL

### Alguns exemplos

AND com NANDs:



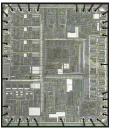
NAND com NORs:

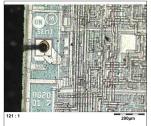


| Anotações |  |  |
|-----------|--|--|
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
| Anotações |  |  |
| 3         |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |
|           |  |  |

# CI: construção



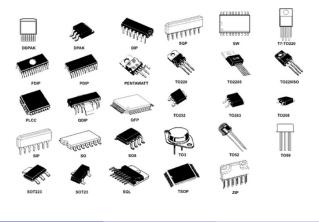




YKL (UDESC) TTL

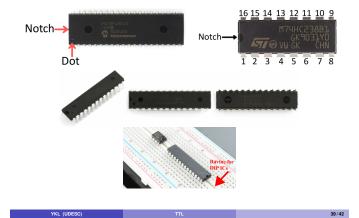
# Anotações

# CI: encapsulamento



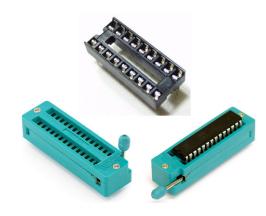
Anotações

# CI: DIP



| Allotações |  |  |
|------------|--|--|
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |
|            |  |  |

## CI: DIP



| YKL (UDESC) | 40/42 |
|-------------|-------|

| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

### Referências

- TOCCI, R.J.; MOSS, G.L.; WIDMER,N.S. **Digital Systems: Principles and Applications**. 12a ed, Prentice-Hall, 2016.
- TOCCI, R.J.; WIDMER, N.S. Sistemas digitais: princípios e aplicações. 11a ed, Prentice-Hall, 2011.
- RUGGIERO, M.; LOPES, V. da R. Cálculo numérico: aspectos teóricos e computacionais. Makron Books do Brasil, 1996.
- NULL, L.; LOBUR, J. Princípios Básicos de Arquitetura e Organização de Computadores. 2014. Bookman, 2009. ISBN 9788577807666.

| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |

| Anotações |  |  |  |
|-----------|--|--|--|
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |
|           |  |  |  |