



Microtecnología y  
Sistemas Embebidos

# Instituto Politécnico Nacional

## Centro de Investigación en Computación

Lenguajes de descripción de hardware

### Práctica 6 - Creación de un procesador NIOS II

PROFESOR:

M. EN C. OSVALDO ESPINOSA SOSA

POR:

ING. RICARDO ALDAIR TIRADO TORRES

CIUDAD DE MÉXICO, 7 DE JUNIO DE 2024

# Tabla de contenido

<b>1. Objetivos</b>	<b>2</b>
<b>2. Creación del NIOS II</b>	<b>3</b>
<b>3. Conclusiones</b>	<b>5</b>
<b>4. Anexos</b>	<b>6</b>
4.1. Descripciones del hardware . . . . .	6

# 1. Objetivos

- Entender el procedimiento para generar un procesador NIOS II, con la herramienta de *Platform Designer*.
- Implementar un puerto paralelo de I/O (PIO) en el procesador NIOS II.

## 2. Creación del NIOS II

### Actividad 1

Repetir el proceso de creación de un procesador NIOS II como el visto en clase, pero anexando un PIO (*Parallel I/O*) de 8 bits para manejar LEDs externos.

Siguiendo los pasos indicados en la presentación, se utiliza la herramienta *Platform Designer* para crear el procesador NIOS II. Como se observa en la Figura 1, a los contenidos del sistema se le agrega un PIO, con el objetivo de observar la salida en hardware. Al momento de generar el procesador, se crea una carpeta en la que se halla el NIOS II (ver Figura 2).

La visualización RTL, del procesador NIOS II, se muestra en la Figura 3. Ahora bien, realizando un acercamiento al módulo (ver Figura 4), se observa que dentro del procesador se tienen los contenidos agregados en el *Platform Designer*, como el módulo JTAG y el PIO.

En los Anexos se localiza la descripción del procesador NIOS II, que no es más que la instanciación del procesador en un proyecto previamente generado.

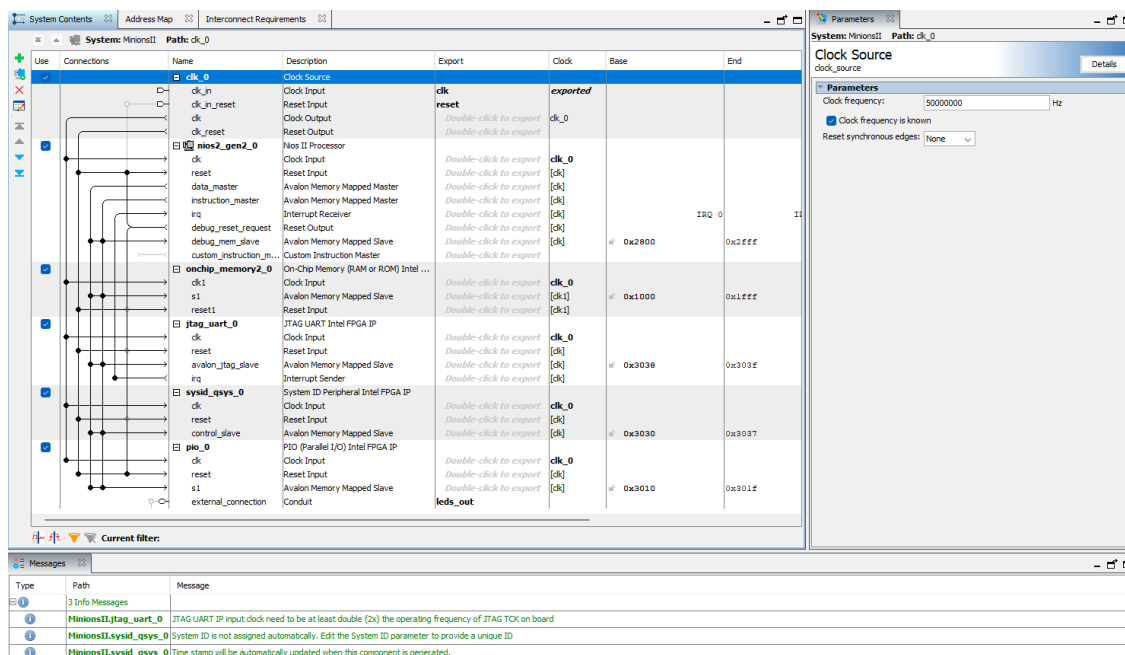


Figura 1: Vista del NIOS II desde el *Platform Designer*. Se muestran todos los contenidos agregados al procesador.

Proyectos > NiosII >

Buscar en NiosII

Nombre	Fecha de modificación	Tipo	Tamaño
.qsys_edit	06/06/2024 10:03 p. m.	Carpeta de archivos	
db	06/06/2024 11:39 p. m.	Carpeta de archivos	
incremental_db	06/06/2024 09:49 p. m.	Carpeta de archivos	
MinionsII	06/06/2024 10:03 p. m.	Carpeta de archivos	
output_files	06/06/2024 11:18 p. m.	Carpeta de archivos	
simulation	06/06/2024 09:49 p. m.	Carpeta de archivos	
software	06/06/2024 10:35 p. m.	Carpeta de archivos	
MinionsII.qsys	06/06/2024 10:03 p. m.	Archivo QSYS	39 KB
NiosII.v	06/06/2024 10:05 p. m.	Archivo V	1 KB

Figura 2: Generación de la carpeta en donde se almacena al procesador NIOS II.

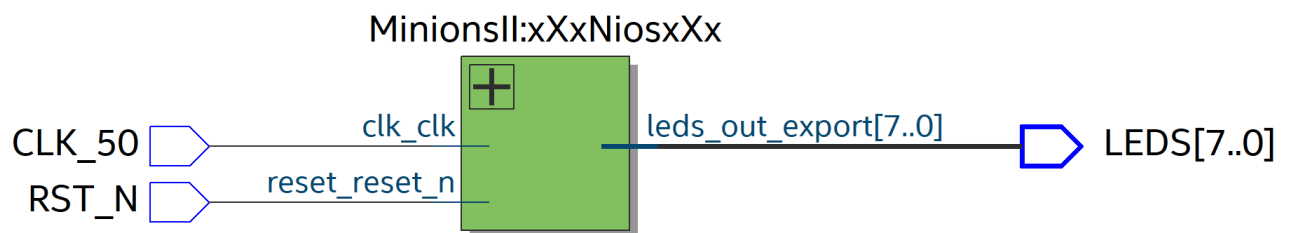


Figura 3: Diagrama RTL del procesador NIOS II.

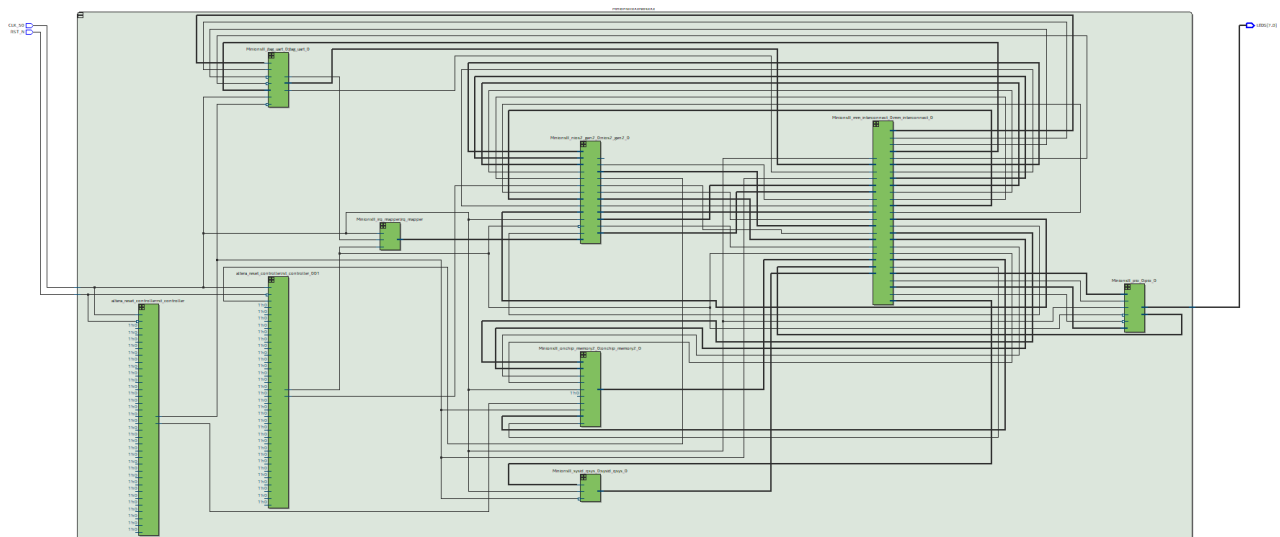


Figura 4: Diagrama RTL del procesador NIOS II (acercamiento).

### 3. Conclusiones

En conclusión, se implementó el procesador NIOS II de manera exitosa.

Utilizando el procedimiento de la presentación vista en clase para generar un NIOS II, se creó el procesador implementando los puertos paralelos I/O correspondientes. Para ello se empleó la herramienta de *Platform Designer*, agregando los contenidos mínimos necesarios para ejecutar el NIOS II.

Se asignaron los pines correspondientes en la placa de desarrollo para programar el dispositivo en una futura práctica.

En los Anexos se puede encontrar el código implementado.

## 4. Anexos

### 4.1. Descripciones del hardware

```
1 module NiosII(  
2     input      CLK_50, RST_N,  
3     output [7:0] LEDS  
4 );  
5  
6 MinionsII xXxNiosxXx(  
7     .clk_clk(CLK_50),  
8     .leds_out_export(LEDSD),  
9     .reset_reset_n(RST_N)  
10 );  
11  
12 endmodule
```

Programa 1: Instanciación del procesador NIOS II en el proyecto generado.