



Microtecnología y
Sistemas Embebidos

Instituto Politécnico Nacional

Centro de Investigación en Computación

Lenguajes de descripción de hardware

Práctica 3 - Circuitos secuenciales 1

PROFESOR:

M. EN C. OSVALDO ESPINOSA SOSA

POR:

ING. RICARDO ALDAIR TIRADO TORRES

CIUDAD DE MÉXICO, 11 DE ABRIL DE 2024

Tabla de contenido

1. Objetivos	2
2. Conclusiones	3

1. Objetivos

- Comprender la operación e implementación de circuitos secuenciales importantes como el flip-flop tipo D y el contador, así como sus variantes.
- Diferenciar la implementación de un *reset* asíncrono de uno síncrono en dos flip-flop tipo D utilizando el visor RTL.
- Aprender a describir un contador con múltiples terminales de control, como el *reset* asíncrono, *clock enable* (habilitador de la señal de reloj), carga de datos y sentido del conteo, además de la generación de un tope a este mismo conteo.

2. Conclusiones

En conclusión, se implementaron los 4 circuitos en lenguaje Verilog de manera exitosa.

Para el desplazador lógico, se implementó utilizando concatenaciones en lugar de utilizar los operadores específicos “«” y “»”, por lo que se entendió a profundidad el funcionamiento de este modulo.

Para el multiplexor, se implementó su descripción de dos formas, observando que con la estructura *case* se generó un multiplexor, mientras que con la estructura *if-else* se generaron otros elementos lógicos, como comparadores y multiplexores de menor tamaño.

Para la memoria ROM, se observó que este modulo se implementa de manera similar a un decodificador, diferenciándose en el tamaño, ya que la memoria puede tener cualquier tamaño.

Para el buffer tri-estado, con la herramienta de *Chip Planner*, se entendió como es que el entorno asignó el modulo al bloque de entradas y salidas, ya que en ese lugar se utilizan buffers para intercambiar el funcionamiento de los puertos entre entrada y salida.

En general, comprendió como es que operan dichos circuitos combinatorios y como es que se implementan en el visor RTL. Se comprobó su funcionamiento utilizando las simulaciones de forma de onda en ModelSim y se asignaron los pines correspondientes en la placa de desarrollo para programar el dispositivo y realizar las pruebas pertinentes en hardware.

En los Anexos se pueden encontrar los códigos implementados junto con sus respectivos bancos de pruebas.