

Roteiro do experimento 4 de Sistemas Digitais Experimental

Introdução

O quarto experimento da disciplina de Sistemas Digitais Experimental está relacionado aos circuitos digitais sequenciais, principalmente contadores assíncronos.

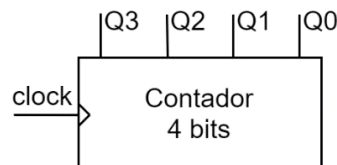
Objetivos

Este experimento tem como objetivos familiarizar os alunos com o funcionamento dos contadores, decodificadores para displays de 7 segmentos e displays de 7 segmentos.

Fundamentação

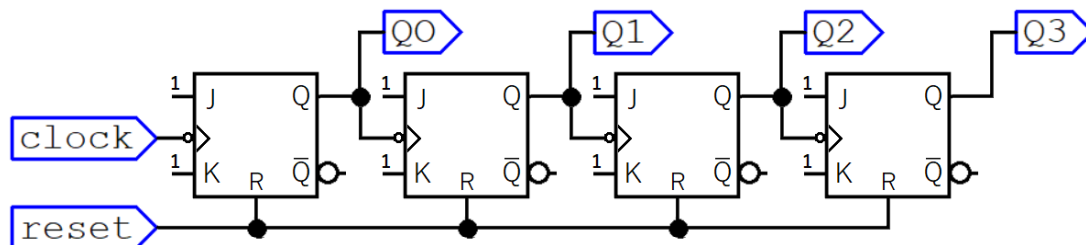
Os circuitos digitais responsáveis por contar o número de transições de um sinal são chamados de contadores. Os contadores são construídos com flip-flops, e o arranjo destes flip-flops define o tipo do contador, que pode ser síncrono ou assíncrono.

Os contadores possuem uma entrada de contagem, que normalmente é a entrada de clock, e “n” saídas, cujo valor binário representa a saída atual do contador, veja a **Erro! Fonte de referência não encontrada.** a seguir, onde é apresentado um contador de 4 bits.



Contador de 4 bits.

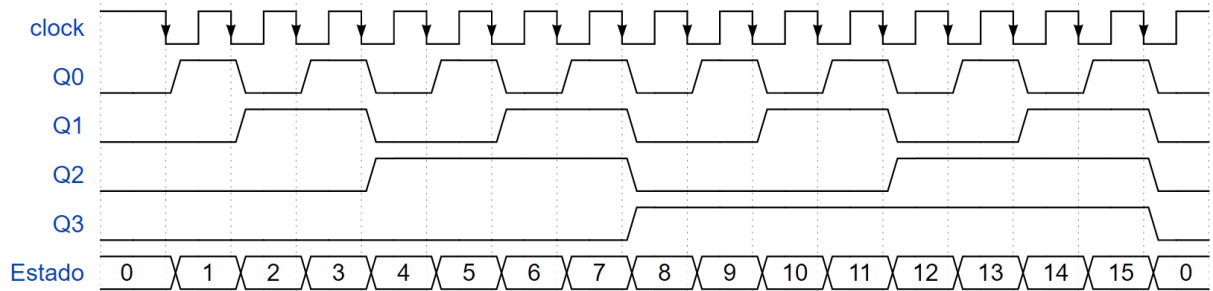
Contadores assíncronos crescentes por exemplo, são o tipo mais simples de contador, onde um conjunto de flip-flops JK são arranjados de forma que a saída de um sirva de clock para o próximo. As entradas J e K são fixas em nível lógico 1, veja a figura a seguir para um exemplo de 4 bits.



Circuito de um contador assíncrono crescente.

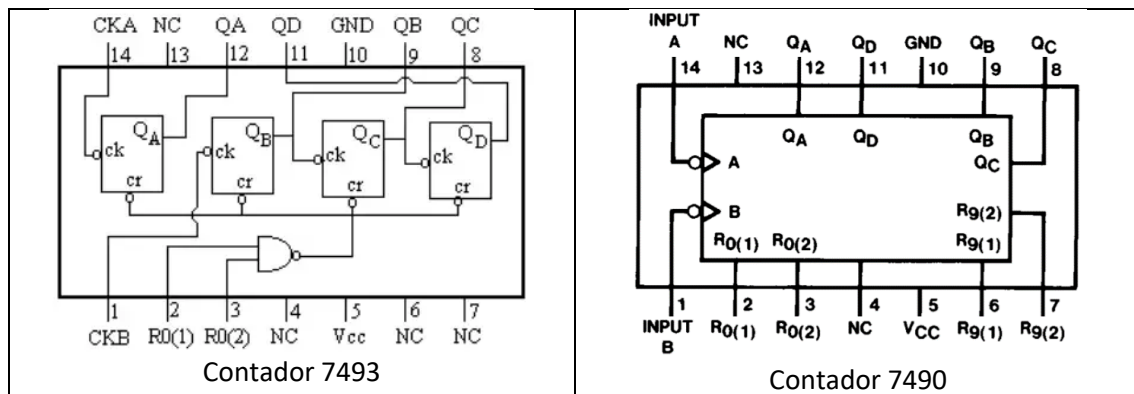
É importante destacar que a saída Q0 é o bit menos significativo e a saída Q3 é o bit mais significativo. O sinal de reset serve para colocar o contador em seu estado inicial, neste caso, 0.

A figura a seguir apresenta as formas de onda para um contador crescente de 4 bits, com estado inicial 0.



Formas de onda de um contador crescente hexadecimal.

A figura a seguir mostra dois contadores assíncronos comerciais, o 7490 que é um contador decimal, ou seja, conta de 0 a 9 e o 7493 que é um contador hexadecimal, ou seja, conta de 0 a F(15).



É importante salientar que para funcionarem como contadores de 4 bits, estes circuitos integrados necessitam de uma conexão externa entra a saída Qa e a entrada de clock B. Para mais informações consulte o datasheet dos componentes.

Parte experimental

O experimento consiste na montagem de um cronometro de 3 dígitos. O primeiro dígito (mais a direita) deve contar décimos de segundo. O segundo dígito deve contar segundos (0 a 9) e o terceiro dígito deve contar dezenas de segundos (0 a 9). Assim o cronometro deve contar de 00.0 a 99.9 segundos.

O sinal de clock será a referência de tempo e deve ser de 10Hz, para permitir a correta medição do tempo. O gerador de funções disponível no laboratório deve ser utilizado para gerar este sinal.

O sinal de clock deve ser gerado com os níveis de tensão apropriados, ou seja, o valor mínimo em 0V e o valor máximo em 5V. A forma de onda deve ser quadrada. O osciloscópio pode ser utilizado para verificar se o sinal de clock está correto.

O diagrama de blocos a seguir apresenta a topologia esperada para o circuito do experimento.

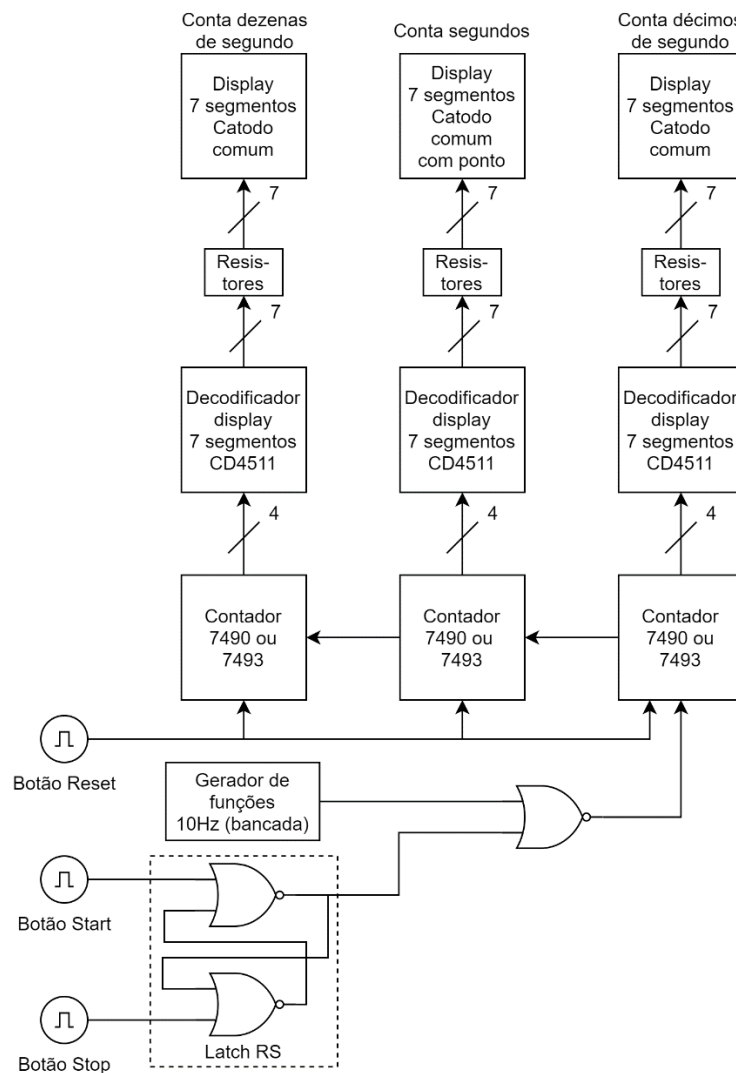


Diagrama de blocos do cronometro.

Podem ser utilizados contadores 7490 ou 7493, porém cada um deles necessita de circuitos auxiliares diferentes.

O funcionamento do cronômetro é simples, quando o botão **Start** é pressionado a contagem inicia. Quando o botão **Stop** é pressionado a contagem para e o valor fica nos displays. E quando o botão **Reset** é pressionado o cronômetro volta a zero.

Observe que para realizar a função de start e stop é implementado um latch com portas NOR.