

UNIVERSIDAD CENTRAL DE VENEZUELA
FACULTAD DE INGENIERÍA
ESCUELA DE INGENIERÍA ELÉCTRICA
DEPARTAMENTO DE ELECTRÓNICA, COMPUTACIÓN Y
CONTROL

LABORATORIO-6 : Amplificador JFET

Estudiantes:

Santana Ricardo C.I.:29571461

Fajardo Carla C.I.:27571576

1 marzo 2024

Índice

1. Resumen	3
2. Introducción	4
3. Objetivos	5
3.1. Objetivo General	5
3.2. Objetivos Específicos	5
4. Marco Teórico	6
4.1. Modelo de pequeña señal para transistores FET [1]	6
5. Metodología	9
5.1. Trabajo Previo al Laboratorio	9
5.2. Trabajo de Laboratorio	9
6. Cálculos previos	11
7. Materiales e Instrumentos	15
8. Presentación de Resultados	16
8.1. mediciones predeterminadas	16
8.2. distorsion baja de señal V_o	17
8.3. distorsion alta de señal V_o	18
8.4. Implementando resistencias patrón (R_P) para cálculo de impeancias experimen- tales	19
9. Análisis de Resultados	22
10. Conclusiones y Recomendaciones	23
11. Bibliografía	24
12. Anexos	25
12.1. Cálculo del punto de operación	25
12.2. Cálculo de ganancia	25

12.3. Cálculo de las impedancias de entrada	25
---	----

1. Resumen

La práctica de laboratorio a presentar consistió en estudiar el funcionamiento dinámico para pequeña señal de un amplificador JFET canal n. Se obtuvo su punto estático de operación además se tomaron mediciones de las señales de entrada y de salida del amplificador para luego obtener la impedancia de entrada, la impedancia de salida así como también la ganancia de tensión. Se hace la observación que para esta práctica no se consiguió la resistencia de $6,2k\Omega$, por lo que se utilizaron dos resistencias en serie, una de $2.7k\Omega$ y otra de $3,6k\Omega$, por lo que se puede decir que se utilizó una

2. Introducción

Existen diversos tipos de transistores con distintas aplicaciones. Entre ellos, cabe destacar el transistor de efecto de campo (FET), el cual controla la corriente que circula por uno de sus pines a través del voltaje aplicado entre sus otros dos terminales.

Comprender el funcionamiento de este dispositivo tanto estática como dinamicamente es de suma importancia, ya que su uso permite obtener ganancias de señal elevadas y una alta impedancia de entrada. Estas características resultan fundamentales en la amplificación de señales débiles y en la reducción de ruido en circuitos electrónicos. Los amplificadores JFET tienen variadas aplicaciones y se utilizan en diferentes áreas. Por ejemplo, son empleados en sistemas de audio de alta calidad, en instrumentos de medición y control de procesos industriales, así como en sistemas de comunicación inalámbrica, entre otros.

En el siguiente prelaboratorio, se investigará el diseño y la implementación de un amplificador que utiliza un JFET, además se analizará los efectos sobre el punto de operación de la variación de su resistencia de drenaje mediante el uso de un potenciómetro.

3. Objetivos

3.1. Objetivo General

- Analizar el funcionamiento de un transistor JFET como amplificador.

3.2. Objetivos Específicos

- Estudiar el comportamiento dinámico de una estructura básica amplificadora JFET canal n.
- Obtener experimentalmente las características más importantes de un amplificador como son: la ganancia de tensión, impedancia de entrada e impedancia de salida.

4. Marco Teórico

4.1. Modelo de pequeña señal para transistores FET [1]

El circuito equivalente de pequeña señal de un transistor FET se puede obtener por métodos análogos a los utilizados en transistores bipolares. Sin embargo, al ser dispositivos controlados por tensión, el modelo bipuerta más adecuado es el de parámetros $\{Y\}$, ya que relacionan las corrientes de salida con tensiones de entrada. La figura 4.1 representa el modelo de pequeña señal de un FET constituido por dos parámetros: g_m , o factor de admitancia, y r_d , o resistencia de salida o resistencia de drenador. Esta notación es la más extendida para describir estos parámetros, aunque algunos fabricantes utilizan la notación en parámetros $\{Y\}$ o $\{G\}$, denominando y_{fs} o g_{fs} a g_m , e y_{os}^{-1} o g_{os}^{-1} o r_{os} a r_d . Estos parámetros dependen de la corriente de polarización del transistor (I_D), y el fabricante proporciona las curvas que permiten extraer sus valores en diferentes condiciones de polarización. A continuación se describe con más detalle los parámetros g_m y r_d .

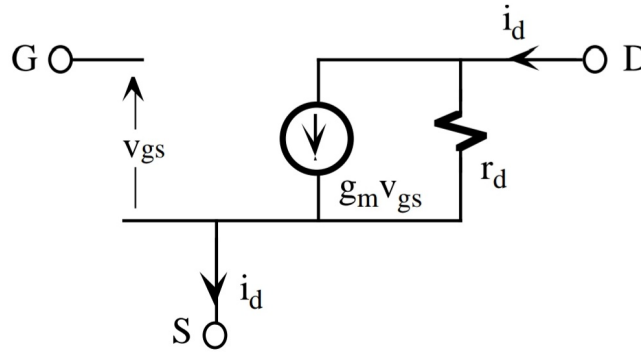


Figura 4.1: Modelo de pequeña señal de un transistor FET.

Factor de admitancia g_m . Se define este parámetro como

$$g_m = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{V_{DSQ}} = \left. \frac{I_{D2} - I_{D1}}{V_{GS2} - V_{GS1}} \right|_{V_{DSQ}} = \left. \frac{\Delta i_d}{\Delta v_{gs}} \right|_{V_{DSQ}} \quad (1)$$

En un JFET, g_m se puede extraer a partir de la ecuación analítica del transistor en la región de saturación que relaciona la I_D con la V_{GS} , definida por

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad \text{ó} \quad 1 - \frac{V_{GS}}{V_P} = \sqrt{\frac{I_D}{I_{DSS}}} \quad (2)$$

En la ecuación (1), g_m es un parámetro definido por cociente de incrementos que se pueden

aproximar por derivadas, de forma que aplicando esta definición a la ecuación (2) y resolviendo se obtiene que

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_{V_{DSQ}} = -\frac{2I_{DSS}}{V_P} \left(1 - \frac{V_{GS}}{V_P} \right) = -\frac{2}{V_P} \sqrt{I_D I_{DSS}} \quad (3)$$

Resistencia de salida o de drenador r_d . Se define como

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GSQ}} = \left. \frac{V_{DS2} - V_{DS1}}{I_{D2} - I_{D1}} \right|_{V_{GSQ}} = \left. \frac{\Delta v_{ds}}{\Delta i_d} \right|_{V_{GSQ}} \quad (4)$$

Factor de amplificación μ . Relaciona los parámetros g_m y r_d de la siguiente manera

$$\mu = \frac{\Delta V_{DS}}{\Delta V_{GS}} = \frac{\Delta I_D}{\Delta V_{GS}} \frac{\Delta V_{DS}}{\Delta I_D} = g_m r_d \quad (5)$$

Las definiciones gráficas de g_m y r_d se encuentran en las figuras 4.2 y 4.3.

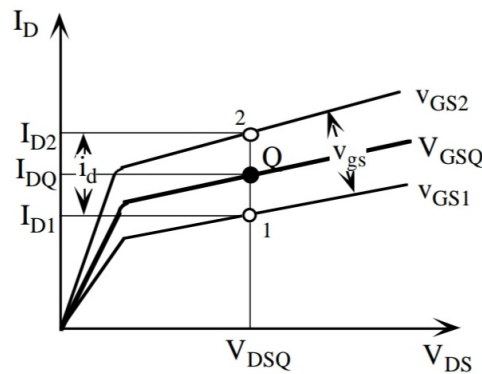


Figura 4.2: Definición gráfica de g_m .

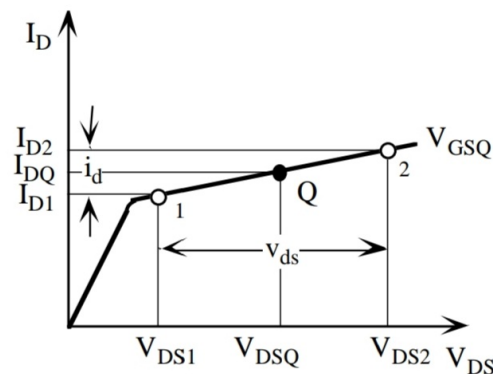
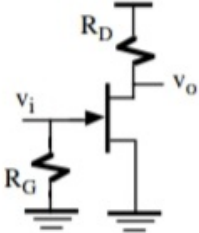
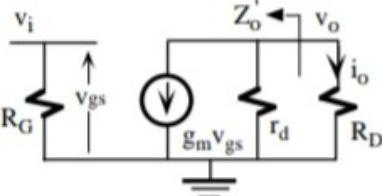
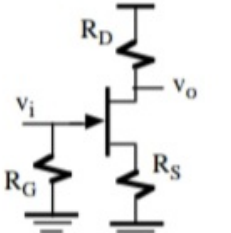
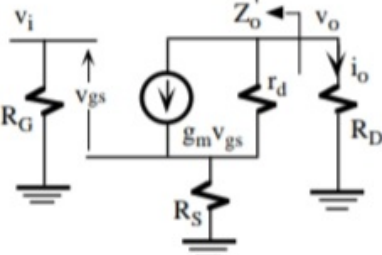
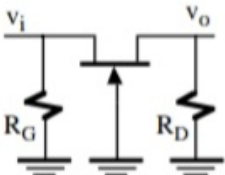
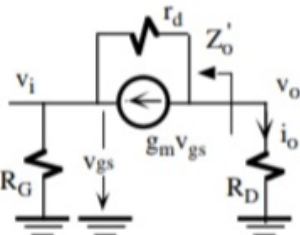
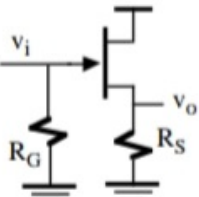
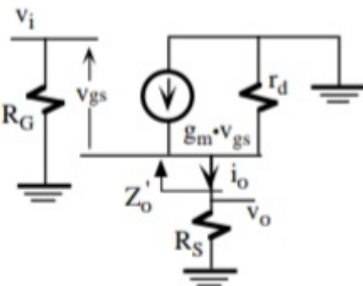


Figura 4.3: Definición gráfica de r_d .

En la 1 se resume los configuraciones más utilizadas de amplificadores básicos basados en transistores FET, bien sea JFET o MOSFET. Estas configuraciones son: fuente común, fuente

común con resistencia de fuente, puerta-común y drenador común. Las ecuaciones indicadas en la derecha permite obtener el modelo equivalente en tensión de los diferentes circuitos. Un FET operando en fuente común presenta la mayor ganancia en tensión aunque ésta sea muy inferior a los valores de E-C en transistores bipolares. La configuración drenador común tiene una ganancia ligeramente inferior a 1, similar al C-C en transistores bipolares.

Tabla 1: Análisis de las configuraciones básicas de los amplificadores JFET y MOSFET.

Configuración del amplificador	Modelo equivalente de pequeña señal	Parámetros del amplificador
 <p>Fuente común</p>		$A_V = -\frac{\mu R_D}{R_D + r_d}$ $A_I = -\frac{\mu R_G}{R_D + r_d}$ $Z_i = R_G$ $Z_o^{\oplus} = r_d; \quad Z_o = Z_o^{\oplus} \parallel R_D$
 <p>Fuente común con resistencia de fuente</p>		$A_V = -\frac{\mu R_D}{R_D + r_d + (1 + \mu) R_S}$ <p>Si $(1 + \mu) R_S \gg R_D + r_d$ y $\mu \gg 1$</p> $A_V \approx -\frac{R_D}{R_S}$ $Z_i = R_G$ $Z_o^{\oplus} = r_d + (1 + \mu) R_S$ $Z_o = Z_o^{\oplus} \parallel R_D$
 <p>Puerta común</p>		$A_V = \frac{(1 + \mu) R_D}{r_d + R_D}$ $Z_i = R_G \parallel \frac{r_d + R_D}{1 + \mu}$ $Z_o^{\oplus} = r_d$ $Z_o = Z_o^{\oplus} \parallel R_D$
 <p>Drenador común</p>		$A_V = \frac{1}{1 + \frac{R_S + r_d}{\mu R_S}}$ $Z_i = R_G$ $Z_o^{\oplus} = \frac{r_d}{1 + \mu}$ $Z_o = Z_o^{\oplus} \parallel R_S$

5. Metodología

5.1. Trabajo Previo al Laboratorio

Para el circuito de la Figura 5.1:

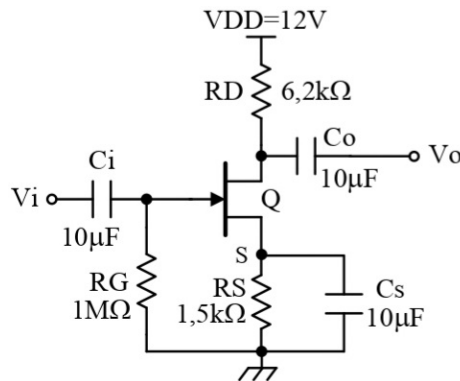


Figura 5.1: Amplificador JFET

Se calculó:

1. Punto estático de operación (I_{DQ} , V_{DSQ}).
2. La ganancia de tensión A_v , Impedancia de entrada Z_{in} e Impedancia de salida Z_{out} .

5.2. Trabajo de Laboratorio

1. Se midió el punto estático de operación.
2. Se colocó en el generador una señal senoidal de frecuencia 1kHz, promedio nulo y amplitud 1Vp-p.
3. Se observó, con el osciloscopio en doble canal, las formas de onda de la entrada V_i y la salida V_o . Se tomó captura de ambas formas de onda para luego en el informe, en el punto del análisis de resultados, se compare en cuanto a su forma, frecuencia y amplitud. Se midió la tensión de entrada y de salida pico-pico.
4. Se subió la amplitud de la señal de entrada hasta el punto donde comienza a distorsionarse la señal de salida. Se midió la amplitud pico-pico de la señal de entrada. Se tomó captura de ambas formas de onda.

5. Se subió hasta el máximo la amplitud de la señal de entrada y se midió esta amplitud pico-pico. Se tomó captura de las ondas de entrada y salida.
6. Se midió experimentalmente los valores de tensiones para luego determinar en el informe las impedancias de entrada y de salida del amplificador.

6. Cálculos previos

Se trabajará con el transistor FET canal n 2N5555, el cual posee las siguientes especificaciones:

Tabla 2: Características del transistor 2N5555

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Gate–Source Breakdown Voltage ($I_G = 10\ \mu\text{Adc}$, $V_{DS} = 0$)	$V_{(BR)GSS}$	25	—	Vdc
Gate Reverse Current ($V_{GS} = 15\ \text{Vdc}$, $V_{DS} = 0$)	I_{GSS}	—	1.0	nAdc
Drain Cutoff Current ($V_{DS} = 12\ \text{Vdc}$, $V_{GS} = -10\ \text{V}$) ($V_{DS} = 12\ \text{Vdc}$, $V_{GS} = -10\ \text{V}$, $T_A = 100^\circ\text{C}$)	$I_{D(off)}$	—	10 2.0	nAdc μAdc
ON CHARACTERISTICS				
Zero–Gate–Voltage Drain Current ⁽¹⁾ ($V_{DS} = 15\ \text{Vdc}$, $V_{GS} = 0$)	I_{DSS}	15	—	mAdc
Gate–Source Forward Voltage ($I_{G(f)} = 1.0\ \text{mAdc}$, $V_{DS} = 0$)	$V_{GS(f)}$	—	1.0	Vdc
Drain–Source On–Voltage ($I_D = 7.0\ \text{mAdc}$, $V_{GS} = 0$)	$V_{DS(on)}$	—	1.5	Vdc
Static Drain–Source On Resistance ($I_D = 0.1\ \text{mAdc}$, $V_{GS} = 0$)	$r_{DS(on)}$	—	150	Ohms
SMALL–SIGNAL CHARACTERISTICS				
Small–Signal Drain–Source “ON” Resistance ($V_{GS} = 0$, $I_D = 0$, $f = 1.0\ \text{kHz}$)	$r_{ds(on)}$	—	150	Ohms
Input Capacitance ($V_{DS} = 15\ \text{Vdc}$, $V_{GS} = 0$, $f = 1.0\ \text{MHz}$)	C_{iss}	—	5.0	pF
Reverse Transfer Capacitance ($V_{DS} = 0$, $V_{GS} = 10\ \text{Vdc}$, $f = 1.0\ \text{MHz}$)	C_{rss}	—	1.2	pF

de las cuales se deduce por promediación que:

$$V_P = -1\text{V}$$

$$I_{DSS} = 15\text{mA}$$

Entonces analizando el circuito de la figura 6.1, para encontrar el punto estático de operación $Q(V_{DSQ}, I_{DQ})$, donde los condensadores se desacoplan por estar trabajando en DC.

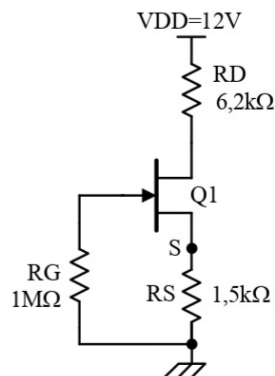


Figura 6.1: Polarización del JFET canal n.

Se tiene un JFET autopolarizado. Esto es debido a que la corriente circulando por R_G es cero y, por tanto, toda la corriente (I_D) que entra por el drenador D sale por la fuente S.

Analizando la malla relacionada al circuito de la compuerta con $I_G = 0$,

$$V_{GS} = -I_D R_S \rightarrow I_D = -\frac{V_{GS}}{R_S}$$

$$I_D = -\frac{V_{GS}}{R_S} \quad (6)$$

Conociendo la características de transferencia de un JFET que relaciona V_{GS} e I_D por la fórmula (2)

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

Entonces

$$I_{DQ} = I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P} \right)^2 = -\frac{V_{GSQ}}{R_S}$$

buscando V_{GSQ}

$$\begin{aligned} I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P} \right)^2 &= -\frac{V_{GSQ}}{R_S} \\ 1 - 2\frac{V_{GSQ}}{V_P} + \left(\frac{V_{GSQ}}{V_P} \right)^2 &= -\frac{V_{GSQ}}{I_{DSS} R_S} \\ 1 - 2\frac{V_{GSQ}}{V_P} + \frac{V_{GSQ}^2}{V_P^2} + \frac{V_{GSQ}}{I_{DSS} R_S} &= 0 \\ \frac{1}{V_P^2} V_{GSQ}^2 + \left(\frac{1}{I_{DSS} R_S} - \frac{2}{V_P} \right) V_{GSQ} + 1 &= 0 \end{aligned} \quad (7)$$

Reemplazando valores conocidos en (7) y resolviendo ecuación de segundo grado

$$V_{GSQ} = -0,81V$$

Sustituyendo en (6)

$$I_{DQ} = -\frac{V_{GSQ}}{R_S} = -\frac{(-0,8V)}{1,5k\Omega} = 0,533mA$$

Analizando malla relacionada al drenador

$$V_{DD} = I_D R_D + V_{DS} + I_D R_S$$

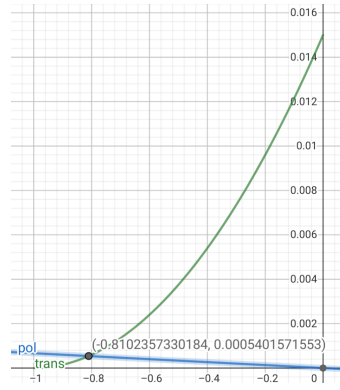


Figura 6.2: Intersección de las ecuaciones de recta de polarización (6) y característica de transferencia V_{GS} vs I_D (2)

Particularizando para calcular V_{DSQ}

$$\begin{aligned}
 V_{DD} &= I_{DQ}R_D + V_{DSQ} + I_{DQ}R_S \\
 I_{DQ}R_D + V_{DSQ} + I_{DQ}R_S &= V_{DD} \\
 V_{DSQ} &= V_{DD} - I_{DQ}(R_D + R_S)
 \end{aligned} \tag{8}$$

Reemplazando valores en (8)

$$V_{DSQ} = 12V - 0,533mA(6,2 + 1,5)k\Omega = 7,89V$$

Punto de operacion

$$Q : (7,89V, 0,533mA)$$

Entonces el transistor se encuentra en zona de saturación

Para el cálculo de la ganancia de tensión A_v , Impedancia de entrada Z_{in} e Impedancia de salida Z_{out} se implementará el modelo del JFET para para pequeña señal que se observa en la figura 4.1, donde los condensadores a media-alta frecuencia pasan a ser un corto, además para una aproximación se asumirá r_d muy alta, es decir, un abierto.

Quedando como modelo dinámico la Figura 6.3

Sabiendo que la ganancia de tensión es

$$A_v = \frac{V_o}{V_i} \tag{9}$$

donde

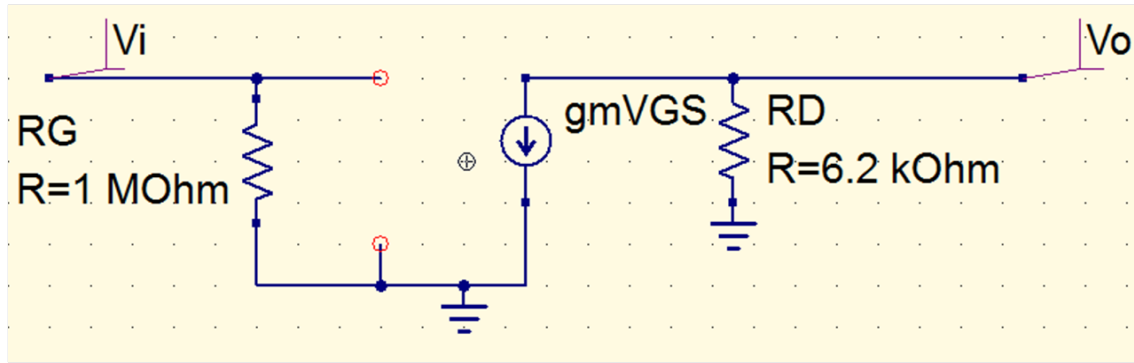


Figura 6.3: Modelo de circuito amplificador 5.1 para pequeña señal con JFET

$$V_o = -g_m V_{GS} R_D$$

$$V_i = V_{GS}$$

Sustituyendo en (9) se tiene

$$A_V = \frac{-g_m V_{GS} R_D}{V_{GS}} = -g_m R_D \quad (10)$$

Implementando la ecuación (3) deducida en el marco teórico

$$g_m = -\frac{2}{V_P} \sqrt{I_D I_{DSS}}$$

Al trabajar alrededor del punto estático de operacion

$$g_m = -\frac{2}{-1V} \sqrt{(0,533mA)(15mA)} = 5,655m\mathcal{U}$$

Quedando así la ganancia en (10)

$$A_V = -g_m R_D = -(5,655m\mathcal{U})(6,2k\Omega) = -35V/V \quad (11)$$

De la figura 6.3 se establece que

$$A_V = 35V/V$$

$$Z_i = R_G = 1M\Omega$$

$$Z_i = R_D = 6,2k\Omega$$

7. Materiales e Instrumentos

Tabla 3: Equipos o instrumentos

Equipo	Marca	Modelo
Osciloscopio	UNI-T	UTD2102CEX+
Generador de Onda	UNI-T	UTG932E
Fuente de alimentacion DC	UNI-T	UTP3305-II

Tabla 4: Componentes y materiales

Referencia	Descripción	Especificaciones
RD1 = $2.7k\Omega$	Resistencia	1/4 W
RD2 = $3.6k\Omega$	Resistencia	1/4 W
RG = $1M\Omega$	Resistencia	1/4 W
RS = $1.5k\Omega$	Resistencia	1/4 W
Ci = Co = Cs = $10\mu F$	Capacitor	25V
Q = 2N5555	Tansistor JFET canal n	

8. Presentación de Resultados

Tabla 5: Tensiones dc en los terminales del transistor

V_D [V]	V_S [V]	V_G [V]	I_D [A]	V_{DS} [V]	zona
2.8 ± 0.2	2.2 ± 0.2	0.000 ± 0.002	$0.001460 \pm 0,000337$	$0.6 \pm 0,4$	ohmica

8.1. mediciones predeterminadas

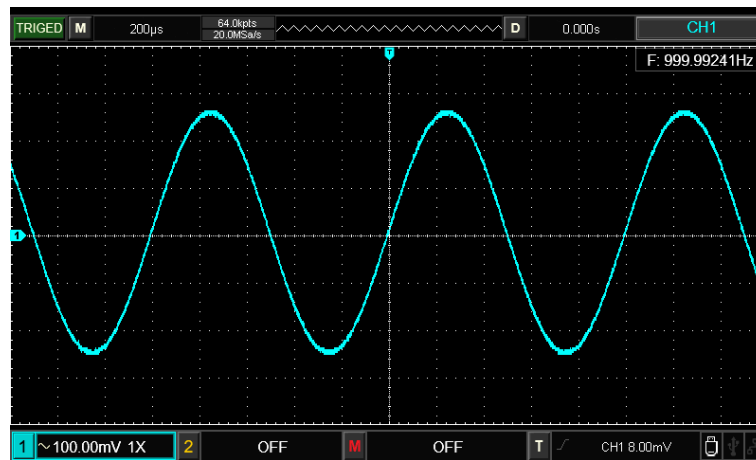


Figura 8.1: Señal de entrada V_i

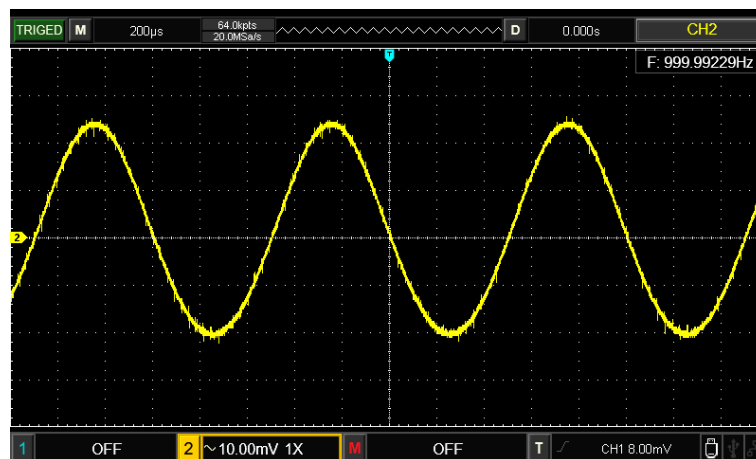


Figura 8.2: Señal de salida V_o

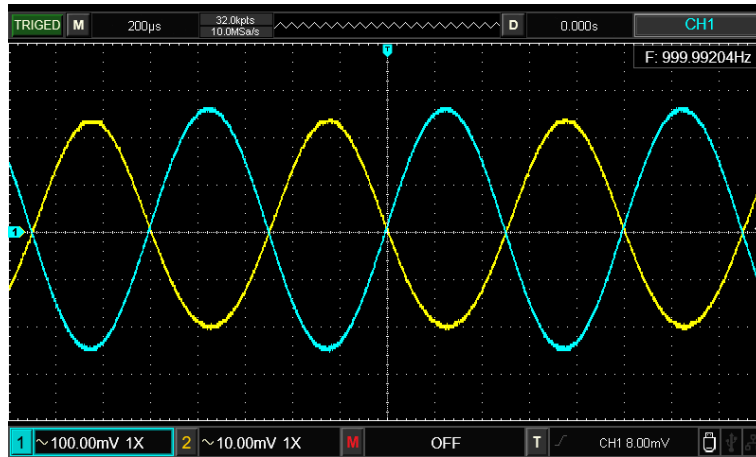


Figura 8.3: Señal de entrada V_i (azul) y señal de salida V_o (amarillo)

Tabla 6: Descripción de señales establecidas en la figura 8.3

señal	tensión p-p [V]	frecuencia [Hz]
V_i	$520\text{m} \pm 20\text{m}$	1000 ± 38
V_o	$44\text{m} \pm 2\text{m}$	1000 ± 38

Se calculó la ganancia de tensión experimental con la ecuación (16) referida en los anexos. Por otra parte, la ganancia teórica queda señalada en la ecuación (11) en la sección de Cálculos previos.

Tabla 7: Ganancia relacionada al amplificador de la figura 5.1

$A_{v_{exp}}$ [V/V]	$A_{v_{teo}}$ [V/V]	Desviación [%]
$84.62\text{m} \pm 5.04\text{m}$	35	99.8

8.2. distorsión baja de señal V_o

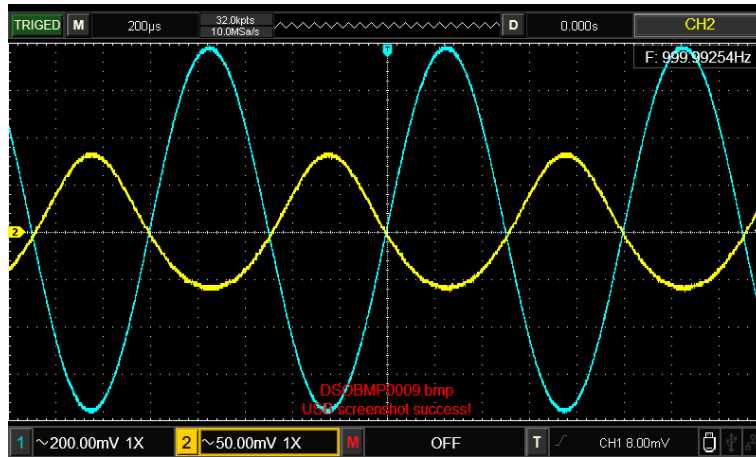


Figura 8.4: Leve aumento de amplitud de señal de entrada V_o (azul) y su respectiva señal de salida V_i (amarillo)

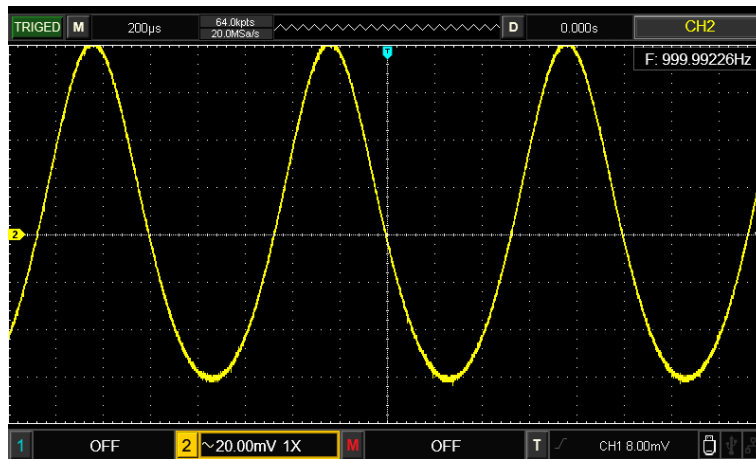


Figura 8.5: señal de salida V_i con poca distorsión

Tabla 8: Descripción de señales establecidas en las figuras 8.4 y 8.5

señal	tensión p-p [V]	frecuencia [Hz]
V_i	1.52 ± 0.04	1000 ± 38
V_o	0.120 ± 0.004	1000 ± 38

8.3. distorsion alta de señal V_o

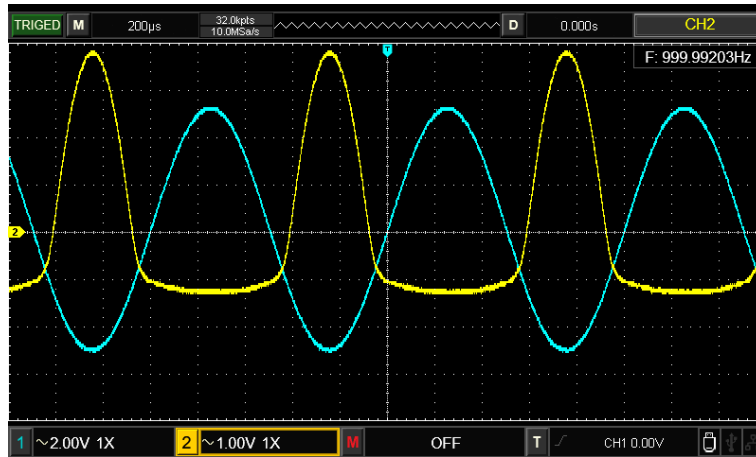


Figura 8.6: Gran aumento de amplitud de señal de entrada V_o (azul) y su respectiva señal de salida V_i (amarillo)

Tabla 9: Descripción de señales establecidas en la figura 8.6

señal	tensión p-p [V]	frecuencia [Hz]
V_i	10.4 ± 0.4	1000 ± 38
V_o	5.0 ± 0.2	1000 ± 38

8.4. Implementando resistencias patrón (R_P) para cálculo de impeancias experimentales

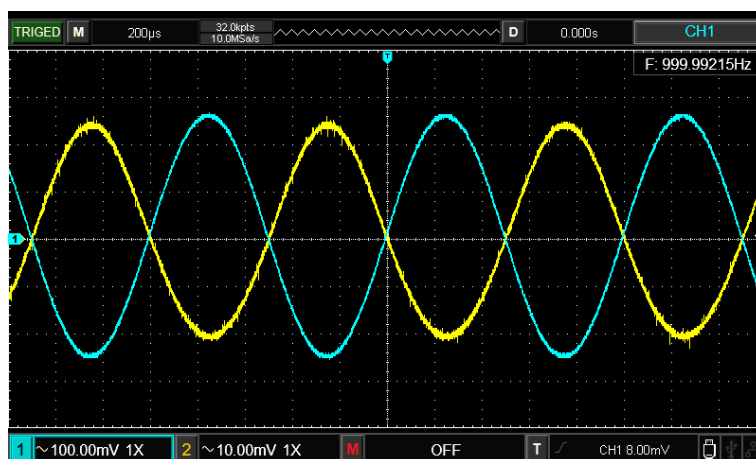


Figura 8.7: Señal de entrada V_i (azul) y señal de salida V_o (amarillo) sin carga

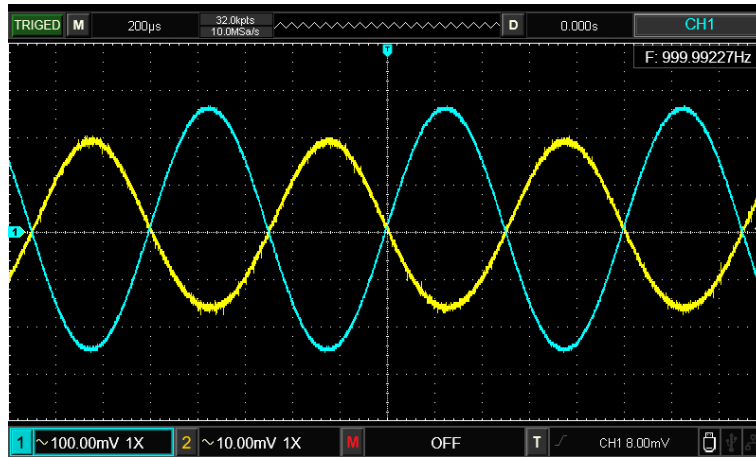


Figura 8.8: Señal de entrada V_i (azul) y señal de salida V_o (amarillo) con carga de $6,2k\Omega$

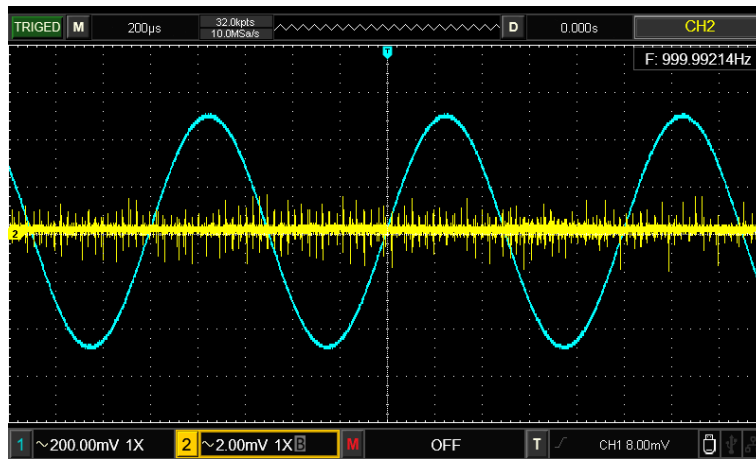


Figura 8.9: Señal de entrada V_i (azul) y señal de salida V_o (amarillo) con carga de $6,2k\Omega$ en la salida y resistencia en serie de $1M\Omega$ en la entrada

Tabla 10: Descripción de señales establecidas en las figuras 8.7, 8.8 y 8.9

señal	tensión p-p [V]	frecuencia [Hz]
V_i	$520m \pm 20m$	1000 ± 38
V_o sin carga	$44m \pm 2m$	1000 ± 38
V_o carga $6,2k\Omega$	$36m \pm 2m$	1000 ± 38
V_o carga y $R_{serie} = 1M\Omega$	0 ± 0.002	1000 ± 38

A partir de los valores obtenidos en las tablas 10 y 11, en conjunto con las ecuaciones (17) y (18) de los anexos, se obtuvieron los siguientes valores de impedancia de entrada R_i y salida R_o

Tabla 11: Resistencias patrones en circuito de la figura 5.1

$R_{P_{Ri}}$	$R_{P_{Ro}}$
$1M\Omega \pm 10\%$	$6,2k\Omega \pm 10\%$

Tabla 12: Impedancia de entrada en circuito de la figura ?? con RL y CE

$R_{i_{EXP}}[k\Omega]$	$R_{i_{TEO}}[k\Omega]$	Desviación [%]
∞	1M	∞

Observación: debido a lo observado en la figura 8.9 se considera la resistencia de entrada como un abierto en el circuito 5.1

Tabla 13: Impedancias de salida en circuito de la figura ?? con RL y CE

$R_{o_{EXP}}[\Omega]$	$R_{o_{TEO}}[\Omega]$	Desviación [%]
1378	6.2k	78

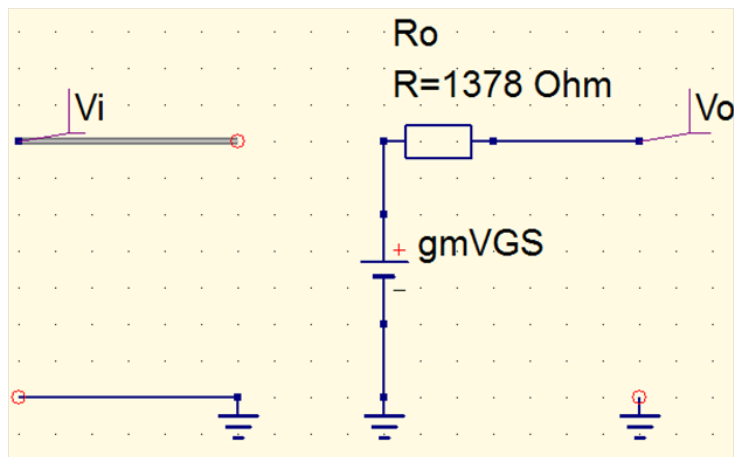


Figura 8.10: Modelo lineal de amplificador del circuito de la figura 5.1

9. Análisis de Resultados

A partir de los resultados presentados se observa que el punto de operación obtenido en los cálculos previos indica que el transistor FET está trabajando en zona de saturación, lo cual no es cierto en cuanto a la prueba de laboratorio donde debido a la tabla 5 se deduce que el punto de operación está en la zona óhmica. Como consecuencia de que el transistor FET está trabajando en zona óhmica los resultados experimentales de la ganancia implican que el transistor trabaja como una resistencia y por lo tanto ocurre un proceso similar al de divisor de tensión en donde se puede observar en la figura 8.3 que disminuye el voltaje pico de la salida respecto a la entrada, e incluso en algunos casos es mucho menor según la figura 8.9.

Gracias al capacitor C_s evaluado a frecuencias media alta es posible obtener una menor impedancia de salida basándonos en el modelo híbrido y por lo tanto obtener un mejor amplificador, sin embargo, esto no es claramente visible debido a que el transistor opera en la zona óhmica como ya se mencionó.

Basándonos en los resultados de la tabla 7 se observa que debido a que el transistor FET trabaja en la zona ohmica no podemos observar claramente la amplificación que produce este tipo de transistor, como tampoco se podría observar en una zona de saturación. En cambio en el BJT se pudo observar efectivamente al regular su punto de operación en la zona lineal que el transistor trabajaba como un amplificador y cumplía su función. En cuanto a las impedancias de salida y entrada en ambos circuitos, en el caso del BJT se pudo analizar que tiene una considerable ganancia de entrada en cambio en el JFET para la impedancia de entrada se establece un abierto lo cual proporciona una ventaja en cuanto a amplificación. Para las impedancias de salida, debido a la configuración se obtuvieron impedancias semejantes, siendo lo más bajas posibles pero en promedio se acercaron a $1k\Omega$ *tantolagananciadeBJTcomoeldelJFETsegúnlastablas12y13.*

En cuanto a la implementación de cualquiera de los dos, es necesario considerar obtener una hoja de datos bastante razonable para el JFET lo cual es difícil de conseguir, el JFET no posee muchos modelos que tengan un voltaje de pinch off predeterminado y el I_{DSS} que se necesita, esto puede dificultar a la hora de hacer diseños complejos, por lo que es recomendable el BJT porque existen otros modelos con otras características que se asemeja a lo que necesitamos no como el JFET que son limitados.

10. Conclusiones y Recomendaciones

Con base a los resultados obtenidos durante la práctica se puede observar que los métodos utilizados para las mediciones y los cálculos de la ganancia, de la impedancia de entrada y la impedancia de salida son iguales a los que se utilizaron para un BJT en la practica 4. Durante la realización de esta práctica también se logró reforzar los conocimientos vistos en clase y junto con los resultados obtenidos se puede inferir que la amplificación en un circuito con el JFET depende más de las propiedades del transistor más que de los elementos de su red de polarización.

Se pudo realizar completamente la práctica y se pudieron cumplir satisfactoriamente los objetivos planteados los cuales eran: estudiar el comportamiento dinámico de una estructura básica amplificadora JFET canal n y obtener experimentalmente las características más importantes de un amplificador como son: la ganancia de tensión, impedancia de entrada e impedancia de salida, las cuales pueden variar según el tipo de transistor y sus características.

11. Bibliografía

- Sedra Adel. “Circuitos Microelectrónicos”. En: OXFORD University Press 4 (2002). [1]
- Héctor Navarro. “Clases de Transistor de Efecto de Campo”. En (2024). Documento digital. [2]
- Panayotis Tremante. ”Método resistencia patrón”. En (2024). Documento digital. [3]
- Gusrtavo Ruiz. .^Electrónica básica para ingenieros”. En: Dpto. Electrónica y Computadores, Facultad de Ciencias, Universidad de Cantabria (2001). [4]

12. Anexos

12.1. Cálculo del punto de operación

Para los valores V_{DS} y I_D de la 5 se realizaron los siguientes cálculos:

Sabiendo que $V_{DD} = 12 \pm 1[V]$

$$V_{DS} = V_D - V_S \quad (12)$$

$$I_D = \frac{V_{DD} - V_D}{R_D} \quad (13)$$

Para el cálculo de sus respectivas incertidumbres:

$$\Delta V_{DS} = \Delta V_D + \Delta V_S \quad (14)$$

$$\begin{aligned} \Delta I_D &= \left| \frac{\partial I_D}{\partial V_{DD}} \right| \Delta V_{DD} + \left| \frac{\partial I_D}{\partial V_D} \right| \Delta V_D + \left| \frac{\partial I_D}{\partial R_D} \right| \Delta R_D \\ &= \frac{1}{R_D} \Delta V_{DD} + \frac{1}{R_D} \Delta V_D + \frac{V_{DD} - V_D}{R_D^2} \Delta R_D \end{aligned} \quad (15)$$

12.2. Cálculo de ganancia

Para la tabla 7 se calculó la ganancia a través de la siguiente ecuación, basandose en la ecuación (9),

$$A_V = \frac{V_o}{V_i} \pm \frac{V_o}{V_i} \sqrt{\left(\frac{\Delta V_o}{V_o} \right)^2 + \left(\frac{\Delta V_i}{V_i} \right)^2} \quad (16)$$

donde,

V_o : tensión pico-pico de entrada

V_i : tensión pico-pico de entrada

ΔV_o : incertidumbre de la tensión pico-pico de entrada

ΔV_i : incertidumbre de la tensión pico-pico de salida

12.3. Cálculo de las impedancias de entrada

Se indica en [3] el método de la resistencia patrón para calcular las impedancias de entrada y salida del modelo lineal de amplificador de la figura 12.2

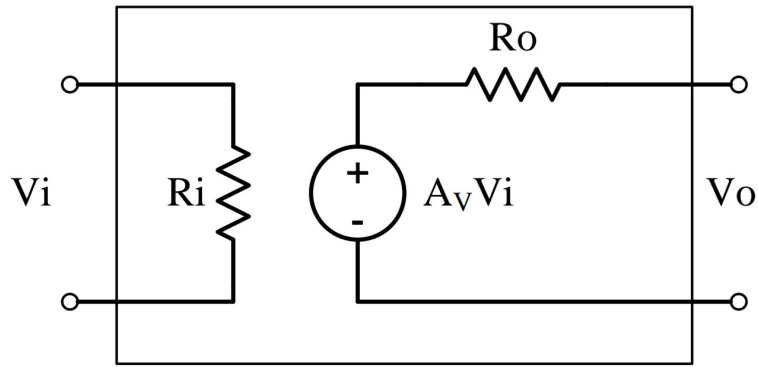


Figura 12.1: Modelo lineal de amplificador de tensión

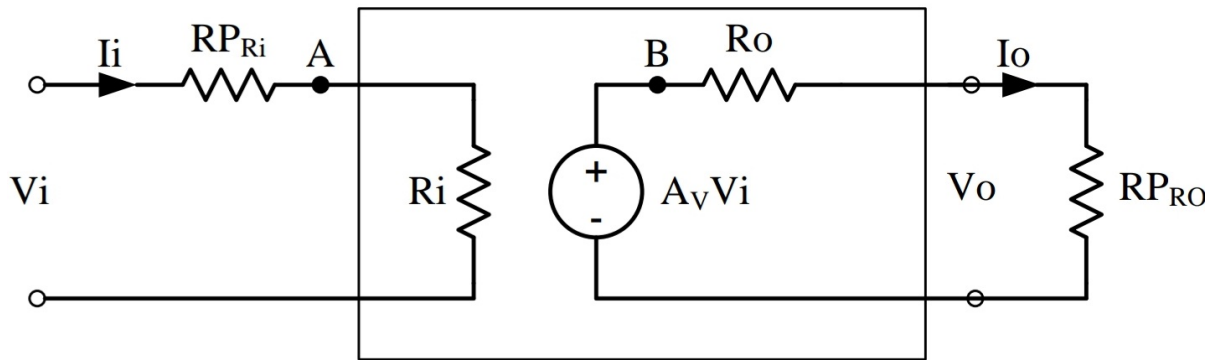


Figura 12.2: Modelo lineal de amplificador de tensión con resistencias patrones de entrada y salida

Para determinarlas resistencias de entrada y salida, R_i y R_o respectivamente, se colocan resistencias patrones R_{PRi} y R_{PRO} como se muestra en la Figura 12.2 aproximadas según los valores estimados en los cálculos previos de R_i y R_o .

La corriente de entrada I_i viene dada por

$$I_i = \frac{V_{R_{PRi}}}{R_{PRi}}$$

También es igual a,

$$I_i = \frac{V_{R_i}}{R_i}$$

Igualando ambas ecuaciones

$$\frac{V_{R_{PRi}}}{R_{PRi}} = \frac{V_{R_i}}{R_i}$$

$$R_i = \frac{V_{R_i}}{V_{R_{PRi}}} R_{PRi}$$

Si $V_{R_{PRi}} = V_i - V_{R_i}$

$$R_i = \frac{V_{R_i}}{V_i - V_{R_i}} R_{PRi} \quad (17)$$

Donde V_{R_i} es la tensión en el punto A que se puede medir

Para la resistencia de salida se procede de igual forma. La corriente I_o viene dada por

$$I_o = \frac{V_{R_{PRo}}}{R_{PRo}}$$

Por otra parte también

$$I_o = \frac{V_{R_o}}{R_o}$$

Igualando ambas ecuaciones

$$\frac{V_{R_{PRo}}}{R_{PRo}} = \frac{V_{R_o}}{R_o}$$

$$R_o = \frac{V_{R_o}}{V_{R_{PRo}}} R_{PRo}$$

$$R_o = \frac{V_B - V_{R_{PRo}}}{V_{R_{PRo}}} R_{PRo}$$

$V_{R_{PRo}}$ es la tensión a la salida del amplificador

$$R_o = \frac{V_B - V_o}{V_o} R_{PRo}$$

Al punto B de la figura 12.2 no se tiene acceso y no se puede medir, pero esa tensión es la misma cuando el amplificador se encuentra sin carga (V_{osc}) y V_o es la tensión con carga (V_{occ}), la ecuación para determinar la resistencia de salida del amplificador queda,

$$R_o = \frac{V_{osc} - V_{occ}}{V_{occ}} R_{PRo} \quad (18)$$

Hojas de datos que contienen los valores experimentales recopilados en el laboratorio.

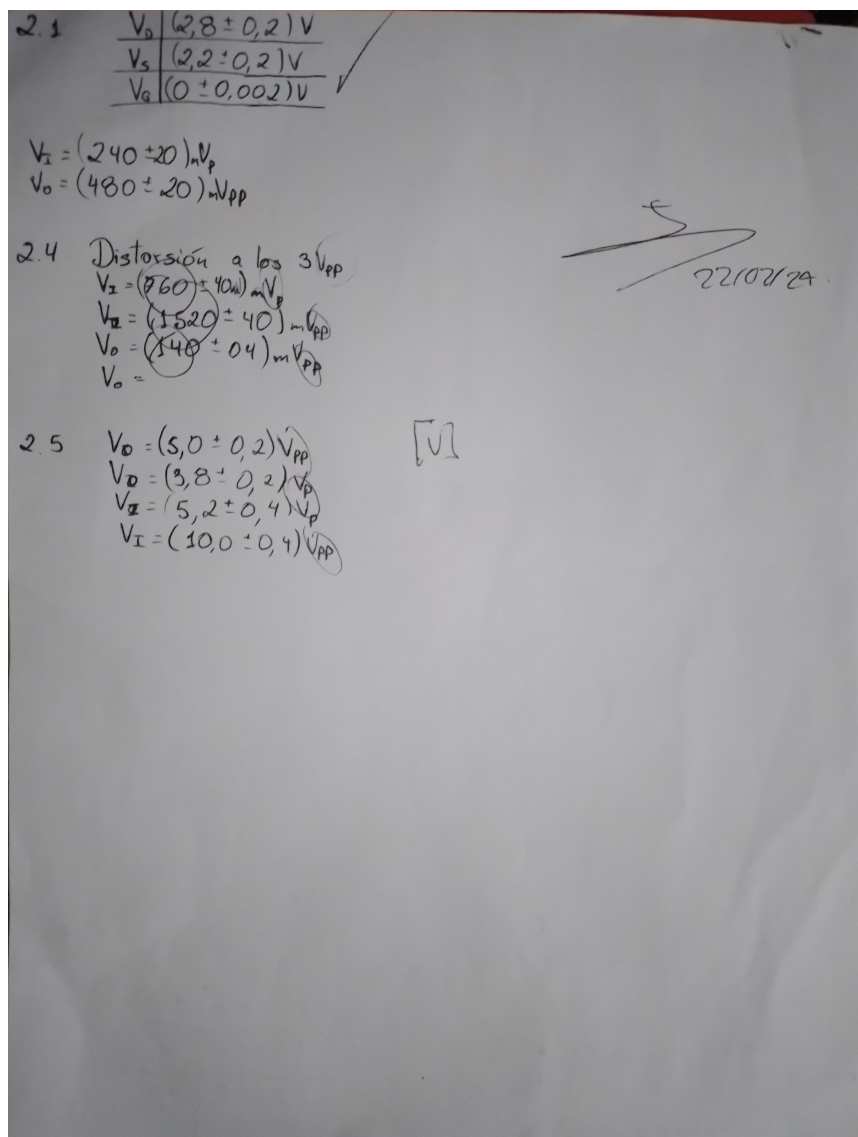


Figura 12.3: hoja de datos