

See discussions, stats, and author profiles for this publication at: <https://www.researchgate.net/publication/364333256>

Temario Básico de Electrónica

Book · November 2017

CITATIONS

0

READS

496

1 author:



Panayotis T.

Central University of Venezuela

13 PUBLICATIONS 8 CITATIONS

SEE PROFILE

Temario Básico de Electrónica

Segunda Edición

Panayotis S. Tremante M.
Universidad Central de Venezuela
Escuela de Ingeniería Eléctrica
Noviembre 2017

Temario Básico de Electrónica
Segunda Edición
Noviembre 2017

Prohibida la reproducción total o parcial de esta obra,
por cualquier medio, sin autorización escrita del autor.

DERECHOS RESERVADOS

© 2017 Panayotis S. Tremante M.
Caracas – Venezuela

ISBN: XXXXXXXX
Depósito Legal: AA

A mis Padres

CONTENIDO

PREFACIO	ix
NOTACIÓN	xiii
1 DIODO SEMICONDUCTOR (<i>pn</i>)	1
1.1 Clasificación de los Materiales	1
1.2 Material Semiconductor	4
1.2.1 Semiconductor Extrínseco Tipo <i>n</i>	11
1.2.2 Semiconductor Extrínseco Tipo <i>p</i>	12
1.3 Arrastre y Difusión	14
1.4 Operación Física del Diodo Semiconductor (<i>pn</i>)	17
1.4.1 La Unión <i>pn</i> Polarizada	22
1.4.1.1 Polarización Directa	22
1.4.1.2 Polarización Inversa	24
1.5 Curva Característica del Diodo Semiconductor (<i>pn</i>)	27
1.6 Resistencia del Diodo	33
1.6.1 Resistencia Estática del Diodo	33
1.6.2 Resistencia Dinámica del Diodo	35
1.6.2.1 Resistencia Dinámica del Diodo en Gran Señal	36
1.6.2.2 Resistencia Dinámica del Diodo en Pequeña Señal	37
1.7 Circuito Equivalente Lineal a Trozos	40
1.8 Bibliografía	51
1.9 Preguntas y Problemas Propuestos	52
2 TRANSISTOR DE UNIÓN BIPOLAR (BJT)	57
2.1 Estructura Física y Símbolo Circuital del Transistor BJT	57
2.2 Análisis Gráfico de los Circuitos con Transistores	61
2.3 Máxima Excursión Simétrica	73
2.3.1 Circuito Amplificador con Condensador de Desacoplo	79
2.3.2 Circuito Amplificador con Condensador de Desacoplo y de Acoplamiento	82
2.3.3 Circuito Amplificador Seguidor de Emisor	84
2.4 Ubicación Arbitraria del Punto Q	88
2.4.1 Análisis del Punto Q	92
2.4.1.1 Método Iterativo para el Análisis del Punto Q	96
2.5 Análisis en Pequeña Señal de Amplificadores, utilizando Parámetros Híbridos	100
2.5.1 Modelo híbrido- π del Transistor BJT	125
2.6 Bibliografía	128
2.7 Preguntas y Problemas Propuestos	129

3 TRANSISTOR DE EFECTO DE CAMPO (FET)	141
3.1 Introducción a la Teoría de Funcionamiento del JFET, Constitución Física. Curvas Características	142
3.1.1 Descripción del Funcionamiento para una Estructura de un JFET Integrado Planar de Canal <i>n</i>	152
3.2 Introducción a la Teoría de Funcionamiento del MOSFET, Constitución Física. Curvas Características	154
3.2.1 Comparación de los Diferentes Tipos de FET	168
3.3 Bibliografía	169
3.4 Preguntas y Problemas Propuestos	170
4 REALIMENTACIÓN	177
4.1 Estructura General de los Circuitos Realimentados	178
4.2 Propiedades de los Circuitos Realimentados	184
4.2.1 Efecto sobre la Ganancia	184
4.2.2 Influencia de la Realimentación en la Relación Señal Ruido de un Amplificador	185
4.2.3 Influencia sobre el Ancho de Banda	187
4.2.4 Efecto sobre la Linealidad	190
4.3 Presentación de un Método para el Análisis Sistemático de Circuitos Realimentados	194
4.3.1 Método de Desvanecimiento para el Análisis de Circuitos Realimentados	195
4.4 Impedancia de Blackman	204
4.5 Bibliografía	208
4.6 Preguntas y Problemas Propuestos	208
5 AMPLIFICADOR OPERACIONAL	219
5.1 Amplificador Inversor	226
5.2 Amplificador No Inversor	229
5.3 Seguidor de Tensión	232
5.4 Sumador	232
5.5 Convertidor de Tensión a Corriente	236
5.6 Convertidor Corriente-Tensión	238
5.7 Integrador	239
5.7.1 Integrador no Inversor	244
5.7.2 Integrador Sumador Inversor	245
5.8 Derivador o Diferenciador	245
5.9 Computador Analógico	249
5.10 Amplificador Diferencial	253
5.11 Amplificador Instrumental	257
5.12 Bibliografía	258
5.13 Preguntas y Problemas Propuestos	259

APÉNDICE A. TABLA PERIÓDICA DE LOS ELEMENTOS	263
APÉNDICE B. NOTACIONES DE LA RESISTENCIA DINÁMICA DEL DIODO	264
APÉNDICE C. NOTACIÓN Y SIMBOLOGÍA CIRCUITAL DEL MOSFET SEGÚN DIFERENTES LITERATURAS	265
ÍNDICE	275

PREFACIO

La elaboración de este texto se fundamenta, en su primera edición, en el temario de lección pública para el ascenso al escalafón universitario a la categoría de Profesor Asistente. La motivación obedece al hecho encontrado en los cursos de Electrónica I y Electrónica II, donde el estudiante tiene la interrogante de cuál libro adquirir de la gran cantidad de libros propuestos en la bibliografía. Esto trae como respuesta recomendar un número considerable de textos para su consulta, debido a que, no existe un libro que se adapte completamente al contenido del curso. Es por esta razón, que este texto es un compendio de la serie de bibliografías propuestas en los programas de Electrónica I y Electrónica II, además, se encuentra el aporte y el enfoque de mi dedicación personal con la experiencia adquirida a lo largo de los cursos de electrónica.

Sería inútil pretender el estudio de una ciencia sin conocer sus fundamentos básicos, por lo tanto, el estudiante se hallaría ante una barrera infranqueable y a cada paso surgirían dudas; por tal motivo se le ha dado a este texto el título de “Temario Básico de Electrónica” y está escrito para todos aquellos estudiantes que necesitan tener un conocimiento de los fundamentos de la electrónica. También es de utilidad para aquellos estudiantes que adelantan cursos de electrónica y/o profesionales que desean repasar sus conocimientos adquiridos.

El prerequisito para el estudio del contenido de este texto es un primer curso de análisis de circuitos lineales o redes eléctricas, ya que, se liga el conocimiento básico del estudiante con nuevas informaciones sobre los dispositivos y se le enseña a evaluar el comportamiento del circuito total. Siempre que sea posible, se emplean teoremas de redes (como por ejemplo: el teorema de Thévenin) que pueden ser fácilmente asociados con los circuitos equivalentes para resolver los problemas o resaltar algún punto teórico.

Los tres primeros capítulos están adaptados al contenido programático de la asignatura de Electrónica I y los capítulos cuatro y cinco están adaptados al contenido programático de la asignatura de Electrónica II de la Escuela de Ingeniería Eléctrica de la Universidad Central de Venezuela. Cabe resaltar, que el libro no pretende ser utilizado como libro texto de ambos cursos. Existen en cada capítulo ejemplos con problemas resueltos y al final de cada capítulo preguntas como temas de repaso y un conjunto de problemas propuestos para ilustrar las aplicaciones prácticas del material del texto.

El capítulo 1 introduce la física de los semiconductores a un nivel cualitativo, sólo mediante un estudio de la física del estado sólido puede apreciarse la utilidad de un dispositivo, comprender sus limitaciones y deducir las características externas del dispositivo en cuestión. Se realiza un análisis de la unión *pn*, se introduce el diodo ideal y el diodo real, seguidamente se estudia la resistencia estática y dinámica del diodo para su aplicación en pequeña y gran señal. Por último se estudia el circuito equivalente lineal a trozos. Los objetivos del capítulo 1 son:

- Nombrar las propiedades y diferencias de los materiales.
- Indicar las diferencias entre un conductor y un semiconductor
- Distinguir entre un semiconductor extrínseco y un semiconductor intrínseco.
- Estudiar las características tensión-corriente de un dispositivo de dos terminales, el diodo de unión.
- Estudiar el empleo del diodo como elemento de un circuito.
- Entender las características ideales y reales de los diodos semiconductores.
- Comprender el principio de funcionamiento de los diodos semiconductores.
- Aprender los modelos básicos del diodo.

Sin perder de vista el comportamiento de la unión *pn*, en el capítulo 2, se introduce la estructura física del transistor de unión bipolar (BJT – Bipolar Junction Transistor), se presenta el análisis gráfico de los circuitos con transistores para obtener el punto de operación del dispositivo. Se estudia la polarización del BJT y la aplicación del criterio de diseño de la máxima excursión simétrica. Para el análisis de amplificadores en pequeña señal se obtiene el modelo del transistor con parámetros híbridos, a partir del estudio del cuadripolo, y se presenta el amplificador completamente cargado como un método de análisis para resolver amplificadores con BJT. También se presenta el circuito híbrido- π equivalente para alta frecuencia. En este texto se le da mayor importancia al circuito equivalente con parámetros híbridos. Los objetivos del capítulo 2 son:

- Estudiar la estructura del transistor unión bipolar.
- Aplicar un método gráfico de análisis de circuitos con transistores.
- Calcular de forma analítica y/o gráfica la polarización de un BJT.
- Analizar y diseñar amplificadores con máxima excursión simétrica.
- Analizar el modelo de parámetros híbridos de un BJT.
- Calcular la ganancia de tensión, ganancia de corriente, impedancia de entrada e impedancia de salida de un amplificador con BJT.
- Mostrar el modelo híbrido- π del BJT.

El capítulo 3 presenta una descripción detallada de la operación física de los transistores de efecto de campo (FET - Field-Effect Transistor). Se indican las diferencias entre los FET y los BJT. Las características y los modos de funcionamiento del FET son estudiados para familiarizarse con el dispositivo, y así obtener una clara comprensión del transistor para un posterior análisis en circuitos electrónicos. Los objetivos del capítulo 3 son:

- Indicar los diferentes tipos de transistores de efecto de campo (FET)
- Mostrar algunas ventajas y desventajas de los FET.
- Estudiar la estructura de los FET.
- Estudiar la estructura física del JFET y MOSFET. Estudiar la teoría de funcionamiento del JFET y MOSFET. Analizar las curvas características del JFET y MOSFET.

En el Capítulo 4 se describe el concepto de la realimentación y su influencia sobre diferentes sistemas. Luego se analiza las propiedades generales de los circuitos realimentados, se presenta un procedimiento para el análisis de las estructuras realimentadas que se denomina desvanecimiento y por último se obtiene la impedancia de un sistema realimentado, conocida como impedancia de Blackman. Los objetivos del capítulo 4 son:

- Estudiar los efectos de la realimentación en los circuitos electrónicos.
- Analizar las propiedades de los circuitos realimentados.
- Indicar las aplicaciones de los diferentes tipos de realimentación.
- Aplicar un método para el análisis de sistemas realimentados.
- Obtener la impedancia de un circuito realimentado.

En el capítulo 5 se presentan las características generales, diagrama de bloque, circuito equivalente y característica de transferencia del amplificador operacional. Se dan las características de un amplificador operacional ideal y se estudia el concepto de tierra virtual. Se considera al amplificador operacional como un bloque de construcción para realizar aplicaciones sencillas, por lo tanto, tomando en cuenta al amplificador operacional como ideal, se indican y analizan una serie de aplicaciones, como son: amplificador inversor, amplificador no inversor, seguidor de tensión, sumador, convertidor de tensión a corriente, convertidor corriente a tensión, integrador, derivador, computador analógico, amplificador diferencial y amplificador instrumental. Los objetivos del capítulo 5 son:

- Describir la función de un amplificador operacional.
- Indicar las características del amplificador operacional y su modelo.
- Aplicar el amplificador operacional como un elemento básico para la construcción de circuitos electrónicos.
- Describir y analizar las aplicaciones lineales del amplificador operacional.

Finalmente, deseo expresar mi agradecimiento al Profesor José M. Milá de la Roca P., por su colaboración en revisar los borradores preliminares de los capítulos del texto.

Panayotis S. Tremante M.

NOTACIÓN

Es conveniente hacer algunas indicaciones sobre los símbolos empleados en la notación. Los símbolos de las variables tensión y corriente en los terminales de los componentes activos tienen subíndices que identifican al terminal. En el caso de la corriente se indica el terminal y en el caso de la tensión, por ser una diferencia de potencial, se indica el par de terminales correspondientes.

- Variable total instantánea o valor instantáneo total: símbolo en minúscula con subíndice en mayúscula.

$$i_B, i_C, i_E, v_{CE}$$

- Variable incremental instantánea, valor de la componente variable o valor instantáneo de la componente variable (media cero): símbolo en minúscula con subíndice en minúscula.

$$i_b, i_c, i_e, v_{ce}$$

- Variable en cc o valor de la componente continua: símbolo en mayúscula con subíndice en mayúscula.

$$I_B, I_C, I_E, V_{CE}$$

- Valor de reposo correspondiente al punto de operación: símbolo en mayúscula con subíndice en mayúscula y la letra Q.

$$I_{BQ}, I_{CQ}, I_{EQ}, V_{CEQ}$$

- Valor eficaz de la componente senoidal: símbolo en mayúscula con subíndice en minúscula.

$$I_{bm}, I_{cm}, I_{em}, V_{cem}$$

- Valor máximo (cresta) de la componente variable: símbolo en mayúscula con subíndice en minúscula y la letra m.

$$I_{Bm}, I_{Cm}, I_{Em}, V_{cem}$$

- Tensiones de alimentación.

$$V_{BB}, V_{DD}, V_{CC}$$

En la siguiente figura se muestra la notación de algunas variables sobre una señal,

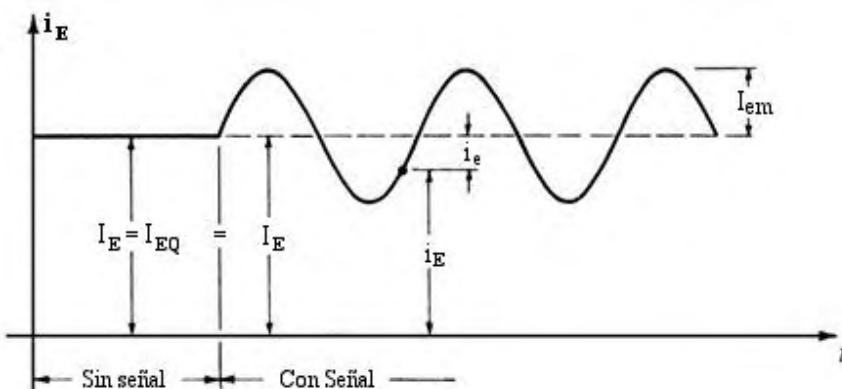


Figura N1. Notación de algunas variables sobre una señal.

CAPÍTULO 1

DIODO SEMICONDUCTOR (*pn*)

Antes de comenzar con la teoría sobre el diodo semiconductor (*pn*) es importante estudiar, en forma muy breve, ciertos conocimientos sobre los materiales semiconductores para familiarizarse con el funcionamiento del diodo semiconductor.

1.1 Clasificación de los Materiales

En todos los materiales, la electricidad tiene lugar cuando algunos electrones tienen energía suficiente para moverse a través del material sin estar ligados a ningún átomo. Por tanto, a un mal transmisor de electricidad se le denomina aislante, a un excelente transmisor de electricidad se le denomina conductor o metal y los materiales cuya conductividad está entre estos dos extremos se denominan semiconductores. Esta es una descripción sencilla de la clasificación de los materiales, una descripción más apropiada se puede determinar en función de las bandas de energía en un cristal. En la Figura 1.1.1 se observa la clasificación de los diferentes tipos de materiales.

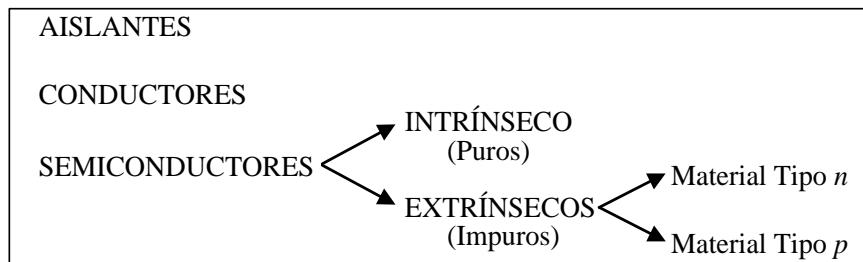


FIGURA 1.1.1. Tipos de Materiales.

Una propiedad básica de la teoría cuántica de la materia, es que existen niveles discretos de energía de los electrones en los átomos. Estos niveles de energía se distinguen en bandas de energía dentro de un cristal; siendo un cristal la configuración ordenada de los átomos de un sólido. La Figura 1.1.2 representa las bandas de energía en un sólido cristalino. La banda de energía más alta de un sólido cristalino se conoce como banda de conducción y la siguiente más alta como banda de valencia. Similarmente, los saltos de energía entre niveles discretos de electrones del átomo se denominan bandas prohibidas en un elemento cristalino. De aquí que hablemos de bandas de energía permitida y bandas de energía prohibida. La banda de valencia contiene aquellos electrones unidos en enlaces covalentes. La banda de conducción contiene aquellos electrones que no están unidos a ningún átomo y que están libres para moverse a través del cristal.

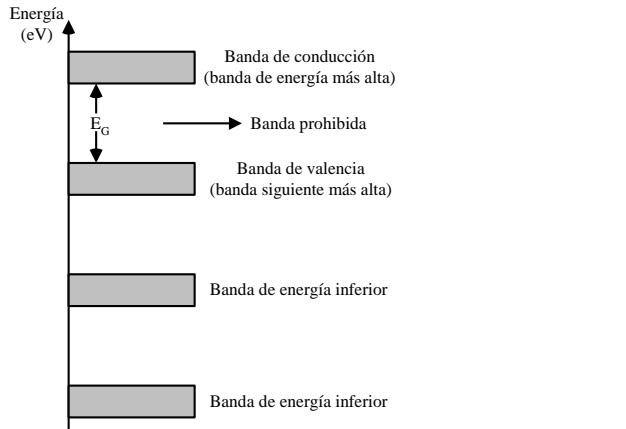


FIGURA 1.1.2. Bandas de energía para un sólido cristalino.

El valor de E_G indicado en la Figura 1.1.2 representa la energía requerida para romper los enlaces covalentes de los electrones de valencia y se mide en electrón-voltio (eV), esta medida utilizada resulta apropiada, puesto que:

$$W = P*t \quad (1.1.1)$$

donde:

W = energía

P = potencia

t = tiempo

además,

$$P = V*I \quad (1.1.2)$$

donde:

P = potencia

V = tensión

I = corriente

Sustituyendo la ecuación 1.1.2 en la ecuación 1.1.1, se obtiene:

$$W = V*I*t \quad (1.1.3)$$

La corriente I está dada por la siguiente ecuación:

$$I = \frac{Q}{t} \quad (1.1.4)$$

donde:

I = corriente

Q = carga

t = tiempo

Sustituyendo la ecuación 1.1.4 en la ecuación 1.1.3 queda:

$$W = Q*V \quad (1.1.5)$$

La sustitución de la carga de un electrón y la diferencia de potencial de 1 voltio en la ecuación 1.1.5 ocasionará un nivel de energía conocido como un electrón-voltio. Como la energía se mide también en joules y la carga de un electrón es 1.6×10^{-19} coulomb, entonces:

$$W = Q \cdot V = (1.6 \times 10^{-19} \text{ C}) \cdot (1 \text{ V}) \\ 1 \text{ eV} = 1.6 \times 10^{-19} \text{ J}$$

Unidad de energía muy pequeña dada en Joule, por lo tanto, se utiliza el electrón-voltio.

Un principio de la mecánica cuántica es que en un nivel de energía particular no puede haber más de un electrón. Como cualquier banda de energía permitida consiste en un número finito de niveles de energía muy próximos unos de otros, existe un número máximo de electrones que pueden tener energía en dicha banda. Cuando el número de electrones que tiene energía comprendida en la citada banda es exactamente el máximo, se dice que la banda está llena. En función del tamaño de la banda prohibida, es decir, de la energía (E_G) y si la banda ocupada está completamente llena o no, podemos determinar los diferentes tipos de materiales como sigue:

Aislante. Prácticamente no tiene disponibilidad de portadores de carga. La estructura atómica de un aislante es tal que la separación que hay entre la banda de conducción y la banda de valencia, es tan grande, que la energía que se le puede suministrar desde un campo eléctrico externo no es suficiente para llevar electrones de una banda a la otra, la estructura de bandas de energía en la red cristalina de un aislante se indica esquemáticamente en la Figura 1.1.3.

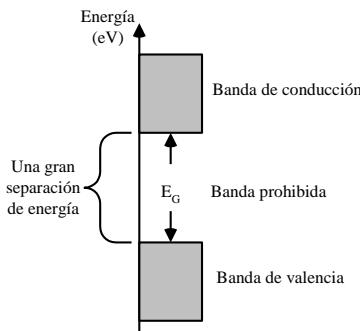


FIGURA 1.1.3. Estructura de bandas de energía de un Aislante.

Conductor. Tiene disponible un gran número de portadores móviles. En la estructura de banda de un conductor la banda de valencia y la banda de conducción se encuentran superpuestas, en la Figura 1.1.4 se muestra la estructura de bandas de energía de un conductor. Con la influencia de un campo eléctrico los electrones pueden adquirir una energía adicional y cambiar a etapas más elevadas de energía, más fácilmente.

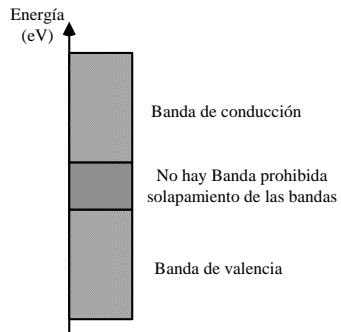


FIGURA 1.1.4. Estructura de bandas de energía de un Conductor.

Semiconductor. Un material cuya anchura de banda prohibida sea relativamente pequeña (del orden del electrón-voltio), se denomina semiconductor. En estos materiales, puede producirse ordinariamente algo de conducción, pues la excitación debida a la presencia usual del calor y de la luz es suficiente para elevar la energía de algunos electrones desde la banda llena más alta a la banda permitida inmediata superior. Estos electrones pueden entonces contribuir a la conducción. El esquema energético de un material semiconductor se muestra en la Figura 1.1.5.

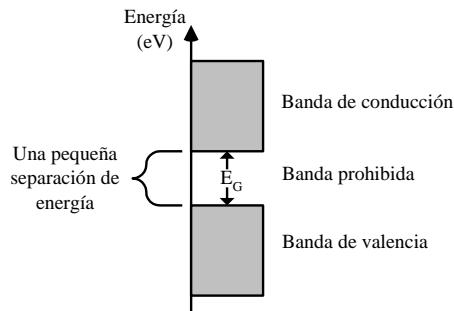


FIGURA 1.1.5. Estructura de bandas de energía de un Semiconductor.

1.2 Material Semiconductor

La fabricación de un material semiconductor se puede realizar con el silicio, el germanio y el arseniuro de galio. El material mas utilizado es el silicio, ya que sus propiedades físicas lo hacen adecuado para fabricar dispositivos activos con buenas características eléctricas, es menos costoso que el germanio y permite una operación del dispositivo a temperaturas más altas. Además, el silicio puede oxidarse con facilidad para formar una excelente capa aislante (vidrio). El vidrio se utiliza para hacer estructuras de capacitores y permite la construcción de

dispositivos controlados por campo. Sirve también como una máscara contra las impurezas exteriores que se podrían difundir en el material de alta pureza del silicio. Esta propiedad de protección permite la fabricación de los circuitos integrados; se pueden construir juntos, elementos de circuitos activos y pasivos sobre la misma pieza del material (substrato), al mismo tiempo, y conectarlos para formar un circuito. Con el arseniuro de galio (GaAs) se fabrican diodos que pueden funcionar a velocidades de conmutación y a frecuencias más altas que los diodos de silicio. Sin embargo, el material de arseniuro de galio es más caro que el silicio y más difícil de fabricar, así que por regla general se utilizan sólo en aplicaciones de alta frecuencia. En general, el material que hoy en día se emplea con mayor frecuencia y es considerado como un semiconductor por excelencia es el silicio.

Un semiconductor como el silicio es de naturaleza cristalina y se encuentra situado en la cuarta columna de la tabla periódica con cuatro electrones de valencia (ver tabla periódica en la Figura A1 del Anexo A). La estructura cristalina consiste en una repetición regular en tres dimensiones de una celda que tiene la forma de un tetraedro con un átomo en cada vértice, en la Figura 1.2.1 se ilustra la estructura tridimensional. Los átomos forman un todo ordenado en el cual los vecinos más cercanos están unidos por enlaces covalentes.

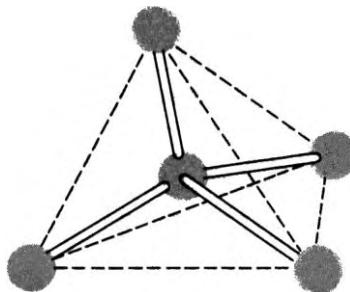


FIGURA 1.2.1. Representación tridimensional de la estructura cristalina de un semiconductor.

En la Figura 1.2.2 se representa simbólicamente la estructura cristalina en dos dimensiones de un átomo de silicio. Como el átomo de silicio tiene cuatro electrones de valencia este es un átomo tetravalente. El núcleo iónico inerte del átomo de silicio tiene una carga positiva de +4 medida en unidades de la carga del electrón. La fuerza de enlace entre átomos vecinos es el resultado del hecho de que cada electrón de valencia de un átomo de silicio es compartido por uno de sus cuatro vecinos más próximos. El enlace covalente se representa por dos líneas que unen cada ion con cada uno de sus vecinos. La situación de que los electrones de valencia sirvan de unión entre un átomo y el siguiente, determinan también como los electrones de valencia están fuertemente ligados a los núcleos. Por tanto,

aunque se tenga de la disponibilidad de cuatro electrones de valencia el cristal tiene baja conductividad.

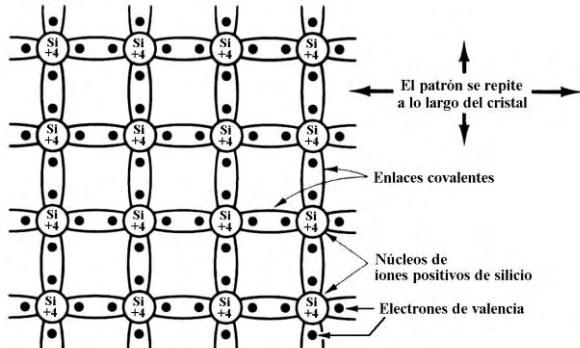


FIGURA 1.2.2. Representación bidimensional de un cristal de silicio.

En un semiconductor sometido a una temperatura muy baja, esto es a la temperatura de 0ºK (cero absoluto), todos los electrones están en los niveles de energía más bajos por tanto la banda de valencia permanece llena y la de conducción vacía. Como la corriente es proporcional al número de electrones en movimiento, la corriente es nula; por lo tanto, el material tiene una elevada resistencia y de ahí que estos materiales sean aislantes a bajas temperaturas. No obstante, la conducción aumenta con la temperatura. A medida que la temperatura aumenta, algunos de estos electrones de valencia adquieren una energía térmica vibratoria aleatoria para romper sus enlaces covalentes y saltan espontáneamente de la banda de valencia hacia la banda de conducción, según se muestra en la Figura 1.2.3. Una vez libres de sus enlaces covalentes, estos electrones libres térmicamente, pueden contribuir a la conducción de corriente. A partir de este momento, los electrones libres pueden moverse muy fácilmente bajo la influencia de cualquier campo eléctrico exterior aplicado. El aislante se ha convertido en un ligero conductor, constituyendo así un semiconductor.

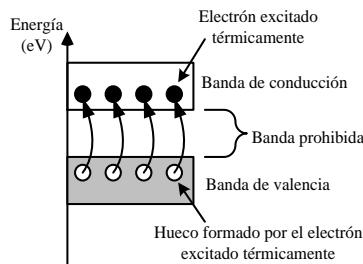


FIGURA 1.2.3. Diagrama de bandas de energía de un semiconductor típico a temperaturas altas.

Cuando el electrón pasa a la banda de conducción, deja tras de él un vacío singular en la banda de valencia, como se observa en la Figura 1.2.3. Este vacío, se conoce como un “hueco”. El hueco se refiere al nivel de energía vacío en la banda de valencia y se puede ver en la estructura de un cristal como el vacío dejado cuando un electrón se libera de su enlace covalente, ver Figura 1.2.4 en la cual se representa la ausencia del electrón en el enlace covalente por un pequeño círculo. En este caso, un electrón que normalmente forma parte de un enlace covalente se ha representado fuera del enlace y por tanto libre para circular al azar por el cristal. La energía necesaria para romper el enlace covalente es de 1.1 eV para el silicio a temperatura ambiente. La importancia del hueco estriba en que puede servir de portador de electricidad comparable en su efectividad al electrón libre. Por lo tanto, a efectos prácticos, siempre que se rompa un enlace covalente en un semiconductor se genera un par electrón-hueco y ambas partículas móviles y cargadas participan en la conducción.

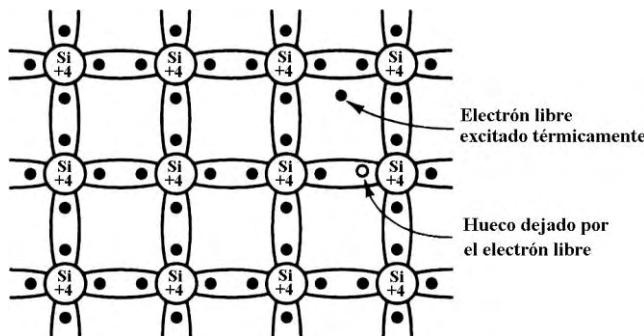


FIGURA 1.2.4. Cristal de silicio con un enlace covalente roto.

El mecanismo por el cual los huecos contribuyen a la conductividad se explica cualitativamente de la siguiente forma: Cuando un enlace está incompleto de forma que haya un hueco, es relativamente fácil que un electrón de valencia de un átomo vecino abandone el enlace covalente para llenar el hueco. Un electrón que deja su enlace para llenar un hueco deja a su vez otro hueco en su posición inicial. Por tanto, el hueco se mueve efectivamente en dirección contraria al electrón. Este hueco en esta nueva posición puede ser llenado por un electrón de otro enlace covalente y por tanto el hueco se desplazará un lugar en sentido opuesto al movimiento del electrón. He aquí un nuevo mecanismo de conducción de la electricidad que no supone electrones libres. En la Figura 1.2.5 se ilustra esquemáticamente este fenómeno: el círculo con punto representa un enlace completo, y el círculo vacío un hueco. La Figura 1.2.5a muestra una fila de 10 iones, con un enlace roto, o hueco, en el ion 6. Imaginemos que un electrón del ion 7 se mueve hacia el hueco del ion 6; el resultado es el de la Figura 1.2.5b. Al comparar la Figura 1.2.5a con la Figura 1.2.5b, el hueco en (a) se ha movido a la derecha en (b) (del ion 6 al 7). El movimiento del hueco en un sentido significa el

transporte de una carga negativa a una distancia igual y en sentido opuesto. Respecto al flujo de corriente eléctrica, el hueco se comporta como una carga positiva igual en magnitud a la carga del electrón. Podemos, pues, considerar a los huecos como entidades físicas cuyo movimiento constituye un flujo de corriente.

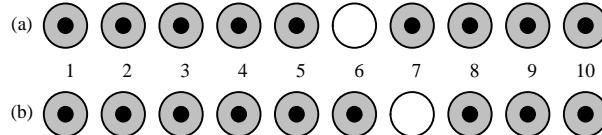


FIGURA 1.2.5. Mecanismo por el cual un hueco contribuye a la conductividad.

Cuando los electrones en la banda de conducción de un semiconductor son originados únicamente por agitación térmica, existirán un número igual de huecos en la banda de valencia y electrones libres en la banda de conducción. Un semiconductor, con un número igual de huecos y electrones es un semiconductor puro y se conoce como *semiconductor intrínseco*. Es importante resaltar que debido a la agitación térmica, continuamente se generan nuevos pares de electrón-hueco, mientras que otros desaparecen como consecuencia de la recombinación. Los procesos de generación y recombinación coexisten en un estado de equilibrio dinámico. Cuando un electrón tropieza con un hueco, algunas veces el electrón es vuelto a capturar, restableciéndose el enlace covalente y desapareciendo espontáneamente el electrón libre y el hueco. La velocidad de recombinación es proporcional a la concentración de pares electrón-hueco, idea que tiene sentido físico, ya que a mayor concentración de pares electrón-hueco mayor posibilidad de encuentro de huecos y electrones. Como los electrones libres y los huecos se producen siempre a pares en un semiconductor intrínseco, la concentración de electrones n , y la concentración de huecos p , son iguales. La notación estándar es:

$$n = p = n_i \text{ portadores/cm}^3 \quad (1.2.1)$$

donde n_i , la concentración de portadores intrínsecos, tendrá un valor para cada semiconductor y para cada temperatura. Entonces, se puede decir que existen dos tipos de portadores de cargas móviles en un semiconductor que son: los *electrones de conducción*, que transportan carga negativa, y los *huecos*, que transportan carga positiva. A raíz de todo lo discutido anteriormente se puede ver de otra manera la diferencia entre un conductor y un semiconductor, la cual es: que en un semiconductor la corriente eléctrica es debida al movimiento de cualquiera de los dos portadores de cargas distintos e independientes, mientras, que en un conductor la corriente eléctrica es debida al movimiento de electrones solamente.

Veamos como es el movimiento de los portadores en un semiconductor, en este caso se coloca el silicio, bajo la acción de un campo eléctrico. Si se aplica un campo eléctrico a un material semiconductor tal como se indica en la Figura

1.2.6, el electrón se mueve hacia el terminal positivo de la fuente, como era de esperar.

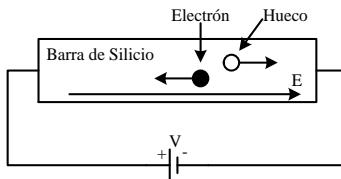


FIGURA 1.2.6. Movimiento del electrón y del hueco en una barra de silicio bajo la acción de un campo eléctrico.

Un electrón de la banda de valencia también puede moverse hacia el terminal positivo de la fuente si éste posee suficiente energía. Cuando el electrón pase al hueco dejará un hueco detrás de él, pareciendo como si el hueco se moviese hacia el terminal negativo de la fuente en la dirección del campo eléctrico aplicado, en la Figura 1.2.7 se puede ver el movimiento del electrón y del hueco en los diferentes niveles de energía. La corriente neta es debida, por tanto, al movimiento de los electrones en la banda de conducción y al movimiento de los huecos en la banda de valencia. Se habla de movimiento de huecos, o de cargas positivas, en vez de movimiento de electrones en la banda de valencia para evitar confusión con el movimiento de electrones en la banda de conducción. La corriente convencional, debida al flujo de electrones, y la corriente de huecos, siguen desde luego la dirección del campo eléctrico.

Es de hacer notar, que los electrones se mueven más rápidamente hacia el terminal positivo que los huecos al terminal negativo, ya que la probabilidad de que un electrón en la banda de conducción se mueva es mucho mayor que la probabilidad de que un electrón en la banda de valencia se mueva. Así, la corriente debida a la circulación de electrones en la banda de conducción es mayor que la corriente debida a la circulación de huecos en la banda de valencia, aunque la corriente neta sea pequeña por ser un semiconductor.

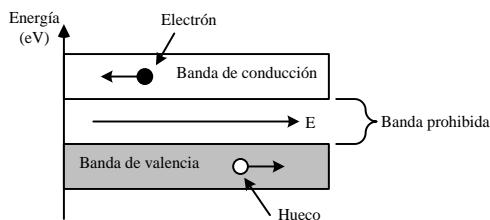


FIGURA 1.2.7. Movimiento del electrón y del hueco en los diferentes niveles de energía.

La conducción del semiconductor bajo la influencia de un campo eléctrico en la representación bidimensional de un cristal de silicio se ilustra en la Figura 1.2.8, se observa el campo eléctrico generado por una tensión que ejerce una fuerza sobre los electrones, dirigida hacia la izquierda de la figura. Esta fuerza hace que el electrón ligado, justo a la derecha del hueco, salte a este espacio haciendo que el hueco se corra un sitio hacia la derecha, ver Figura 1.2.8(b). Este hecho reproduce el hueco en el lugar del electrón desplazado, dejando el electrón ligado en el espacio anterior del hueco. Como se muestra en las Figuras 1.2.8(c) y (d), el hueco continúa emigrando hacia la derecha, conforme su vacante continúa llenándose por el electrón adyacente, reproduciendo el hueco en el sitio ocupado por el electrón. Se puede observar que los electrones individuales de enlace que se involucran en el llenado de los espacios vacantes por la propagación del hueco, no muestran ningún movimiento continuo a gran escala. Cada uno de estos electrones se mueve únicamente una vez durante el proceso migratorio. En contraste, un electrón libre se mueve en forma continua en la dirección opuesta al campo eléctrico.

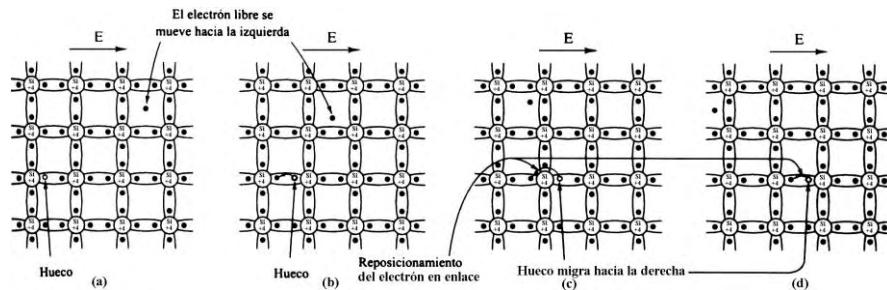


FIGURA 1.2.8. Movimiento del electrón y del hueco bajo la acción de un campo eléctrico visto en la representación bidimensional de un cristal de silicio.

En la mayoría de las aplicaciones, no hay suficiente electrones libres y huecos en un semiconductor intrínseco para producir una corriente útil, su conductividad es baja. Para incrementar la conductividad en los semiconductores puros, se introducen cantidades controladas de materiales conocidos como impurezas, con lo que se crean electrones libres o huecos. El proceso de agregar cantidades cuidadosamente controladas de impurezas a los semiconductores puros se conoce como impurificación [Rashid Muhammad H.], este proceso también se conoce como contaminación o dopado [Horenstein Mark N.], [Malik Norbert R.], [Schilling D. L. & Belove Ch.]. La contaminación permite al semiconductor tener relativamente una conductividad constante dentro de un margen de temperatura amplio. Un semiconductor al que se le han agregado impurezas se conoce como semiconductor extrínseco, ver la clasificación de los tipos de materiales en la Figura 1.1.1.

Cada tipo de impureza forma un semiconductor con una clase de portadores predominante. El portador más numeroso se llama el portador

mayoritario y el menos numeroso, portador minoritario. La diferencia entre el número de portadores mayoritarios y el de minoritarios se determina por la concentración de ciertas impurezas químicas que se encuentran en el semiconductor en cantidades extremadamente pequeñas. El nivel normal de dopado es del orden de 1 átomo de impurezas por cada 10^6 a 10^8 átomos de silicio. Las propiedades físicas y químicas son esencialmente las mismas del silicio y sólo varían marcadamente las propiedades eléctricas, ya que se altera la estructura de bandas de energía. Hay dos tipos de impurezas, donadoras y aceptadoras, y dos clases correspondientes de semiconductores extrínsecos: tipo *n* y tipo *p* (ver Figura 1.1.1). Cada uno se describirá en los siguientes párrafos.

1.2.1 Semiconductor Extrínseco Tipo *n*

Si a un semiconductor puro se le agrega una pequeña cantidad de impureza de un elemento pentavalente, perteneciente al grupo 5A de la columna de la tabla periódica (ver Figura A1 del Anexo A), cuatro de los cinco electrones de valencia ocuparan enlaces covalentes y el quinto queda inicialmente sin enlace y constituirá un portador de corriente. En la Figura 1.2.1.1 se representa la estructura del cristal que se obtiene al dopar con una impureza pentavalente.

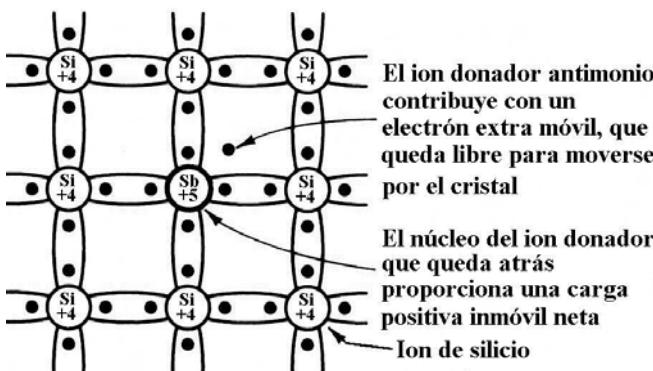


FIGURA 1.2.1.1. Red cristalina de silicio contaminada por un átomo de impureza pentavalente.

Los átomos de impureza pentavalente son el fósforo, el arsénico y el antimonio. Estos átomos producen electrones en exceso y se les denominan átomos donadores que se utilizan para formar un semiconductor tipo *n*, en este caso los electrones son portadores mayoritarios y los huecos portadores minoritarios. Aquí, no se generan huecos móviles cuando los átomos de impureza donan electrones, el electrón de valencia sobrante queda ligado más débilmente que los electrones que intervienen en los enlaces covalentes y a temperaturas normales de funcionamiento este electrón posee energía suficiente para escapar de su átomo, convirtiéndose así, en un electrón de conducción. Por tanto, el átomo donador se ioniza y adquiere una carga positiva generándose un ion positivo fijo

que queda anclado en la red cristalina e incapaz de desplazarse en respuesta a un campo eléctrico aplicado. Obviamente hay una gran similitud entre los semiconductores tipo *n* y los conductores; sin embargo, la concentración de electrones libres es mucho más baja en el semiconductor y su valor se controla estrictamente durante el proceso de contaminación.

La energía necesaria para desligar del átomo el quinto electrón es del orden de 0.05 eV para el silicio, energía considerablemente menor que la necesaria para romper un enlace covalente. En la Figura 1.2.1.2, se muestra el diagrama de bandas de energía de un semiconductor tipo *n*, donde se puede observar que al agregar los átomos donadores aparece un nivel de energía permitido a muy poca distancia de la banda de conducción. Este nuevo nivel permitido es esencialmente un nivel discreto, puesto que los átomos de las impurezas están muy separados en la estructura cristalina y, como consecuencia, su interacción es muy pequeña. Para el silicio, la distancia del nuevo nivel discreto de energía permitida, del borde inferior de la banda de conducción, es solamente 0.05 eV y, por tanto, a la temperatura ambiente, casi todos los quintos electrones del material donador saltarán a la banda de conducción.

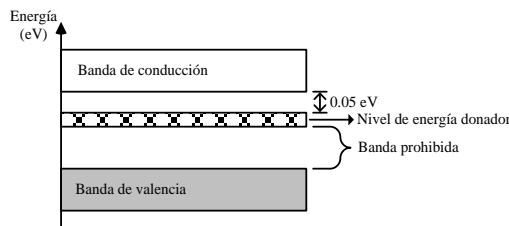


FIGURA 1.2.1.2. Diagrama de bandas de energía de un semiconductor tipo *n*.

Al dopar el semiconductor intrínseco con impurezas tipo *n* sucede que, además de aumentar el número de electrones, disminuye el número de huecos respecto de los disponibles cuando era intrínseco. La razón de este descenso es que el mayor número de electrones presentes aumenta el índice de recombinación de éstos con los huecos.

1.2.2 Semiconductor Extrínseco Tipo *p*

Si a un semiconductor puro se le agrega una pequeña cantidad de impureza de un elemento trivalente, perteneciente al grupo 3A de la columna de la tabla periódica (ver Figura A1 del Anexo A), solamente tres electrones podrán completar los enlaces covalentes. La cuarta unión es ocupada por un electrón de valencia de un átomo vecino, creando así un hueco móvil. La Figura 1.2.2.1 representa la estructura del cristal que se obtiene al dopar con una impureza trivalente. Los átomos de impureza trivalente que se añaden a un semiconductor puro son: el boro, el galio y el indio. Estos átomos tienen en su órbita externa de valencia un electrón menos que los átomos vecinos y se les denominan átomos

aceptadores, aceptores o receptores para formar un semiconductor tipo *p*, en este caso los huecos son portadores mayoritarios y los electrones portadores minoritarios.

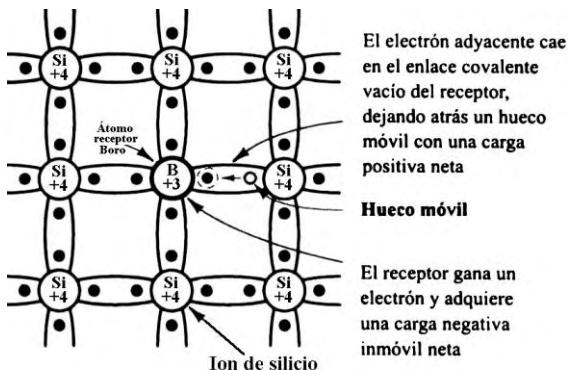


FIGURA 1.2.2.1. Red cristalina de silicio contaminada por un átomo de impureza trivalente.

Cuando la red cristalina adquiere energía térmica, un electrón de un átomo de silicio vecino será capturado (aceptado) por un átomo de impureza. Al realizarse esto, quedará ahí en forma permanente, y en el sitio del átomo aceptor un ion negativo fijo e inmóvil en la red cristalina. A su vez, el electrón deja atrás un hueco, que queda libre para emigrar alrededor del cristal. Un átomo aceptor, por tanto, crea un hueco móvil, sin crear el electrón libre correspondiente. Al introducir el átomo aceptor se mantiene la neutralidad de las cargas, porque la creación del hueco positivo queda acompañado por la creación de un ion receptor inmóvil negativo.

Al agregar a un semiconductor intrínseco impurezas aceptadoras, aparece justo por encima de la banda de valencia un nivel discreto de energía permitida, como se muestra en la Figura 1.2.2.2. Para que un electrón abandone la banda de valencia y ocupe el nivel de energía introducido por los aceptores, es necesaria una cantidad muy pequeña de energía que está en el orden de 0.05 eV para el silicio; por tanto, el mayor número de portadores en el material semiconductor serán los huecos generados por estos electrones en la banda de valencia.

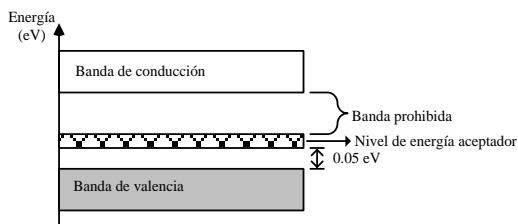


FIGURA 1.2.2.2. Diagrama de bandas de energía de un semiconductor tipo *p*.

En resumen, en un material semiconductor extrínseco tipo *n* se tiene como portador mayoritario los electrones, portador minoritario los huecos (considerado carga positiva) e iones donadores positivos fijos como se ilustra en la Figura 1.2.2.3a y en un material semiconductor extrínseco tipo *p* se tiene como portador mayoritario los huecos (considerado carga positiva), portador minoritario los electrones e iones aceptores inmóviles negativos.

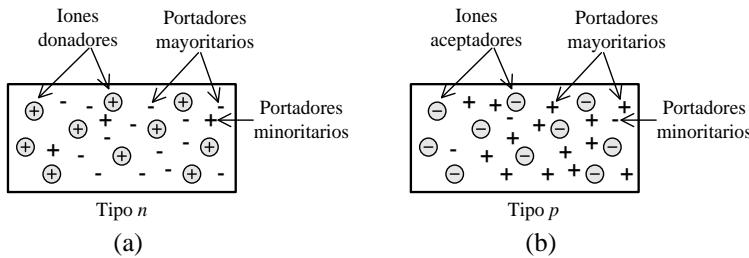


FIGURA 1.2.2.3. Representación de las cargas en los diferentes semiconductores extrínsecos.

Los materiales tipo *n* y tipo *p* representan los bloques constitutivos fundamentales de los dispositivos semiconductores. La unión de un material tipo *n* con uno tipo *p* produce el diodo semiconductor de importancia considerable en los sistemas electrónicos, el cual estudiaremos a continuación. Pero antes debemos considerar, de todo lo discutido anteriormente, un aspecto muy importante en los semiconductores; que son los mecanismos asociados a las corrientes eléctricas debido al movimiento de los huecos o de los electrones. Estos mecanismos son la difusión y el arrastre [Searle C. L., Boothroyd A. R., Angelo Jr. E. J., Gray P. E. & Pederson D. O.] o deriva [Sedra A. & Smith K. C.] o desplazamiento [Boylestad R. & Nashelsky L.]. Llamaremos al segundo mecanismo de Arrastre.

1.3 Arrastre y Difusión

El mecanismo de arrastre ocurre cuando se aplica un campo eléctrico a través de un semiconductor. Los electrones libres y los huecos son acelerados por el campo eléctrico y adquieren una componente de velocidad (superpuesta a la velocidad de su movimiento térmico) que se llama velocidad de arrastre. Aunque los portadores se aceleran en el campo, la energía adicional recibida de este modo es generalmente pequeña comparada a la correspondiente a su movimiento térmico aleatorio. La trayectoria de un portador de carga es complicada y tortuosa debido a su movimiento térmico aleatorio y a las colisiones que efectúa al azar en el sólido, y el campo sólo altera ligeramente este movimiento. Sin embargo, las pequeñas perturbaciones producidas por el campo eléctrico, al actuar sobre las trayectorias de cada uno de los portadores de carga (que se encuentran en gran número), generan una intensidad de corriente media que es importante tomar en cuenta, ya que, el movimiento térmico aleatorio no produce por sí mismo una

intensidad de corriente media considerable. Se deduce que sobre sus movimientos térmicos, los portadores de carga se mueven en respuesta a un campo aplicado como si estuvieran inmersos en un fluido viscoso, y la velocidad de arrastre añadida al movimiento térmico debida a campos eléctricos aplicados moderados depende linealmente de la fuerza, y en consecuencia del campo. Por lo tanto, la intensidad de corriente generada por el arrastre, así como la velocidad de arrastre, es proporcional al campo eléctrico y obedece a la ley de Ohm. Los huecos son arrastrados según el sentido del campo aplicado mientras que los electrones lo son en el sentido opuesto debido a su carga negativa. En ambos casos la corriente eléctrica asociada al arrastre de los portadores de carga tiene la dirección del campo y es proporcional a él. Este mecanismo se conoce también como Deriva.

El mecanismo de difusión está asociado con el movimiento aleatorio debido a la agitación térmica. En un trozo de silicio de concentración uniforme de electrones libres y agujeros, este movimiento aleatorio no resulta como un flujo neto de carga (esto es, corriente). Por otra parte, si mediante cierto mecanismo la concentración de electrones libres se hace más alta en una parte del trozo de silicio que en otra, entonces los electrones se difundirán de la región de alta concentración a la región de baja concentración debido a la presencia de un gradiente de concentración. Este movimiento de difusión es análogo a la dispersión de color que tiene lugar cuando una gota de tinta cae en un vaso de agua. El efecto se puede observar en un material semiconductor si una densa concentración de portadores se introduce en una región como se muestra en la Figura 1.3.1a. Con el tiempo se distribuirán en forma equitativa a través del material, como se ilustra en la Figura 1.3.1b.

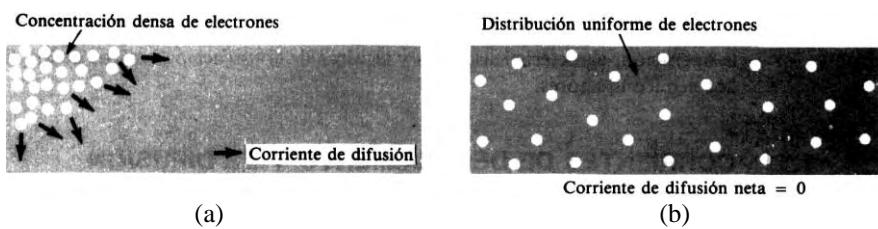


FIGURA 1.3.1. Representación del efecto de la difusión en un material semiconductor.

Aunque el mecanismo de difusión no depende de la carga asociada a los huecos y electrones, la difusión de portadores de carga produce desde luego una corriente eléctrica llamada corriente de difusión. El análisis del mecanismo de difusión muestra que con gradientes moderados la densidad media de corriente es proporcional al gradiente de concentración. Sí, se considera la barra de silicio, que se muestra en la Figura 1.3.2a, con el perfil de concentración de huecos a lo largo del eje x como se muestra en la Figura 1.3.2b. Entonces, la existencia de tal perfil de concentración resulta en una corriente de difusión de huecos en la dirección de

x, con la magnitud de la corriente en cualquier punto que sea proporcional a la pendiente de la curva de concentración, o gradiente de concentración, en ese punto.

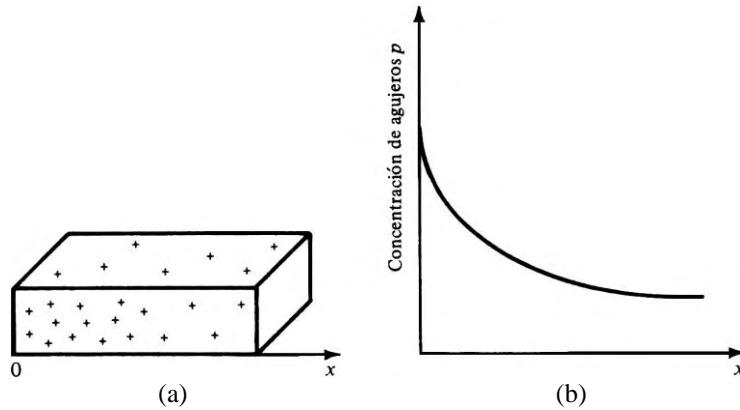


FIGURA 1.3.2. Perfil de concentración en un material semiconductor.

Para los huecos con una concentración que varía sólo en la dirección de x la densidad de corriente de difusión es:

$$J_p = -qD_p \frac{dp}{dx} \quad (1.3.1)$$

donde: J_p es la densidad de corriente de difusión de huecos (ampere por metro cuadrado)

D_p es la constante de difusión para huecos, es una propiedad del material

q es la carga del electrón

$\frac{dp}{dx}$ es la derivada de concentración p de huecos con respecto a la distancia x

Análogamente para los electrones, la densidad de difusión es:

$$J_n = qD_n \frac{dn}{dx} \quad (1.3.2)$$

donde: J_n es la densidad de corriente de difusión de electrones (ampere por metro cuadrado)

D_n es la constante de difusión para electrones, es una propiedad del material

q es la carga del electrón

$\frac{dn}{dx}$ es la derivada de concentración n de electrones con respecto a la distancia x

Dado que los portadores de carga se difunden desde las regiones de gran concentración a las de concentración menor, la densidad de corriente asociada a la difusión de los huecos cargados positivamente tiene un sentido opuesto al gradiente de concentración, mientras que la densidad de corriente asociada a la difusión de los electrones cargados negativamente tiene el mismo sentido que el gradiente de concentración. Por esta razón, no hay signo menos en la ecuación 1.3.2 debido a la carga negativa de los electrones y al convenio de corriente utilizado. D_p también se denota como D_h y se llama coeficiente de difusión [Searle C. L., Boothroyd A. R., Angelo Jr. E. J., Gray P. E. & Pederson D. O.]. D_p y D_n son, ambas, funciones de la temperatura.

El fenómeno de difusión es también importante considerarlo tecnológicamente en el proceso de impurificación y debe tenerse en cuenta con todo cuidado cuando se construyen los modelos para los dispositivos semiconductores (capacitancia de difusión, etc.).

Si se encuentran simultáneamente en un semiconductor un campo eléctrico y un gradiente de concentración moderados, el arrastre y la difusión tienen lugar los dos de forma independiente. La densidad de corriente total de los huecos o de los electrones es entonces simplemente la suma de las corrientes componentes correspondientes de arrastre y difusión.

1.4 Operación Física del Diodo Semiconductor (*pn*)

El diodo semiconductor es básicamente una unión *pn*, como se muestra en el esquema de la Figura 1.4.1. La unión *pn* consta de un material semiconductor de tipo *p*, puesto en contacto físico con un material semiconductor de tipo *n* para formar la unión. En la realidad, las uniones no se forman de este modo; en la práctica, según el proceso de fabricación, tanto la región *p* como la *n* son parte del mismo cristal, esto es, la unión *pn* se forma dentro de un sólo cristal creando regiones de diferentes “impurezas” (regiones *p* y *n*). El modelo físico utilizado del diodo de unión, de la Figura 1.4.1, representa la estructura física de una pieza única de semiconductor para describir el comportamiento de casi todos los diodos.

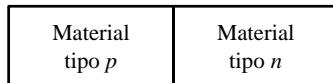


FIGURA 1.4.1. Esquema de la unión *pn*.

La unión *pn* se convierte en un diodo, agregando contactos óhmicos, que permiten que la unión quede conectada a otros elementos de un circuito. Los contactos óhmicos son las conexiones externas a las regiones *p* y *n* (los terminales del diodo) que se efectúan a través de contactos metálicos, como se muestra en la Figura 1.4.2a, estos contactos se sueldan, se depositan al vapor o se unen por compresión al semiconductor. En la Figura 1.4.2a se observa que el lado *p* del

diodo se le llama el ánodo y el lado *n* el cátodo. En la Figura 1.4.2b se indica el símbolo del diodo, donde la “línea colocada en la punta de la flecha” señala el cátodo o la región de tipo *n*.

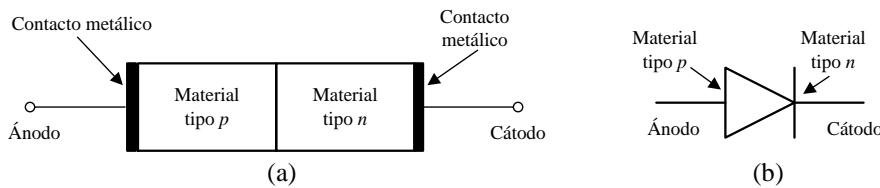


FIGURA 1.4.2. Estructura física y Símbolo del diodo de unión *pn*.

La estructura física del diodo crea discontinuidades bastante abruptas en las concentraciones de huecos y de electrones en la interfaz. Cuando la unión se forma por primera vez existe un gradiente de concentración a través de la unión, lo que hace, que los electrones que son los portadores mayoritarios en la región *n*, se difundan del lado tipo *n* al lado tipo *p*; en forma similar, los huecos que son los portadores mayoritarios en la región *p*, se difundan del lado tipo *p* al lado tipo *n*. A primera vista, pudiera parecer que los huecos y los electrones deberían continuar difundiéndose a través de la unión y combinándose unos con otros hasta que no quedase ningún portador de corriente o hasta que no quedase más que una clase de portadores de carga, sin embargo, esto no ocurre así. Los electrones y los huecos se combinan cerca de la unión y, por consiguiente, se anulan entre sí, es decir, los huecos que neutralizaban los iones aceptadores próximos a la unión en el material de tipo *p* han desaparecido como consecuencia de la combinación con los electrones difundidos a través de la unión; de igual forma, los electrones en el material tipo *n* se han combinado con huecos que han cruzado la unión desde el material *p*. Los iones no neutralizados en las proximidades de la unión se conocen con el nombre de *cargas descubiertas*. Por lo tanto, en cada lado de la unión habrá cargas opuestas y no existirán portadores móviles, lo que crea una *región de agotamiento o región de carga espacial*, como se muestra en la Figura 1.4.3, en esta figura los huecos (en el lado del material tipo *p*) están dibujados con pequeños círculos vacíos y los iones aceptadores están indicados en un círculo con un signo “menos” debido, a que después de aceptar este átomo un electrón se transforma en un ion negativo; igualmente los electrones (en el lado del material tipo *n*) están dibujados con un pequeño punto negro y los iones donadores se representan en un círculo con un signo “más”, ya que, después de que este átomo de impureza haya dado un electrón se transforma en un ion positivo.

El proceso de formación de la región de carga espacial es un mecanismo termodinámico de difusión donde el estado de equilibrio se logra en un tiempo cuya magnitud es de microsegundos. El ancho de esta región es del orden de unas pocas décimas de micra (aproximadamente igual a la longitud de onda de la luz visible). A la izquierda de esta región, la concentración de portadores huecos e iones aceptadores se muestran en las gráficas de la Figura 1.4.4; igualmente a la

derecha de esta región, la concentración de portadores electrones e iones donadores se indica en la Figura 1.4.4.

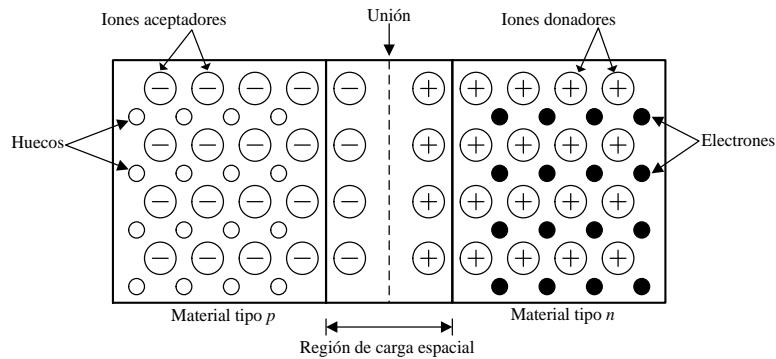


FIGURA 1.4.3. Diagrama esquemático de la formación de la unión *pn*.

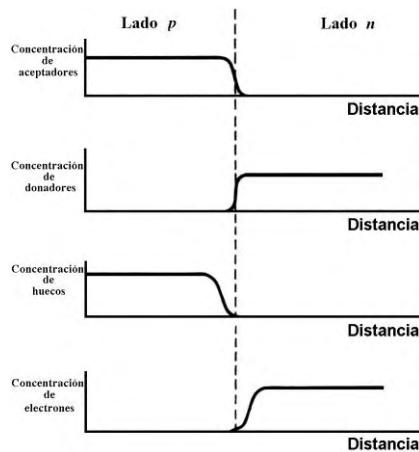


FIGURA 1.4.4. Concentración de portadores e iones en una unión *pn*.

Debido a la concentración de cargas no uniforme y a la presencia de cargas opuestas en cada lado de la unión, se establece un campo eléctrico a través de la región; en consecuencia resulta una diferencia de potencial entre la región de agotamiento, con el lado *n* a una tensión positiva en relación con el lado *p*. De esta manera el campo eléctrico resultante se opone a la difusión de huecos en la región *n* y de electrones en la región *p*, lo que impide cualquier flujo de portadores mayoritarios. A causa de la diferencia de potencial en la región de agotamiento, ésta actúa como una barrera que tiene que superarse para que se difundan los huecos en la región *n* y los electrones se difundan en la región *p*.

En la Figura 1.4.5 se muestra la variación del potencial electrostático en la región de agotamiento y constituye una barrera de energía potencial que se opone a la continuación de la difusión de huecos a través de la unión. Igualmente, en la Figura 1.4.6 se ve la forma de la barrera de energía potencial contraria al flujo de electrones que cruzan la unión desde el lado *n*. La Figura 1.4.6 es similar a la Figura 1.4.5 salvo que está invertida, ya que la carga de los electrones es negativa.

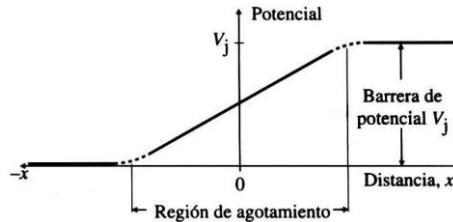


FIGURA 1.4.5. Distribución del potencial electrostático o barrera de energía potencial en la unión *pn*.

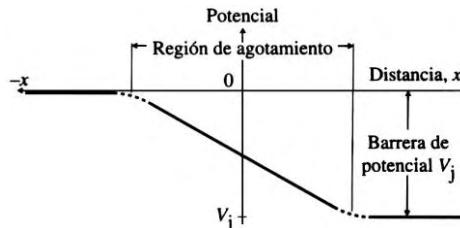


FIGURA 1.4.6. Barrera de energía potencial de electrones en la región de agotamiento.

Cada mecanismo de difusión, el de huecos del lado *p* al lado *n* y el de electrones del lado *n* al lado *p*, generan una corriente neta total de difusión I_D a través de la unión. Como un hueco que circula de izquierda a derecha (lado *p* al lado *n*) es equivalente a un electrón que circula de derecha a izquierda (lado *n* al lado *p*), las dos componentes de la corriente de difusión son aditivas y se considera que la corriente total fluye del lado *p* hacia el lado *n* provocada por los portadores mayoritarios, como se indica en la Figura 1.4.7. La corriente de difusión I_D depende fundamentalmente del potencial V_j . Entre más grande es la barrera de potencial V_j (ver Figura 1.4.5), menor será el número de portadores que podrán superarla y en consecuencia más baja será la magnitud de la corriente de difusión I_D .

En adición, a la componente de corriente de difusión (I_D) debida a los portadores mayoritarios, existe una componente debida a la deriva (o arrastre) de portadores minoritarios a través de la unión. Específicamente, algunos de los huecos generados por acción térmica en el material *n* se difunden a través de él

hasta la región de agotamiento. Dentro de esta región experimentan el campo eléctrico, que los barre a través de ella hacia el lado *p*. En forma similar, algunos de los electrones minoritarios generados por la acción térmica en el material *p* se difunden hasta el borde de la región de agotamiento y son barridos por el campo eléctrico en esta región a través de ella hasta el lado *n*. Estas dos componentes de la corriente, los electrones movidos por la deriva de *p* a *n* y los agujeros movidos por el mismo fenómeno de *n* a *p*, se suman para formar la corriente de deriva I_s , cuya dirección va del lado *n* al lado *p* de la unión, como se indica en la Figura 1.4.7.

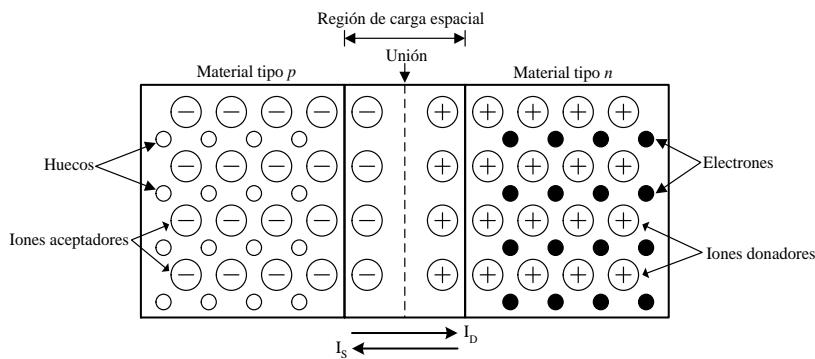


FIGURA 1.4.7. Corriente en la región de agotamiento.

La corriente I_s es transportada por los portadores minoritarios generados por acción térmica, su valor depende de la temperatura y es independiente del valor del potencial electrostático V_j . En condiciones de equilibrio (condiciones de circuito abierto, sin corriente externa), la corriente resultante es cero; en consecuencia, las dos corrientes (I_D y I_s) son iguales en magnitud:

$$|I_D| = |I_s|$$

y de direcciones opuestas:

$$I_D = -I_s$$

El potencial electrostático V_j se mantiene en la condición de equilibrio, por lo tanto, si por alguna razón I_D excede a I_s quedarán más cargas descubiertas sobre ambos lados de la unión, la capa de agotamiento se extenderá y el potencial electrostático V_j aumentará. Esto a su vez causa que I_D decrezca hasta que se logre el equilibrio con $I_D = I_s$. Por otra parte, si I_s excede a I_D , entonces la cantidad de carga sin cubrir decrecerá. Esto causa que I_D aumente hasta que se logra el equilibrio con $I_D = I_s$.

Cuando los terminales de la unión *pn* se dejan en circuito abierto, la tensión medida entre los terminales es igual a cero. La tensión V_j entre la región de agotamiento no aparece entre los terminales del diodo. Esto se debe a las tensiones en el contacto metálico, que existen en la unión del semiconductor (terminales del diodo), que se oponen y se balancean exactamente al potencial V_j . Si no fuera este el

caso, se tendría que tomar energía de la unión *pn* aislada, lo que violaría claramente el principio de conservación de la energía. Igualmente cuando se cortocircuita la unión *pn* la corriente en el diodo es cero y el potencial electrostático permanecerá sin variación e igual al valor en circuito abierto.

1.4.1 La Unión *pn* Polarizada

La característica eléctrica esencial de la unión *pn* es que permite la circulación de portadores en un sentido y la impide prácticamente en el otro. Veremos a continuación que al aplicar una tensión externa a la unión *pn*, el comportamiento será distinto según sea la polaridad de la tensión.

1.4.1.1 Polarización Directa

Se denomina polarización directa a una tensión externa aplicada con la polaridad mostrada en la Figura 1.4.1.1a, donde el terminal positivo de la fuente V está en contacto con el lado *p* y el terminal negativo de la fuente V está en contacto con el lado *n*. En la Figura 1.4.1.1b se muestra la conexión de la polarización directa con el símbolo del diodo.

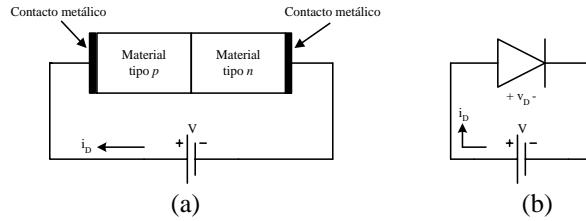


FIGURA 1.4.1.1. Unión *pn* con polarización directa.

La mayoría de los diodos de unión *pn* se construyen de tal modo que las caídas de tensión causada por contactos metálicos y en el semiconductor fuera de la región de carga espacial sean despreciables para corrientes débiles. La tensión externa altera el equilibrio inicialmente establecido entre la difusión y el desplazamiento de portadores en la unión. Los huecos de la región *p* fluyen hacia la región *n*, mientras que los electrones de la región *n* fluyen hacia la región *p* como se muestra en la Figura 1.4.1.2.

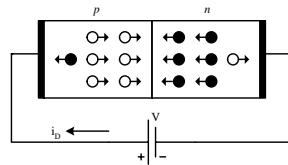


FIGURA 1.4.1.2. Movimiento de huecos y electrones en la unión *pn* con polarización directa.

Este desplazamiento de portadores mayoritarios hace que la región de agotamiento se estreche y, por lo tanto, se reduzca la barrera de potencial en $V_j - v_D$, como se observa en la Figura 1.4.1.1.3a y 1.4.1.1.3b respectivamente.

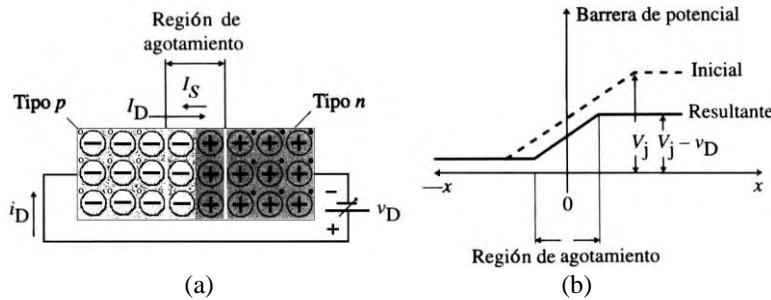


FIGURA 1.4.1.1.3. Región de agotamiento y Barrera de potencial en la unión pn con polarización directa.

La disminución de V_j incrementa mucho la corriente de difusión (I_D), muchos portadores poseen ahora suficiente energía para escalar la colina potencial que es más baja, es decir, más portadores pueden atravesar la unión y recombinarse; la corriente de deriva I_s cambia muy poco, ya que viene determinada por la temperatura y no por la tensión. La corriente de difusión I_D es mucho mayor que la corriente de deriva I_s , $I_D \ggg I_s$. Entonces, el efecto neto es que son muchos los portadores de carga que cruzan la unión. Un hueco de la región p que cruce la unión y se combine con un electrón en la región n , tenderá a dar a la región n una carga positiva. Esto significa que un electrón del conductor conectado al terminal negativo de la fuente será atraído por el material n y sustituirá, por tanto, al electrón que se combinó con el hueco. Análogamente, se podría razonar (aunque no de un modo muy riguroso), que un electrón que se combine con un hueco en la región p , tiende a dar a la región p una carga negativa extra que a continuación será arrastrada hacia el conductor conectado al terminal positivo de la fuente. Aunque a través del material semiconductor circulan, tanto huecos como electrones, por los conductores exteriores no circulan más que electrones. En otras palabras, se puede describir la secuencia de un electrón desde el momento en que éste se mueva del terminal negativo al terminal positivo de la fuente, a través del diodo, de la siguiente manera:

- Después de salir del terminal negativo, se introduce por el extremo derecho del cristal (material n).
- Viaja a través de la región n como un electrón libre.
- Cerca de la unión se recombinan con un hueco y se convierte en electrón de valencia.
- Este viaja a través de la región p en la banda de valencia y finalmente.
- Después de salir del lado izquierdo del cristal, fluye hacia el terminal positivo de la fuente.

Pareciera que la tensión de la barrera se puede llegar anular y permitir la circulación de una corriente enorme. Esto no sucede debido a que al aumentar la corriente, una parte cada vez mayor de la tensión aplicada se gasta en producir una caída de tensión a través de la masa de las regiones p y n . La barrera puede ser reducida, pero no destruida. Cualquier intento para reducir excesivamente la barrera dará como resultado la destrucción del cristal debido al excesivo calor disipado en él. Una vez que el potencial de barrera se ha reducido enormemente, la corriente queda limitada por la resistencia de la fuente V , la resistencia de los conductores del diodo y la resistencia de la masa del cristal, la cual puede ser muy baja y depende del dopado, del área de la sección transversal y de la longitud. Tal resistencia por lo general es baja (de 1 a 200Ω , aproximadamente) y puede hacer que circule una corriente excesiva; por tanto, en condiciones de polarización directa, debe colocarse en serie con el diodo una resistencia limitadora de corriente. En el caso ideal, la polarización directa se comporta como un cortocircuito.

1.4.1.2 Polarización Inversa

Se denomina polarización inversa a una tensión externa aplicada con la polaridad mostrada en la Figura 1.4.1.2.1a, donde el terminal positivo de la fuente V está en contacto con el lado n y el terminal negativo de la fuente V está en contacto con el lado p . En la Figura 1.4.1.2.1b se muestra la conexión de la polarización inversa con el símbolo del diodo.

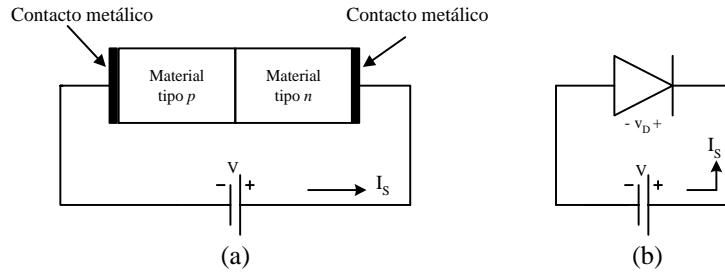


FIGURA 1.4.1.2.1. Unión pn con polarización inversa.

En la polarización inversa los huecos de la región p son rechazados de la unión hacia el terminal negativo de la fuente; también los electrones de la región n se alejan de la unión hacia el terminal positivo de la fuente, como se muestra en la Figura 1.4.1.2.2. Los electrones salientes dejan más iones positivos cerca de la unión y los huecos salientes dejan más iones negativos, por lo tanto, la capa de agotamiento se ensancha, ver Figura 1.4.1.2.3a. Sin embargo, existen los huecos minoritarios del lado n que cruzan con facilidad la unión hacia el lado p y los electrones minoritarios del lado p cruzan la unión hacia el lado n (ver Figura 1.4.1.2.2), a causa de que la barrera de potencial aumentó.

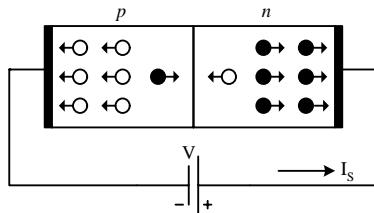


FIGURA 1.4.1.2.2. Movimiento de huecos y electrones en la unión pn con polarización inversa.

La barrera de potencial se incrementa a $V_j + v_D$, como se muestra en la Figura 1.4.1.2.3b, este incremento se produce por la tensión de la fuente v_D de polarización inversa que se puede observar en la Figura 1.4.1.2.3a. Los huecos del lado p y los electrones del lado n no pueden cruzar la unión, y la corriente de difusión I_D provocada por los portadores mayoritarios es insignificante. Por tanto, la corriente fluye solamente a causa de los portadores minoritarios. El flujo de corriente inversa se debe a la corriente de deriva I_s , la cual se conoce como corriente de saturación (o de fuga) inversa.

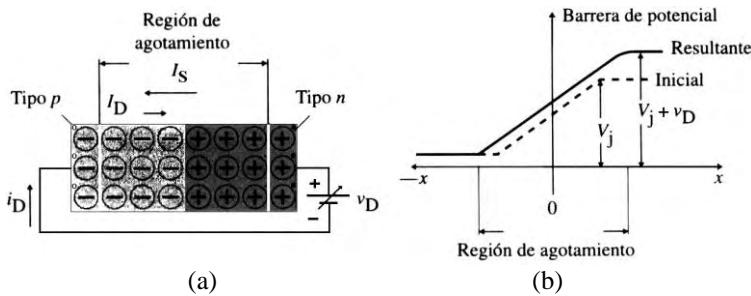


FIGURA 1.4.1.2.3. Región de agotamiento y Barrera de potencial en la unión pn con polarización inversa.

La cantidad de portadores minoritarios disponible es muy pequeña y, por consiguiente, la corriente resultante también lo es, del orden de los picoamperios. Como la corriente de saturación inversa es debida a los pares electrón-hueco generados térmicamente, ésta depende de la temperatura y es independiente de la tensión aplicada. Si la tensión inversa v_D se incrementa aún más, la corriente del diodo permanece casi constante hasta que se alcanza una condición de ruptura. En el caso ideal, antes de llegar a la condición de ruptura y despreciando la corriente de saturación inversa, la polarización inversa se comporta como un circuito abierto.

La condición de ruptura ocurre cuando la tensión inversa del diodo llega a un punto en que la corriente inversa empieza a crecer rápidamente y la tensión en el diodo es casi constante. En la región de ruptura el diodo funciona como una

fuente de tensión negativa que esta limitada por una corriente mínima y una corriente máxima. Hay dos mecanismos de ruptura del diodo estos son:

a) Si la tensión inversa se mantiene suficientemente alta, el campo eléctrico de la capa de agotamiento llega a ser tan fuerte como para romper los enlaces covalentes de los átomos de silicio (o de germanio), lo que produce una gran cantidad de pares electrón-hueco por todo el cristal semiconductor acrecentado de esta manera el número de portadores adicionales que contribuyen al aumento de la corriente inversa I_S . La región de agotamiento (región de carga espacial) llega a ser tan ancha que las colisiones son menos probables y no implica colisiones de portadores con iones del cristal, aunque el cada vez más intenso campo eléctrico dispone de la fuerza para romper directamente los enlaces. Este fenómeno se llama *efecto de tunelización* o *efecto zener*. El mecanismo se conoce como *ruptura zener*. Los electrones y los huecos anulan a su vez las cargas negativas y positivas de la región de agotamiento, y la barrera de potencial de la unión virtualmente se elimina. La corriente inversa está limitada entonces únicamente por el circuito externo, mientras que la tensión inversa permanece casi constante, en un valor igual a la tensión zener (V_Z) y la resistencia del diodo es baja. La ruptura zener ocurre en uniones fuertemente dopadas que tiene una región de agotamiento muy estrecha.

b) Cuando el campo eléctrico llega a ser suficientemente fuerte, los electrones del lado *p* se aceleran a través del cristal y chocan con los enlaces covalentes no rotos, con fuerza suficiente para romperlos. Los electrones generados por los choques pueden adquirir suficiente energía cinética para chocar con otros enlaces no rotos, también con la fuerza suficiente para romperlos. En otras palabras se puede decir; que los electrones, acelerados hasta altas velocidades por el campo, rompen los enlaces colisionando y creando de ese modo nuevos pares electrón-hueco que, a su vez, rompen todavía más enlaces y así sucesivamente todos estos nuevos portadores se suman a la corriente I_S . Este efecto acumulativo, que produce una gran cantidad de flujo de corriente no controlado, se conoce como *ruptura en avalancha*. También el proceso de ruptura en avalancha puede considerarse como un electrón móvil que choca con un electrón fijo, dejándolo libre; estos dos electrones liberan a otros dos y así sucesivamente.

Los mecanismos de ruptura zener y ruptura en avalancha son distintos entre sí, pero en la práctica, no hay distinción entre los dos, porque ambos llevan a una gran corriente inversa. La ruptura en avalancha se presenta para altas tensiones inversas y la ruptura zener para pequeñas tensiones inversas, sin embargo, el efecto en el circuito es el mismo. Se considera que cuando ocurre una ruptura con $V_Z < 5V$ (como en uniones excesivamente impurificadas) se trata de una ruptura zener, cuando ocurre con $V_Z > 7V$ (aproximadamente), es una ruptura en avalancha y cuando la unión se rompe con una tensión entre 5V y 7V la ruptura puede ser zener o en avalancha, o una combinación de las dos.

1.5 Curva Característica del Diodo Semiconductor (*pn*)

En la Figura 1.5.1 se muestra la curva característica tensión-corriente (*v-i*) de un diodo real. La relación aproximada que determina la característica del diodo, (sin tomar en cuenta la región zener) está dada por la siguiente ecuación:

$$i_D = I_S \left(e^{V_D / n V_T} - 1 \right) \quad (1.5.1)$$

donde: i_D = corriente que circula por el diodo, en A.

V_D = tensión en el diodo, en V.

I_S = corriente de saturación inversa, por lo general del orden de 10^{-6} A a 10^{-15} A.

n = constante empírica conocida como coeficiente de emisión o factor de idealidad, cuyo valor varía entre 1 y 2.

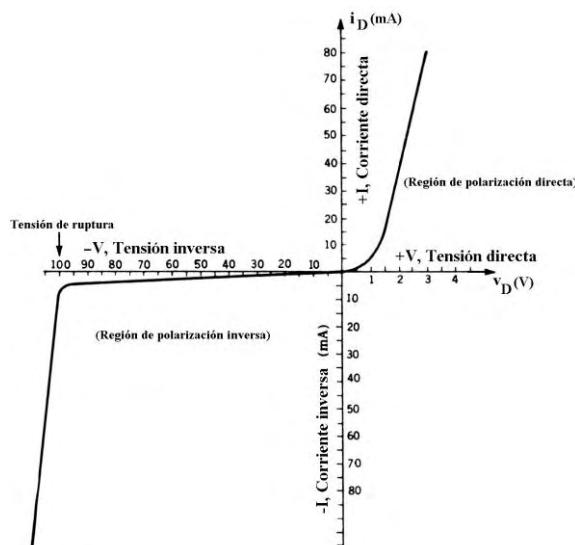


FIGURA 1.5.1. Curva característica de un diodo real.

El coeficiente de emisión n depende del material y de la construcción física del diodo. En los diodos de germanio se considera que n es igual a 1. Para los diodos de silicio el valor considerado de n es igual a 2, pero, en la mayoría de los diodos reales de silicio el valor de n está dentro del intervalo de 1.1 a 1.8. (para mayor simplicidad se asumirá en el texto a $n=1$). La tensión V_T de la ecuación del diodo es una constante llamada tensión térmica [Horenstein Mark N.], [Malik Norbert R.], [Rashid Muhammad H.], [Sedra A. & Smith K. C.], [Searle C. L., Boothroyd A. R., Angelo Jr. E. J., Gray P. E. & Pederson D. O.] y está dada por:

$$V_T = \frac{kT_K}{q} \quad (1.5.2)$$

donde: $q =$ carga del electrón $= 1.6022 \times 10^{-19}$ coulomb (C).

$T_K =$ temperatura absoluta en grados Kelvin $= 273 + T_{\text{celcius}}$.

$k =$ constante de Boltzmann $= 1.3806 \times 10^{-23}$ J por grado Kelvin

A una temperatura de 25 °C en la unión el valor de V_T es igual a:

$$V_T = \frac{kT_K}{q} = \frac{(1.3806 \times 10^{-23})(273 + 25)}{1.6022 \times 10^{-19}} = \frac{T_K}{11605.1} \approx 25.7 \text{ mV}$$

Por lo general, se utiliza el valor de V_T igual a 26 mV, aunque en algunas literaturas lo toman igual a 25 mV [Horenstein Mark N.], [Malik Norbert R.], [Millman J. & Grabel A.], [Sedra A. & Smith K. C.], [Schilling D. L. & Belove Ch.], [Searle C. L., Boothroyd A. R., Angelo Jr. E. J., Gray P. E. & Pederson D. O.].

La característica del diodo real de la Figura 1.5.1 se puede dividir en tres regiones: región de polarización directa, donde $v_D > 0$, región de polarización inversa, donde $v_D < 0$ y región de ruptura, donde $v_D < -V_{ZK}$; en la Figura 1.5.2 se observa las diferentes regiones de funcionamiento del diodo real.

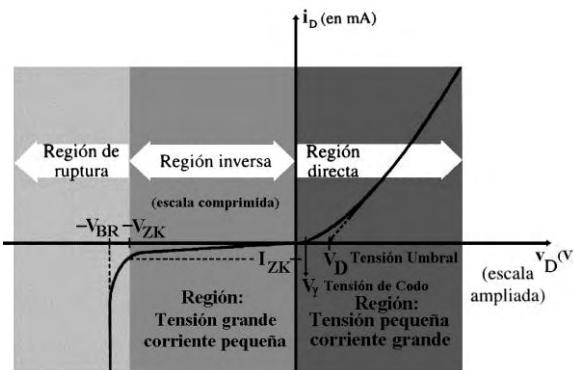


FIGURA 1.5.2. Regiones de funcionamiento de un diodo real.

En la región de polarización directa la corriente en el diodo i_D es muy pequeña cuando la tensión del diodo es menor que la tensión V_γ por encima de esta tensión la corriente aumenta rápidamente. La tensión V_γ es conocida como tensión de codo, de partida o umbral, pero en muchos casos en la característica del diodo real se traza una línea, como se muestra en la Figura 1.5.2, la cual es una aproximación a la curva real y se denomina a esta tensión como V_D e igualmente se le llama tensión umbral o tensión de encendido. Cuando la tensión en el diodo es igual o mayor a la tensión umbral V_D se dice que el diodo conduce. Es importante diferenciar entre la tensión V_γ y la tensión V_D , la primera se refiere a la tensión en la cual el diodo comienza a conducir y la segunda se considera la tensión en el cual el diodo conduce completamente. Otra definición muy vaga de la tensión umbral es: que V_D es el punto donde la pendiente de la curva

característica v-i del diodo cambia de horizontal a vertical. Es de hacer notar, que en este escrito se utilizará la tensión de encendido del diodo como V_D y hay que tener cuidado con otras literaturas que usan comúnmente los símbolos V_γ , V_b u otros.

Sí, en la ecuación 1.5.1 con polarización directa, v_D es varias veces mayor que V_T el exponente del exponencial se hace mucho mayor que 1 e i_D varía exponencialmente con la tensión aplicada. En este caso, la ecuación puede aproximarse en:

$$i_D = I_S e^{v_D/nV_T} \quad (1.5.3)$$

el resultado era de esperarse, ya que un descenso en la barrera de potencial permite que los portadores se difundan más a través de la unión.

En la región de polarización inversa la tensión del diodo es negativa y si $|v_D| \gg V_T$, lo cual ocurre para $v_D < -0.1V$, el término exponencial de la ecuación 1.5.1 se vuelve insignificantemente pequeño comparado con la unidad, y la corriente en el diodo i_D llega a ser:

$$i_D = I_S (e^{v_D/nV_T} - 1) \approx -I_S \quad (1.5.4)$$

lo cual indica que la corriente en el diodo i_D permanece constante en la dirección inversa y su magnitud es igual a la de I_S . A una temperatura específica, la corriente de saturación inversa I_S permanece constante en un diodo dado y su valor depende de la concentración de huecos y electrones en la zona de la unión. El valor típico de I_S por lo general se encuentra en el orden de $10^{-6}A$ a $10^{-15}A$, en la Figura 1.5.3 se muestra una característica de un diodo real donde se observa el valor de la corriente de saturación inversa.

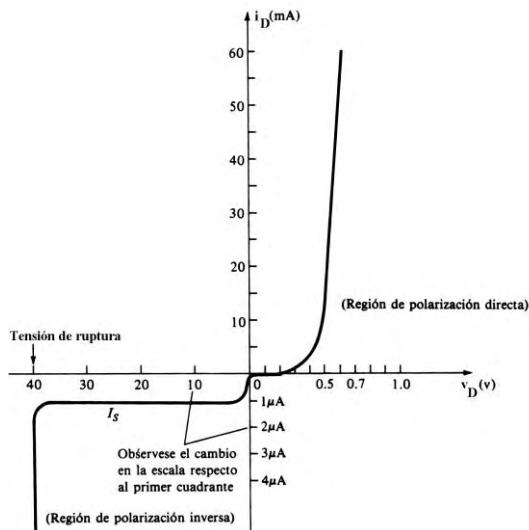


FIGURA 1.5.3. Corriente de saturación inversa en la característica de un diodo real.

En la región de ruptura la tensión inversa es alta, por lo general mayor que 100V. Si la magnitud de la tensión inversa excede una tensión específica conocida como tensión de ruptura V_{BR} , la corriente inversa correspondiente se incrementa rápidamente, con un pequeño cambio de la tensión inversa más allá de V_{BR} . El funcionamiento en la región de ruptura no destruye el diodo, siempre que la disipación de potencia ($P_D = v_D i_D$) se mantenga dentro del nivel de seguridad indicado en las hojas de especificaciones del fabricante, por lo tanto, es recomendable limitar la corriente inversa en la región de ruptura de modo que la disipación de potencia quede dentro de un intervalo admisible. La tensión de ruptura V_{BR} también se denomina voltaje pico inverso (VPI – Voltage Peak Inverse).

Al realizar una comparación entre los diodos de silicio y de germanio, se observa lo siguiente: en general, los diodos de silicio tienen valores nominales de VPI y de corriente más altos e intervalos de temperatura más amplios que los diodos de germanio. El VPI nominal para el silicio puede encontrarse hasta un valor de 1000V, en tanto que el valor máximo para el germanio es cercano a 400V. El silicio puede emplearse para aplicaciones en las que es posible que la temperatura aumente a cerca de 200 °C, en tanto que el germanio presenta un valor nominal máximo más bajo 100 °C. En el silicio la tensión de polarización directa que se requiere para alcanzar la conducción del diodo es mayor que la del germanio, como se muestra en la Figura 1.5.4, el valor es por lo general del orden de 0.7V para el silicio y 0.3V para el germanio. Otra característica importante, es que la corriente de saturación inversa en el diodo de silicio es menor que la del germanio. En síntesis, el resto de las características del silicio comparadas con la del germanio, hacen que el primero se elija en casi todas las aplicaciones.

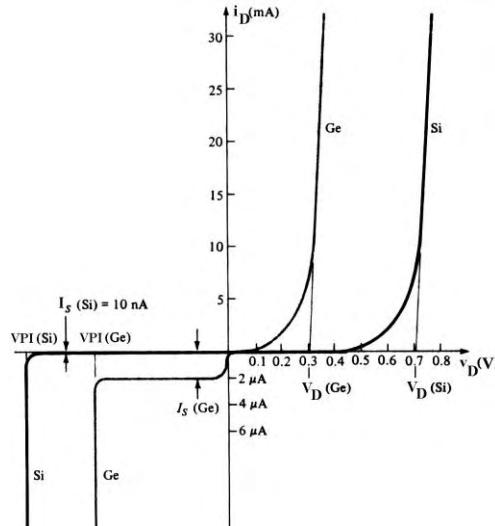


FIGURA 1.5.4. Comparación de los diodos semiconductores de Si y de Ge.

La característica real de un diodo típico difiere de la curva exponencial debido a diversos efectos. Para corrientes directas relativamente grandes la resistencia óhmica de los contactos y del material semiconductor aumenta considerablemente la resistencia directa. En el sentido inverso, existe una corriente de fuga superficial que circula a lo largo de la superficie del silicio (a diferencia de la corriente que circula a través de la unión de las regiones tipos *p* y *n*) y hace que disminuya notablemente la resistencia inversa. Otros efectos entran en juego en varias partes de la característica del diodo, pero, para la mayor parte de los fines prácticos son despreciables.

Para el estudio de señales intensas o gran señal, se considera que el diodo se comporta dé acuerdo con las aproximaciones lineales, como se muestra en la Figura 1.5.5.

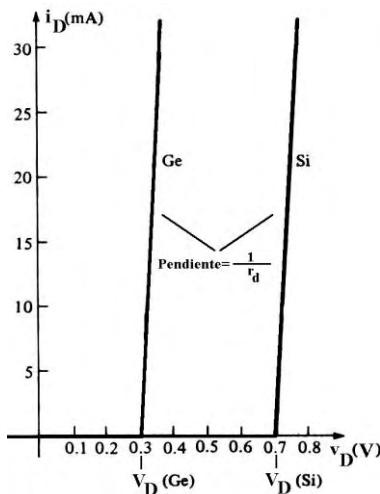


FIGURA 1.5.5. Aproximaciones lineales de los diodos semiconductores de Si y de Ge.

De la característica de la Figura 1.5.5 se obtiene un modelo del diodo que resulta en un diodo ideal, una fuente de tensión constante (V_D) y una resistencia dinámica o incremental (r_D) como se ilustra en la Figura 1.5.6.

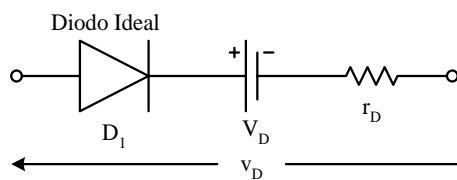


FIGURA 1.5.6. Modelo del diodo, correspondiente a la característica de la Figura 1.5.5.

La resistencia r_D es el inverso de la pendiente de la recta indicada en la Figura 1.5.5 y la fuente V_D es la tensión umbral o de conducción. El Diodo Ideal que se encuentra en el modelo de la Figura 1.5.6 caracteriza la base del funcionamiento del diodo, distinguiendo entre la polarización directa y la polarización inversa. El Diodo Ideal representa el modelo mas sencillo del diodo y su curva característica $v-i$ se encuentra en la Figura 1.5.7a. El símbolo circuital es el igual al representado en la Figura 1.4.2b, pero, con la diferencia que se indica en el diodo que es ideal, ver Figura 1.5.7b. En el comportamiento del Diodo Ideal se dice que cuando el diodo conduce corriente el diodo está encendido o en conducción y cuando el diodo bloquea la corriente el diodo está apagado o cortocircuitado; el Diodo Ideal simula estos estados, respectivamente, con cortocircuito y circuito abierto. De la Figura 1.5.7a cuando $i_D=0$ y $v_D=0$, el punto de funcionamiento se sitúa en el punto de quiebre, donde el cortocircuito y el circuito abierto, representan ambos el Diodo Ideal.

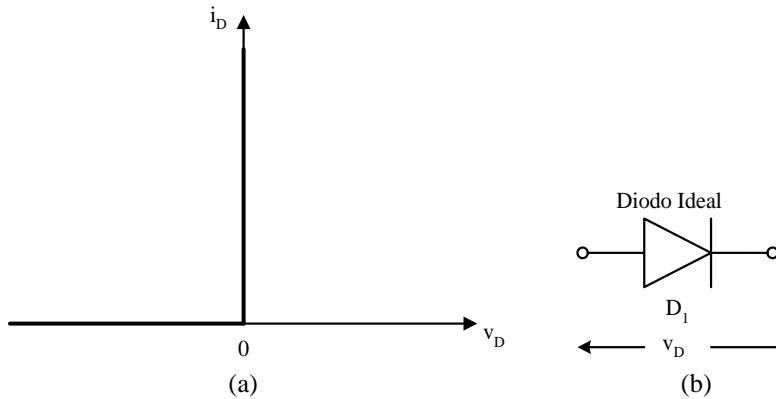


FIGURA 1.5.7. Curva característica ($v-i$) y símbolo circuital del Diodo Ideal.

El modelo del Diodo Ideal conlleva a un circuito equivalente simple, que es fácil de analizar para ayudar a comprender circuitos con diodo y para realizar estimaciones de tensión y corriente en el diodo. Este modelo supone que la caída de tensión a través del diodo en el sentido directo es despreciable y es bastante apropiado para las aplicaciones que hacen uso de la no linealidades que presentan los diodos, tales como rectificadores. Cuando este no es el caso, el diodo puede ser sustituido por un circuito equivalente que consiste en una fuente de tensión constante (V_D) y el Diodo Ideal, ver Figura 1.5.8b; este modelo se conoce como Diodo ideal con tensión umbral (V_D) y supone que un diodo al conducir presenta una caída de tensión que es casi constante e independiente de la corriente que fluye a través del diodo, su curva característica $v-i$ aparece dibujada en la Figura 1.5.8a.

Las aproximaciones lineales estudiadas se denominan característica lineal aproximada ó característica lineal a trozos, las cuales determinan el circuito equivalente lineal a trozos que se estudiará en el capítulo 1.7.

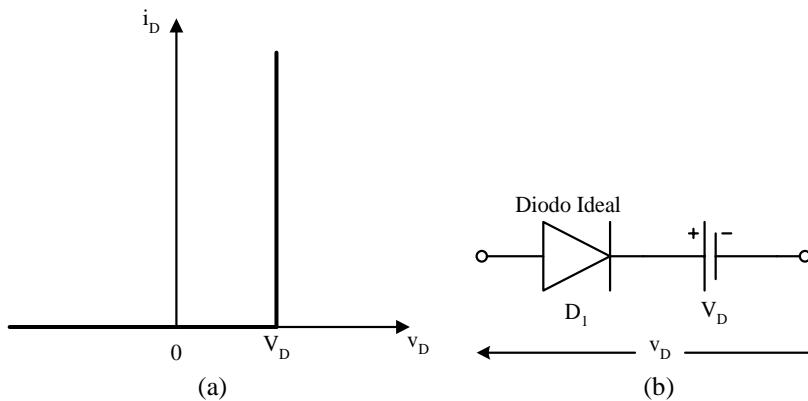


FIGURA 1.5.8. Curva característica (v - i) y símbolo circuital del Diodo Ideal con tensión umbral.

1.6 Resistencia del Diodo

En la sección 1.5, se estudió un poco sobre la resistencia del diodo, este es un parámetro importante a estudiar y va depender del tipo de polarización (directa o inversa), además, la resistencia del diodo será de un valor según el régimen a estudiar, ya sea régimen estático o dinámico. En el régimen dinámico, la resistencia tendrá un valor dependiendo del análisis a pequeña señal o del análisis a gran señal. En esta sección se estudiará la resistencia estática y la resistencia dinámica del diodo en polarización directa.

1.6.1 Resistencia Estática del Diodo

La resistencia estática R_{cc} (o R_{cd}) de un diodo se define como la relación entre la tensión y la corriente (v / i) en un punto particular de operación, mediante la siguiente ecuación:

$$R_{cc} = \frac{v_D}{i_D} \Bigg| \text{Evaluado en el punto de operación} \quad (1.6.1.1)$$

En un punto cualquiera de la curva característica v - i del diodo la resistencia R_{cc} es igual a la inversa de la pendiente de la línea que une el punto de funcionamiento con el origen, ver Figura 1.6.1.1. La resistencia estática no es un parámetro de gran utilidad para su empleo, debido a que varía enormemente con la tensión y la corriente.

En la Figura 1.6.1.2 se encuentran indicados dos puntos de operación P1 y P2, al calcular la resistencia en cada punto se tiene:

$$\text{Para P1, } i_D=2\text{mA la resistencia estática resulta } R_{cc} = \frac{0.5V}{2\text{ mA}} = 250\Omega$$

Para P2, $i_D=20\text{mA}$ la resistencia estática resulta $R_{cc} = \frac{0.8\text{V}}{20\text{mA}} = 40\Omega$

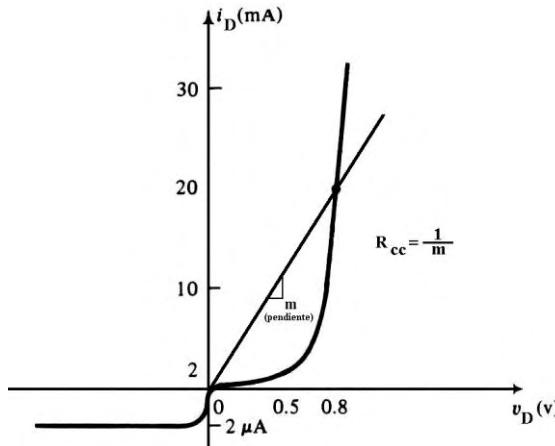


FIGURA 1.6.1.1. Determinación de la resistencia estática sobre la característica v-i del diodo.

Al cambiar del punto de operación de P1 a P2, la corriente cambia 10 veces su valor y la resistencia estática a disminuido aproximadamente en 6 veces su valor, condición en la cual se observa como cambia drásticamente el valor de la resistencia, por lo tanto, no se puede emplear el parámetros de la resistencia estática si el punto de operación cambia constantemente.

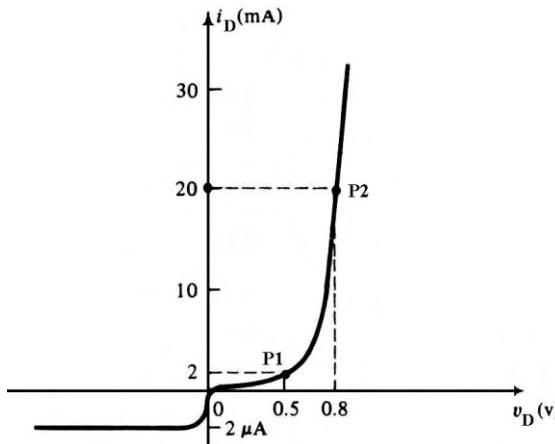


FIGURA 1.6.1.2. Dos puntos de operación sobre la característica v-i del diodo para determinar la resistencia estática.

En el caso de querer estudiar un circuito con un diodo que opere a un punto de operación particular, se puede sustituir el diodo por un circuito equivalente que consiste en un diodo ideal y una resistencia con el valor de la resistencia estática, como se representa en la Figura 1.6.1.3.

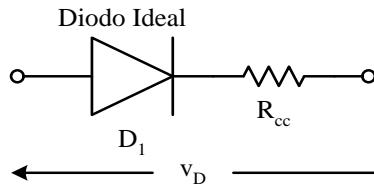


FIGURA 1.6.1.3. Circuito equivalente del diodo para el régimen estático.

Es de hacer notar, que el punto de operación se designará como punto Q debido a la designación en inglés de “Quiescent point” (Punto estático o Punto de reposo, el cual se refiere al valor de tensión o corriente cuando no hay señal presente).

1.6.2 Resistencia Dinámica del Diodo

La resistencia dinámica o incremental del diodo es un parámetro muy importante a considerar y su valor depende del tipo de operación, ya sea en pequeña señal o en gran señal. Para diferenciarlas se utilizará la notación de la resistencia dinámica en pequeña señal como r_d y la resistencia dinámica en gran señal como r_D .

En algunas literaturas [Chirlian Paul M.], [Cutler Ph.], [Savant C. J. Jr., Roden M. S. & Carpenter G. L.], [Millman J. & Grabel A.], [Rashid Muhammad H.], [Schilling D. L. & Belove Ch.] y [Sedra A. & Smith K. C.] no diferencian claramente entre la resistencia dinámica a pequeña señal y la resistencia dinámica a gran señal, simplemente se refieren a la resistencia dinámica cuando se está trabajando con pequeña señal. En las literaturas [Millman J. & Halkias Ch. C., “Dispositivos y Circuitos Electrónicos”] y [Millman J. & Halkias Ch. C., “Electrónica Integrada. Circuitos y Sistemas, Analógicos y Digitales”] la resistencia dinámica en pequeña señal la citan como resistencia dinámica o incremental no constante y la resistencia en gran señal la citan como resistencia dinámica o incremental constante. En la literatura [Boylestad R. & Nashelsky L.] la resistencia dinámica en pequeña señal la designan resistencia dinámica y la resistencia en gran señal la designan resistencia promedio.

En cuanto a la nomenclatura, ésta es variada según la literatura, en la Tabla B1 del Anexo B se indican diferentes notaciones de las resistencias dinámicas de acuerdo con diferentes literaturas.

1.6.2.1 Resistencia Dinámica del Diodo en Gran Señal

Cuando la señal a través del diodo es lo suficientemente grande, la característica no lineal del diodo se puede linealizar aplicando una aproximación lineal a trozo. En la sección 1.5 se consideró el comportamiento del diodo, para gran señal, con unas aproximaciones lineales que se muestran en la Figura 1.5.5, obteniéndose así un modelo equivalente del diodo.

El modelo del diodo está conformado por una resistencia r_D que corresponde a la resistencia dinámica del diodo en gran señal y es el inverso de la pendiente de la recta indicada en la Figura 1.5.5. Por lo tanto, se define a la resistencia dinámica del diodo en gran señal como el inverso de la pendiente de la recta donde se traza la aproximación lineal en el trozo (tramo) o intervalo de interés (región) de la característica real del diodo. En forma de ecuación se tiene:

$$\frac{1}{r_D} = \left. \frac{\Delta i_D}{\Delta v_D} \right|_{\text{punto a punto o en el intervalo de interés}} \quad (1.6.2.1.1)$$

o

$$r_D = \left. \frac{\Delta v_D}{\Delta i_D} \right|_{\text{punto a punto o en el intervalo de interés}} \quad (1.6.2.1.2)$$

Es importante indicar, que la aproximación lineal por trozos para grandes señales es una representación que a menudo proporciona resultados suficientemente precisos para la mayoría de las aplicaciones en electrónica.

Ejemplo 1.6.2.1.1 Para la característica de la Figura 1.6.2.1.1, determinar la resistencia dinámica (r_D) para la región 1 y la región 2.

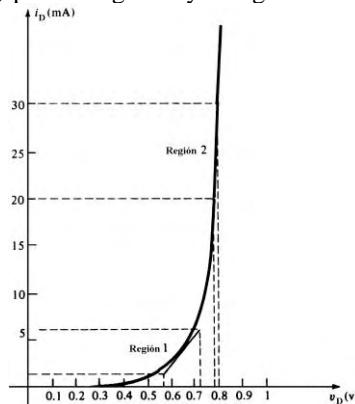


FIGURA 1.6.2.1.1. Curva característica del ejemplo 1.6.2.1.1

En la región 1: $\Delta v_D \approx 0.72 - 0.57 = 0.15V$ $\Delta i_D \approx 6 - 2 = 4mA$

$$r_D = \frac{\Delta v_D}{\Delta i_D} = \frac{0.15V}{4mA} = 37.5\Omega$$

En la región 2: $\Delta v_D \approx 0.8 - 0.78 = 0.02V$ $\Delta i_D \approx 30 - 20 = 10mA$

$$r_D = \frac{\Delta v_D}{\Delta i_D} = \frac{0.02V}{10mA} = 2\Omega$$

Se observa como cambia el valor de la resistencia en cada región. En la región 2 la resistencia es mucho menor que en la región 1 donde la pendiente es menor que en la región 2, es decir, que cuando mayor sea la inclinación de la pendiente, menor será la resistencia. ■

1.6.2.2 Resistencia Dinámica del Diodo en Pequeña Señal

Bajo condiciones de pequeña señal, la característica real del diodo puede aproximarse por medio de un línea recta alrededor del punto Q. Por consiguiente, la resistencia dinámica en pequeña señal (r_d) se define como la inversa de la pendiente de la recta tangente en el punto Q, en forma de ecuación se tiene:

$$\frac{1}{r_d} = \left. \frac{\Delta i_D}{\Delta v_D} \right|_{\text{en el punto Q}} \quad (1.6.2.2.1)$$

o

$$r_d = \left. \frac{\Delta v_D}{\Delta i_D} \right|_{\text{en el punto Q}} \quad (1.6.2.2.2)$$

En la Figura 1.6.2.2.1 se ilustra una variación en pequeña señal sobre la característica del diodo y la recta tangente alrededor del punto Q, además, se indica los cambios de corriente (Δi_D) y tensión (Δv_D) para determinar la resistencia dinámica en pequeña señal.

Cuando mayor sea la inclinación de la pendiente, menor será el valor de Δv_D para el mismo cambio en Δi_D y menor la resistencia. La resistencia dinámica en pequeña señal tendrá un valor según donde se encuentre el punto de operación, por lo tanto, depende del punto Q.

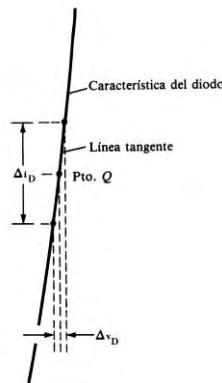


FIGURA 1.6.2.2.1. Representación gráfica para determinar la resistencia dinámica en pequeña señal.

Si se conoce el punto de operación (V_{DQ} , I_{DQ}) y los cambios de corriente (Δi_D) y tensión (Δv_D) son pequeños, entonces la ecuación 1.6.2.2.1 se transforma en:

$$\frac{1}{r_d} = \left. \frac{di_D}{dv_D} \right|_{\text{en el punto Q}} \quad (1.6.2.2.3)$$

La ecuación 1.6.2.2.3 nos indica que se puede aplicar la definición básica del cálculo diferencial que establece que la derivada de una función en un punto es igual a la pendiente de la línea tangente que pasa por ese punto, así pues, diferenciando la ecuación del diodo (1.5.1), invirtiendo el resultado y calculando r_d en el punto de funcionamiento se obtiene una expresión de la resistencia dinámica en pequeña señal, tal como sigue:

En la región de operación en polarización directa, el término exponencial predomina la ecuación del diodo, por lo que

$$i_D = I_S (e^{v_D/nV_T} - 1) \approx I_S e^{v_D/nV_T} \quad (1.6.2.2.4)$$

sustituyendo i_D de la ecuación anterior en la ecuación 1.6.2.2.3 y derivando i_D con respecto a v_D , obtiene:

$$\frac{1}{r_d} = \left. \frac{di_D}{dv_D} \right|_{\text{en el punto Q}} = I_S \frac{1}{nV_T} e^{v_D/nV_T} = \frac{1}{nV_T} I_S e^{v_D/nV_T} \quad (1.6.2.2.5)$$

de la ecuación 1.6.2.2.4 $I_S e^{v_D/nV_T}$ es aproximadamente igual a i_D , entonces el resultado en 1.6.2.2.5 queda:

$$\frac{1}{r_d} = \left. \frac{di_D}{dv_D} \right|_{\text{en el punto Q}} = \frac{i_D}{nV_T} \quad (1.6.2.2.6)$$

la resistencia dinámica en pequeña señal (r_d), es el reciproco de la expresión anterior:

$$r_d \Big|_{\text{en el punto Q}} = \frac{nV_T}{i_D} \quad (1.6.2.2.7)$$

evaluando la ecuación 1.6.2.2.7 en el punto de operación (punto Q) con $n=1$ y a la temperatura ambiente de 25 °C, se obtiene, en definitiva, que la resistencia dinámica en pequeña señal (r_d) es:

$$r_d = \frac{0.026}{I_D} \quad (1.6.2.2.8)$$

o

$$r_d = \frac{26 \text{ mV}}{I_D (\text{mA})} \quad (1.6.2.2.9)$$

Se observa del resultado anterior que la resistencia dinámica en pequeña señal (r_d) varía inversamente con la corriente y se determina mediante la simple sustitución del valor de la corriente en el punto de operación. Aunque, en algunos casos, se tendrá que determinar gráficamente r_d , la ecuación 1.6.2.2.9 permite

obtener r_d sin necesidad de disponer de la característica y así evitar equivocaciones al tratar de dibujar líneas tangentes en el punto de operación sobre la curva característica. No hay que olvidar que el resultado de la ecuación 1.6.2.2.9 es una aproximación para ser aplicada en el análisis en pequeña señal.

Ejemplo 1.6.2.2.1 Encuentre el modelo de un diodo alrededor del punto de operación igual a $I_D=1\text{mA}$, sabiendo que: $I_S=10^{-11}\text{A}$, $n=1$ y $T=25^\circ\text{C}$.

El modelo del diodo a emplear es similar al mostrado en la Figura 1.5.6, pero, la resistencia corresponde a la resistencia dinámica en pequeña señal (r_d), ya que el enunciado indica que se determine alrededor de un punto de operación. Para el cálculo de r_d se utiliza la ecuación 1.6.2.2.9 ($n=1$ y $T=25^\circ\text{C}$):

$$r_d = \frac{26\text{mV}}{1\text{mA}} = 26\Omega$$

El valor de la fuente V_D del modelo se determina por el punto donde la recta tangente corta el eje de tensión. Este punto se puede obtener mediante triangulación gráfica, como se muestra en la Figura 1.6.2.2.2, donde la pendiente = (elevación vertical / longitud horizontal).

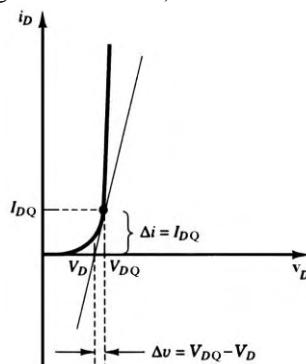


FIGURA 1.6.2.2.2. Determinación gráfica de la fuente V_D para el ejemplo 1.6.2.2.1
De la gráfica se tiene:

$$\frac{1}{r_d} = \left. \frac{\Delta i_D}{\Delta v_D} \right|_{\text{en el punto Q}} = \frac{I_{DQ}}{V_{DQ} - V_D} \quad (1.6.2.2.10)$$

Al despejar V_D de la ecuación anterior queda:

$$V_D = V_{DQ} - I_{DQ}r_d \quad (1.6.2.2.11)$$

El valor exacto de V_{DQ} para $I_{DQ}=1\text{mA}$ se determina de la forma inversa de la ecuación 1.5.1 del diodo:

$$V_{DQ} = nV_T \ln\left(\frac{I_{DQ}}{I_S} + 1\right) = (1)(0.026) \ln\left(\frac{1\text{mA}}{10^{-8}\text{mA}} + 1\right) = 0.48\text{V}$$

Por tanto, utilizando la ecuación 1.6.2.2.11, se tiene:

$$V_D = V_{DQ} - I_{DQ}r_d = (0.48\text{V}) - (1\text{mA})(26\Omega) = 0.45\text{V}$$

El modelo del diodo definitivo se muestra en la Figura 1.6.2.2.3:

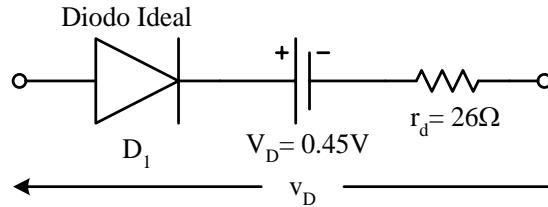


FIGURA 1.6.2.2.3. Modelo del diodo del ejemplo 1.6.2.2.1. ■

1.7 Circuito Equivalente Lineal a Trozos

En muchas aplicaciones la característica v-i de un dispositivo no lineal, se aproxima por segmentos de rectas. Esta aproximación se conoce como método de análisis lineal a trozos, y es una poderosa herramienta para analizar circuitos no lineales de un modo práctico. La característica v-i de los dispositivos no lineales puede representarse gráficamente como una secuencia de líneas rectas interconectadas, donde cada una de ellas es una aproximación de la característica real v-i en una región en particular. A su vez, estos segmentos lineales pueden representarse por circuitos simples conformados por diodos ideales, resistencias y fuentes de tensión constante o de corriente constante y así, cada segmento podrá caracterizar el comportamiento del dispositivo en una región limitada de operación.

La representación del diodo por una combinación de elementos lineales e ideales forman un circuito equivalente o modelo. De esta manera, cuando se utilice el diodo con otros elementos o dispositivos, el modelo permitirá calcular las corrientes y tensiones en la red con los métodos normales de análisis de circuitos lineales, evitando así, los procedimientos gráficos.

Cualquier curva no lineal puede ser aproximada tanto como se deseé utilizando uno o más segmentos de línea recta. Para fines prácticos el número de segmentos se mantiene tan pequeño como sea posible, en el caso de las características del diodo el menor número de rectas recomendable es igual a dos, aunque, este número se definirá en función del error permisible con la curva real.

Consideremos la aproximación de dos y tres segmentos para las características no lineales representada en la Figura 1.7.1a y 1.7.1b respectivamente.

La curva de la aproximación de dos segmentos (Figura 1.7.1a) se puede utilizar para aproximarse a la curva cuando la exactitud necesaria permite el error representado. Esta aproximación se puede representar circuitalmente como se indica en la Figura 1.7.2.

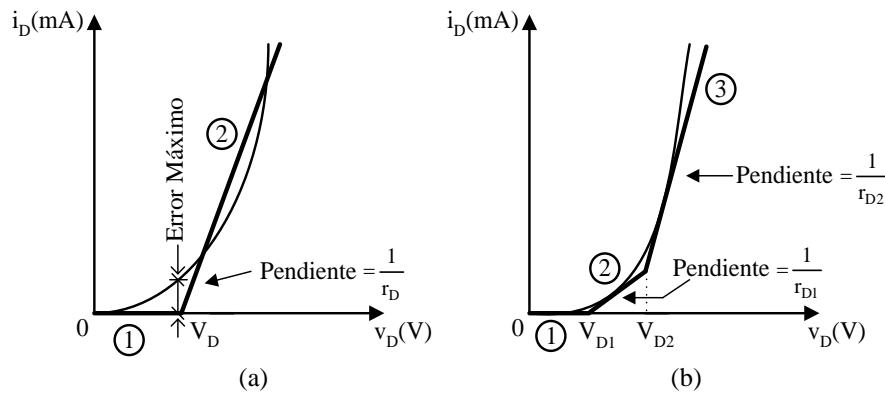


FIGURA 1.7.1. Aproximaciones lineales por trozos o segmentos: (a) dos segmentos; (b) tres segmentos.

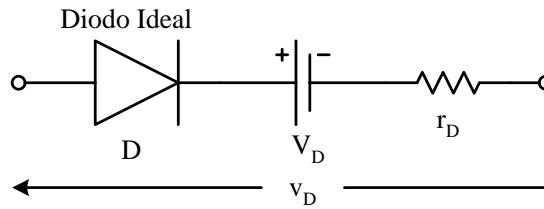


FIGURA 1.7.2. Circuito equivalente para la aproximación lineal de dos segmentos.

La operación del circuito se explica fácilmente al considerar la tensión de entrada (v_D) como una fuente de c.c. que cambia lentamente desde un valor grande negativo hasta un valor grande positivo. El diodo ideal conducirá solamente cuando $v_D - V_D$ sea positivo (polarización directa) y es un abierto cuando $v_D - V_D$ sea negativo (polarización inversa). No circulará corriente a no ser que $v_D \geq V_D$, así $v_D < V_D$ da el segmento 1 de la curva. Cuando $v_D = V_D$ (punto de codo), ocurre un cambio de estado. Tan pronto como v_D se hace mayor que V_D , el diodo ideal conduce y aparece como un cortocircuito. Luego para todos los valores de $v_D > V_D$, el circuito consiste en una resistencia r_D en serie con la tensión V_D que proporciona el segmento 2 de la curva.

Este mismo análisis es aplicable a la aproximación de tres segmentos, la rama izquierda de la Figura 1.7.3 producirá el resultado deseado de los segmentos 1 y 2 de la curva al sustituir V_D por V_{D1} y r_D por r_{D1} .

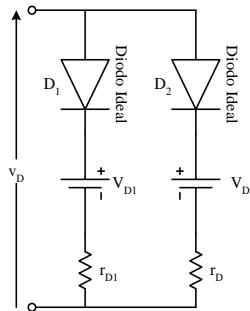


FIGURA 1.7.3. Circuito equivalente para la aproximación lineal de tres segmentos.

En la Figura 1.7.1b se tiene otro punto de codo en V_{D2} y la pendiente de la recta en la región 3 es de $1/r_{D2}$. Obsérvese que esta pendiente es mayor que la del segmento 2, por lo que la resistencia equivalente en este margen debe ser mayor. Esto sugiere que se debe añadir un circuito paralelo para conseguir una reducción de la resistencia, esto se representa en la rama de la derecha de la Figura 1.7.3 y no tendrá efecto alguno hasta que $v_D = V_{D2}$, donde D_2 conduce. Para $v_D > V_{D2}$, D_1 y D_2 están ambos en cortocircuito y la resistencia total del circuito es $r_D \parallel r_{D1}$ la cual debe ser igual a r_{D2} , por lo tanto el valor de r_D es:

$$r_{D2} = r_D \parallel r_{D1} = \frac{r_D r_{D1}}{r_D + r_{D1}} \Rightarrow r_{D2} r_D + r_{D2} r_{D1} = r_D r_{D1}$$

despejando r_D se tiene:

$$r_D = \frac{r_{D1} r_{D2}}{r_{D1} - r_{D2}} \quad (1.7.1.1)$$

Los modelos estudiados, también se conocen como modelos de gran señal porque son útiles para predecir el comportamiento de los circuitos cuando los valores de las tensiones y corrientes son grandes. Es importante distinguir entre los circuitos equivalentes lineales a trozos de los circuitos equivalentes lineales para señales débiles. Los valores de resistencias pueden cambiar considerablemente en el caso de señal débil, debido a que las pendientes se miden en un punto particular de funcionamiento, mientras que en el caso lineal a trozos son valores promedios en márgenes o intervalos largos. El circuito lineal a trozos se puede utilizar para calcular las tensiones y corrientes totales, mientras que el circuito equivalente para señal débil está restringido a variaciones pequeñas alrededor del punto de trabajo. En general, las aplicaciones en las cuales se utiliza el modelo de gran señal son: circuitos lógicos, fuente de alimentación, recortadores de onda y circuitos de polarización.

Ejemplo 1.7.1 Hallar un circuito equivalente lineal a trozo de la curva característica que se muestra en la Figura 1.7.4.

Para determinar el circuito equivalente lineal a trozo se debe realizar las aproximaciones lineales de la curva característica de la Figura 1.7.4. Estas aproximaciones se llevan a cabo con segmentos de rectas conectados entre sí. El número de segmentos de recta a emplear va depender del error que se cometa entre la ecuación lineal por trozos y la ecuación no lineal. Sí, en el caso de colocar un número arbitrario de segmentos de recta y el error que se comete es demasiado grande, entonces, se debe replantear las aproximaciones lineales añadiendo un segmento de recta adicional. El mínimo número de segmentos de recta es igual a dos. Un procedimiento directo para elegir los segmentos de recta es dividir el intervalo en partes iguales.

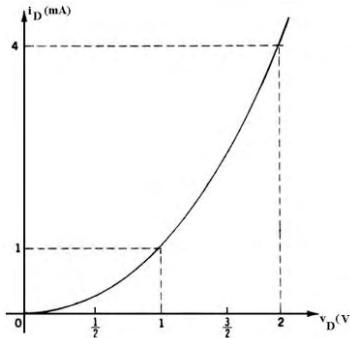


FIGURA 1.7.4. Curva Característica del ejemplo 1.7.1.

En este ejemplo se representa las aproximaciones lineales por tres segmentos de rectas dibujados en la Figura 1.7.5. La escogencia de los segmentos de recta se realizó en los puntos conocidos sobre la curva, que se indican en la Figura 1.7.4.

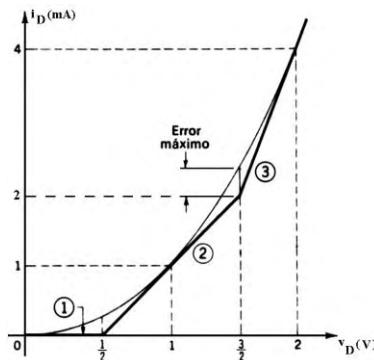


FIGURA 1.7.5. Aproximaciones lineales por trozo de la curva característica del ejemplo 1.7.1

El primer segmento de recta se puede modelar por un diodo ideal con tensión umbral V_D igual a 0.5V, el segundo segmento se puede combinar en uno sólo con el segmento 1, ya que se puede modelar con una resistencia dinámica r_D en serie con el diodo ideal y la fuente V_D . La resistencia dinámica r_D es igual a:

$r_D = \frac{\Delta v}{\Delta i} = \frac{(1-0.5)V}{1mA} = 500\Omega$, el circuito equivalente de los segmentos 1 y 2 se representa en la siguiente figura:

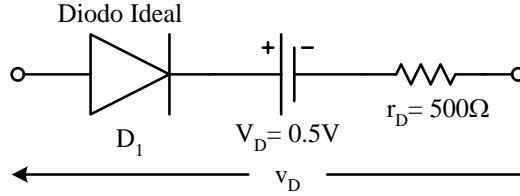


FIGURA 1.7.6. Circuito equivalente de los segmentos 1 y 2 del ejemplo 1.7.1.

En el tercer segmento de recta la fuente V_D es igual a 1.5V y la resistencia dinámica r_D es igual a: $r_D = \frac{\Delta v}{\Delta i} = \frac{(2-1.5)V}{(4-2)mA} = 250\Omega$, el circuito equivalente del segmento 3 se representa en la Figura 1.7.7.

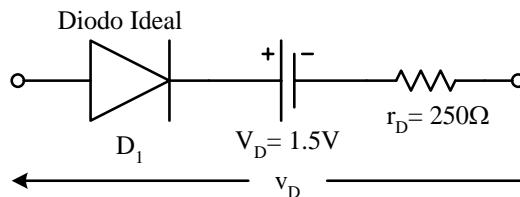


FIGURA 1.7.7. Circuito equivalente del segmento 3 del ejemplo 1.7.1.

El circuito equivalente total será la conexión en paralelo de los modelos planteados. Pero, hay que tomar en cuenta que la resistencia colocada en paralelo cuando el diodo, esté operando en el segmento 3 debe ser igual a 250Ω, por tanto, el diodo a conectar debe tener una resistencia igual a:

$$250\Omega = 500\Omega \parallel R_x \text{ despejando } R_x \text{ se obtiene } R_x \text{ igual a } 500\Omega.$$

El circuito equivalente total se muestra en la Figura 1.7.8. Del circuito se sintetiza que para valores positivos de v_D entre 0 y 0.5V la corriente por el diodo es cero, para valores mayores e iguales a 0.5V el diodo ideal D_1 conduce y la resistencia es 500Ω. Cuando la tensión es mayor o igual a 1.5V conduce D_2 y la resistencia equivalente es igual a 250Ω. Para tensiones negativas los diodos D_1 y D_2 no conducen.

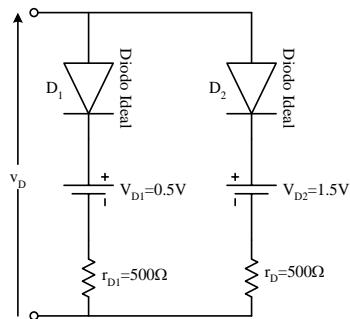


FIGURA 1.7.8. Circuito equivalente total del ejemplo 1.7.1. ■

Ejemplo 1.7.2 Considérese un diodo con la característica real ($v-i$) que se muestra en la Figura 1.7.9. Realizar las aproximaciones adecuadas para obtener el circuito equivalente.

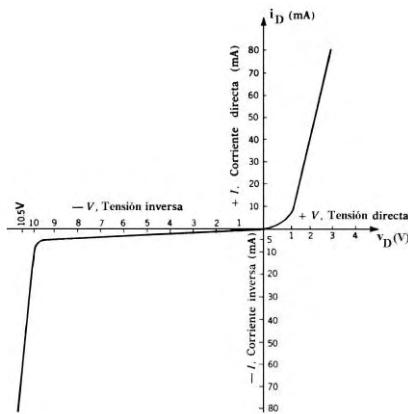


FIGURA 1.7.9. Curva característica del ejemplo 1.7.2.

Una buena aproximación a la curva se representa por cuatro segmentos rectilíneos como se muestra en la Figura 1.7.10. Cada segmento corresponde a una región distinta de funcionamiento en la curva aproximada. Eligiendo más o menos segmentos, la aproximación puede representar la curva real del diodo con el grado de precisión deseado.

Ahora, se puede construir un circuito equivalente para cada línea de la característica aproximada. Las regiones I y II representan la característica directa del diodo. Comenzando en el origen, el primer segmento (región II) es la recta horizontal de 0 a 1V. Este segmento representa un dispositivo que no permite la conducción de corriente hasta que la tensión a través de sus terminales excede de 1V. Una combinación de elementos de circuito que puede utilizarse para sintetizar un dispositivo con esta característica es el diodo idealizado polarizado inversamente y la fuente de tensión constante que se muestra en la Figura 1.7.11.

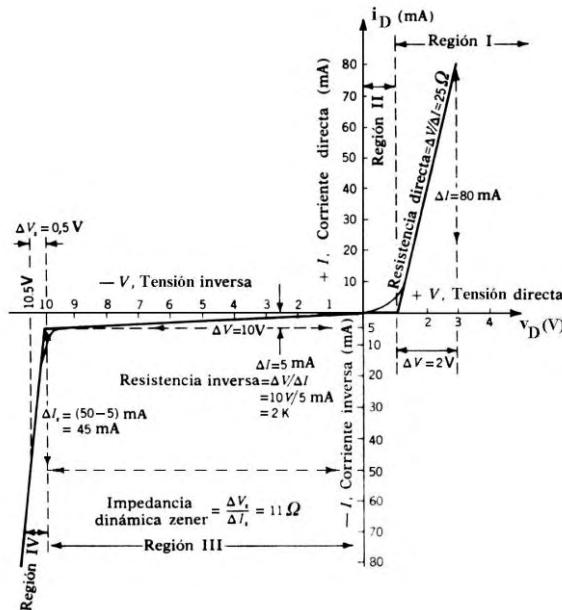


FIGURA 1.7.10. Característica linealizada para el diodo del ejemplo 1.7.2.

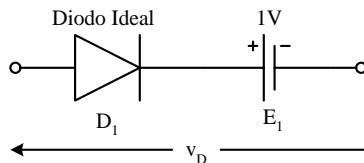


FIGURA 1.7.11. Circuito equivalente para el diodo en la región II.

La fuente de tensión E_1 mantiene al diodo en estado no conductor (apagado – off) hasta que la tensión externa v_D excede de 1V. Para valores de $v_D \geq 1V$, el punto de funcionamiento del dispositivo está en la región I. En esta región, puede circular una corriente directa, y por cada voltio aplicado a través del dispositivo, se tiene una corriente de 40 mA. Esto corresponde a una resistencia incremental o dinámica de 25Ω . La resistencia dinámica en esta región, r_D , se determina fácilmente a partir de la pendiente de $r_D = \frac{\Delta V}{\Delta I} = \frac{2V}{80mA} = 25\Omega$. Un circuito equivalente completo que incluye el funcionamiento en ambas regiones directas se muestra en la Figura 1.7.12.

La característica inversa se aproxima por los segmentos de las regiones III y IV. El circuito equivalente en la región III es simplemente una resistencia de $2K\Omega$, pues el segmento pasa por origen y tiene una pendiente de $\frac{\Delta V}{\Delta I} = \frac{10V}{5mA} = 2K\Omega$, como la resistencia es, en general, de varios centenares de

ohmios y aún más, muchas veces se puede suponer que es infinita y considerar al diodo con polarización inversa como un circuito abierto. Cuando se requiera más precisión se puede emplear una fuente de corriente de valor igual a la corriente de saturación inversa (I_S) en paralelo a la resistencia de la región III.

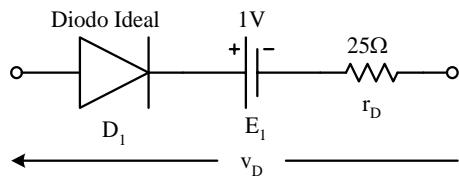


FIGURA 1.7.12. Circuito equivalente completo para la característica directa del diodo en la región I y II del ejemplo 1.7.2.

En la región de ruptura (región IV), la resistencia dinámica ha caído a $r_Z = \frac{\Delta v_Z}{\Delta i_Z} = \frac{0.5V}{45mA} = 11\Omega$. Por tanto, las características de las regiones III y IV requieren lo siguiente: 1) Una resistencia de $2K\Omega$ que debe aparecer a través de los terminales del dispositivo en el intervalo de 0 a 10V, 2) Un diodo ideal conectado en serie con la resistencia de $2K\Omega$ para que no pueda conducir hasta que la tensión v_D sea una cantidad negativa, 3) Una fuente de tensión constante E_2 de 10 V que establezca el punto en el que la característica de ruptura se hace evidente, 4) Una resistencia que debe estar colocada en paralelo con la resistencia de $2K\Omega$ para producir una resistencia neta de 11Ω en la región de ruptura y 5) Otro diodo, conectado de un modo adecuado para introducir esta resistencia a fin de que la impedancia neta del dispositivo sea 11Ω cuando se aplican en dirección inversa 10 o más voltios; esta resistencia se obtiene de la siguiente manera:

$11\Omega = 2K\Omega \parallel R_x$ despejando R_x se obtiene igual a 11.1Ω
una posible combinación de estos elementos se observa en la Figura 1.7.13.

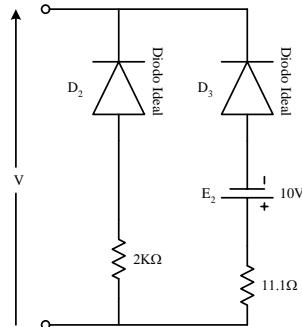


FIGURA 1.7.13. Circuito equivalente para la característica inversa del diodo en la región III y IV del ejemplo 1.7.2.

El circuito equivalente total para el dispositivo es el de la Figura 1.7.14. El análisis indica claramente que para valores positivos de v_D entre 0 y 1V, i_D debe ser cero, pues el único diodo capaz de conducir cuando v_D es positiva es D_1 y

está inversamente polarizado por E_1 . Para valores positivos de v_D superiores a 1 V, D_1 conduce y la resistencia de entrada es evidentemente 25Ω . Cuando V es negativa y de magnitud igual o inferior a 10V, D_1 no conduce, pero D_2 sí conduce, haciendo que la impedancia de entrada sea $2k\Omega$. El diodo D_3 no conduce a causa de E_2 . Cuando V tiene un valor negativo de más de 10V, D_3 conduce e introduce 11.1Ω en paralelo con $2k\Omega$. Esta combinación da la impedancia dinámica de 11Ω que se requiere en la región de ruptura.

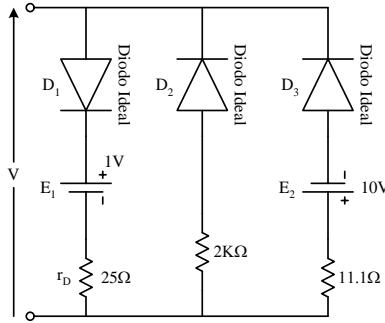


FIGURA 1.7.14. Circuito equivalente total lineal a trozos del ejemplo 1.7.2. ■

Ejemplo 1.7.3 La onda de la Figura 1.7.15 se aplica al circuito de la Figura 1.7.16. El diodo tiene una característica real mostrada en la Figura 1.7.9 y su aproximación lineal a trozo se indica en la Figura 1.7.10. Determine la forma de la onda de salida utilizando el circuito equivalente lineal de la Figura 1.7.14.

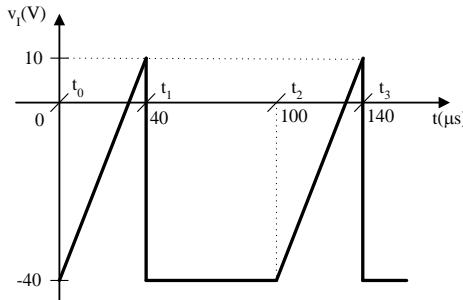


FIGURA 1.7.15. Señal de entrada del circuito del ejemplo 1.7.3.

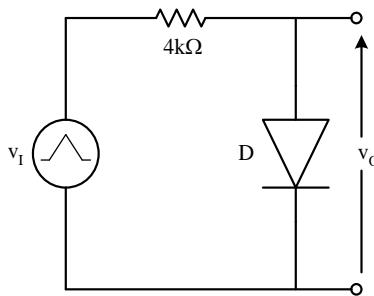
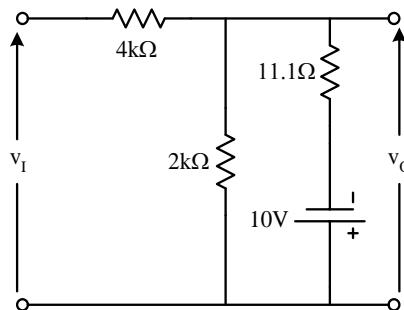


FIGURA 1.7.16. Circuito del ejemplo 1.7.3.

Determinemos el valor de la salida cuando $V_I = -40V$, en este punto D_2 y D_3 conducen mientras que D_1 no conduce; el circuito equivalente se muestra en la Figura 1.7.17.

FIGURA 1.7.17. Circuito equivalente del ejemplo 1.7.3 para $V_I = -40V$.

Aplicando el teorema de superposición se determina el valor de la salida para $V_I = -40V$. Primeramente consideremos la contribución de V_I despreciando la fuente de 10V. La tensión v_O para $V_I = -40V$ es:

$$v_O|_{V_I = -40V} = \frac{11.1\Omega || 2k\Omega}{11.1\Omega || 2k\Omega + 4k\Omega} (-40V) = -0.11V$$

al considerar la fuente de 10V se tiene:

$$v_O|_{V_I = -10V} = \frac{4k\Omega || 2k\Omega}{4k\Omega || 2k\Omega + 11.1\Omega} (-10V) = -9.93V$$

el valor total de la salida es:

$$v_O = v_O|_{V_I = -40V} + v_O|_{V_I = -10V} = -0.11V - 9.93V = -10.04V \approx -10V$$

Otro punto de la onda de salida que debe ser calculado es el punto de ruptura en el cual D_3 deja de conducir; en este instante, v_O sigue siendo igual a $-10V$. Por tanto, la corriente en la rama del diodo D_3 es cero, D_1 está polarizado inversamente y la rama del diodo D_2 es el único camino de conducción, el circuito equivalente queda:

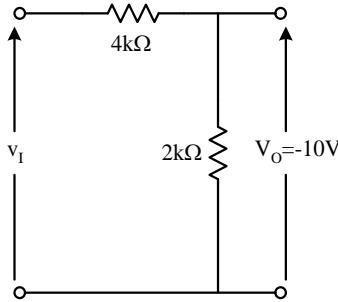


FIGURA 1.7.18. Circuito equivalente en el punto de ruptura cuando D_3 deja de conducir, ejemplo 1.7.3.

Aplicando un divisor de tensión en el circuito 1.7.18 se tiene:

$$v_O = \frac{2k\Omega}{2k\Omega + 4k\Omega} v_I$$

Por lo tanto, para una tensión de salida igual a $-10V$ la entrada será:

$$v_I = \frac{2k\Omega + 4k\Omega}{2k\Omega} v_O = 3 \cdot (-10V) = -30V$$

Del resultado anterior se obtiene que la tensión a la salida es igual a $-10V$ cuando la entrada esté entre $-40V$ y $-30V$. Luego el diodo D_2 dejará de conducir cuando v_I cambie a valores positivos. Otro punto de interés se produce cuando D_1 conduce y corresponde a una entrada igual a $1V$. Mientras la entrada se encuentre entre $0V$ y $1V$ ningún diodo conduce siendo la salida igual a la entrada. Cuando v_I es mayor que $1V$ el circuito equivalente es:

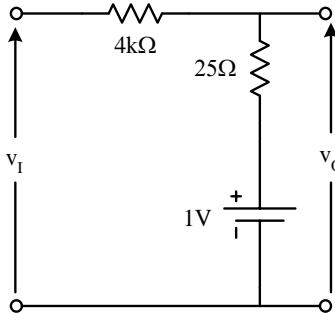


FIGURA 1.7.19. Circuito equivalente del ejemplo 1.7.3 para $V_I \geq 1V$.

Aplicando superposición la tensión a la salida es:

$$v_O = \frac{25\Omega}{25\Omega + 4k\Omega} v_I + \frac{4k\Omega}{25\Omega + 4k\Omega} (1V) = 6.21 \times 10^{-3} v_I + 0.994V$$

Al evaluar para $V_I = 10V$, en la ecuación anterior, la salida queda igual a: $V_O = 1.06V$. Para finalizar el problema se determina los tiempos en los puntos críticos, que son cuando la entrada es igual a: $-30V$, $0V$ y $1V$. Estos puntos se

evalúan en la recta entre $-40V$ y $10V$ de la Figura 1.7.15, resultando: $8\mu s$, $32\mu s$ y $33\mu s$ respectivamente. La tensión de salida se muestra en la Figura 1.7.20.

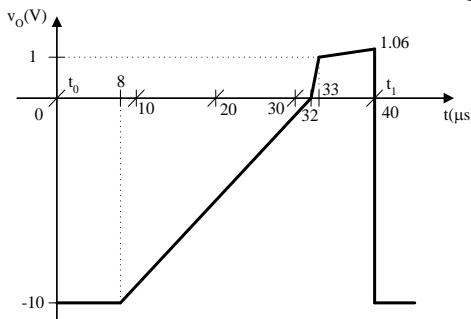


FIGURA 1.7.20. Forma de la onda de salida resultante del ejemplo 1.7.3. ■

1.8 Bibliografía

BOYLESTAD R. & NASHELSKY L., “Electrónica Teoría de Circuitos”, Prentice-Hall Hispanoamericana, S.A., Cuarta Edición.

CHIRLIAN PAUL M., “Análisis y Diseño de Circuitos Electrónicos”, McGraw-Hill, 1967.

CUTLER PH., “Análisis de Circuitos con Semiconductores”, McGraw-Hill, 1967.

GRAY PAUL R. & MEYER ROBERT G., “Análisis y Diseño de Circuitos Integrados Analógicos”, Prentice-Hall Hispanoamericana, S.A., Tercera Edición.

HORENSTEIN MARK N. , “Microelectrónica: Circuitos y Dispositivos”, Prentice-Hall Hispanoamericana, S.A., Segunda Edición.

MALIK NORBERT R., “Circuitos Electrónicos. Análisis, Diseño y Simulación”, Prentice-Hall, 1998.

MILLMAN J. & HALKIAS CH. C., “Dispositivos y Circuitos Electrónicos”, Ediciones Anaya, S.A., 1971.

MILLMAN J. & HALKIAS CH. C., “Electrónica Integrada. Circuitos y Sistemas, Analógicos y Digitales”, Editorial Hispano Europea, S.A. Cuarta Edición.

MILLMAN J. & GRABEL A., “Microelectrónica”, Editorial Hispano Europea, S.A. Sexta Edición.

RASHID MUHAMMAD H., “Circuitos Microelectrónicos análisis y diseño”, International Thomson Editores, 2000.

SAVANT C. J. Jr., RODEN M. S. & CARPENTER G. L., "Diseño Electrónico. Circuito y Sistemas". Addison-Wesley Iberoamericana. Segunda Edición (Primera en español).

SEDRA A. & SMITH K. C., "Dispositivos Electrónicos y Amplificación de Señales", McGraw-Hill, 1991.

SCHILLING D. L. & BELOVE CH., "Circuitos Electrónicos Discretos e Integrados", Marcombo Boixareu Editores, Segunda Edición.

SEARLE C. L., BOOTHROYD A. R., ANGELO Jr. E. J., GRAY P. E. & PEDERSON D. O., "Propiedades de Circuitos Elementales de los Transistores", SEEC Tomo 3, Editorial Reverté, S.A., 1971.

1.9 Preguntas y Problemas Propuestos

1.9.1 ¿Diga la clasificación de los diferentes tipos de materiales?

1.9.2 Defina un cristal, un enlace covalente y banda de energía.

1.9.3 Explique que sucede en un semiconductor al aumentar la temperatura.

1.9.4 Diga las diferencias entre un conductor y un semiconductor.

1.9.5 ¿Qué es un semiconductor intrínseco?

1.9.6 ¿Qué es un átomo donador? De un ejemplo.

1.9.7 ¿Qué es un átomo aceptor o aceptador? De un ejemplo.

1.9.8 Describa la diferencia entre un átomo donador y aceptor.

1.9.8 ¿Qué es el proceso de impurificación (dopado o contaminación)?

1.9.9 ¿Diga que sucede en las bandas de energía cuando un semiconductor intrínseco es dopado con un átomo donador?

1.9.10 ¿Diga que sucede en las bandas de energía cuando un semiconductor intrínseco es dopado con un átomo aceptor?

1.9.11 ¿Qué es un semiconductor extrínseco tipo *n* y un semiconductor extrínseco tipo *p*?

1.9.12 Describa la diferencia entre un material semiconductor tipo *n* y un material semiconductor tipo *p*.

1.9.13 ¿Cuáles son los portadores minoritarios en materiales tipo *p*?

1.9.14 ¿Cuáles son los portadores mayoritarios en materiales tipo *p*?

1.9.15 ¿Cuáles son los portadores minoritarios en materiales tipo *n*?

1.9.16 ¿Cuáles son los portadores mayoritarios en materiales tipo *n*?

1.9.17 Describa la diferencia entre un portador mayoritario y un portador minoritario.

1.9.18 ¿Bajo qué condiciones permanecerán los huecos y los electrones en números iguales dentro de un semiconductor? ¿Bajo qué condiciones, si es que existen, no permanecerá ningún hueco ni ningún electrón dentro de un semiconductor?

1.9.19 Un semiconductor extrínseco de tipo *p*, altamente dopado es calentado a una alta temperatura. Al medirlo se observa que el material calentado es casi intrínseco (número iguales de huecos y electrones). ¿Por qué?

1.9.20 En la Figura 1.9.20.1 se encuentran diferentes materiales indicados con letras, el signo “-” indica un electrón libre y el signo “+” un hueco. Diga que tipo de material es, según la descripción siguiente: 1) Semiconductor intrínseco, 2) Semiconductor tipo *n*, 3) Semiconductor tipo *p*, 4) Conductor y 5) Aislante.

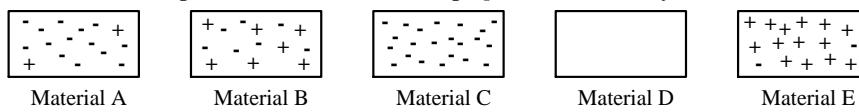


FIGURA 1.9.20.1 Diferentes materiales para la pregunta 1.9.20.

1.9.21 Explique el mecanismo de arrastre y difusión.

1.9.22 ¿Qué es un diodo?

1.9.23 ¿Qué es la región de agotamiento o región de carga espacial?

1.9.24 ¿De qué está formada la región de carga espacial: electrones, huecos, iones aceptadores, iones donadores, iones no neutralizados, etc.? ¿Cuál es el orden de magnitud de la anchura de la región de carga espacial?

1.9.25 Dibuje la concentración de portadores e iones en una unión *pn*, explique las gráficas obtenidas.

1.9.26 ¿Qué es la barrera de potencial?

1.9.27 Dibuje la barrera de potencial en la unión *pn* y la de electrones en la región de agotamiento, explique las gráficas obtenidas.

1.9.28 Defina la corriente de difusión.

1.9.29 ¿Diga qué clase de portadores forman la corriente de difusión: huecos, electrones o ambos?

1.9.30 ¿Qué quiere decir polarización directa e inversa en un diodo semiconductor *pn*?

1.9.31 Para un diodo polarizado en sentido directo, ¿El ancho de la región de carga espacial aumenta o disminuye? ¿Qué ocurre con la barrera de potencial?

1.9.32 Para un diodo polarizado en sentido inverso, ¿El ancho de la región de carga espacial aumenta o disminuye? ¿Qué ocurre con la barrera de potencial?

1.9.33 ¿Qué significa la condición de ruptura de un diodo?

1.9.34 ¿Qué diferencia existe entre ruptura zener y ruptura en avalancha?

1.9.35 ¿La curva característica tensión-corriente de un diodo semiconductor *pn* está dada por una ecuación lineal?

1.9.36 Escriba la ecuación de tensión-corriente del diodo semiconductor *pn* y explique el significado de cada símbolo.

1.9.37 Dibuje la característica tensión-corriente de un diodo semiconductor *pn* e indique cada una de sus zonas.

1.9.38 Un diodo tiene $I_S = 3 \times 10^{-14} A$. Calcular los valores de i_D a 27 °C para v_D igual a: a) 0.8V, b) 0.6V, c) -0.2V y d) -10V.

1.9.39 A 27 °C la corriente directa de un diodo de silicio es 1mA cuando se aplican 0.7V. a) Hallar I_S . b) ¿Qué valor de I_S sería necesario para 1mA a 0.4V?

1.9.40 Un diodo de silicio trabaja a una tensión directa constante de 0.7V. ¿Cuál será la relación entre las corrientes máxima y mínima en el diodo dentro de un campo de temperatura de -55 a 100 °C?

1.9.41 Describa las características del diodo ideal y cómo las mismas determinan el estado de conducción y estado de corte del dispositivo.

1.9.42 ¿Qué se entiende por tensión umbral?

1.9.43 ¿Qué es la resistencia estática del diodo y la resistencia dinámica del diodo?

1.9.44 ¿Cómo se divide la resistencia dinámica del diodo?

1.9.45 Para el circuito mostrado en la Figura 1.9.45.1, determíñese I_3 para los siguientes casos: a) Cuando los diodos se consideran ideales y b) Cuando los diodos no se consideran ideales con $r_D=10\Omega$ y $V_D=0.7V$. Ignórese la corriente de saturación inversa.

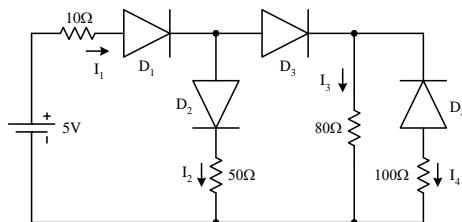


FIGURA 1.9.45.1. Circuito del problema 1.9.45.

1.9.46 Determinar un circuito equivalente para sintetizar la característica $i(v)$ de la Figura 1.9.46.1.

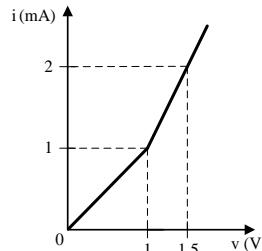


FIGURA 1.9.46.1. Característica del problema 1.9.46.

1.9.47 Un diodo de silicio tiene una corriente inversa de saturación $I_S=1nA$, $V_T=25mV$ y la ecuación que describe la característica directa del diodo es $i_d = I_S e^{v_d/V_T}$. Si el diodo trabaja en dos puntos diferentes de funcionamiento en donde el primer punto fluye una corriente $i_{d1}=20mA$ y el segundo punto fluye una corriente $i_{d2}=200mA$ determinar: a) La variación de la tensión que tendrá el

diodo entre los dos puntos. b) El circuito equivalente utilizando una aproximación lineal a trozos por dos segmentos.

1.9.48 Construir un circuito equivalente lineal a trozos para la curva característica mostrada en la Figura 1.9.48.1.

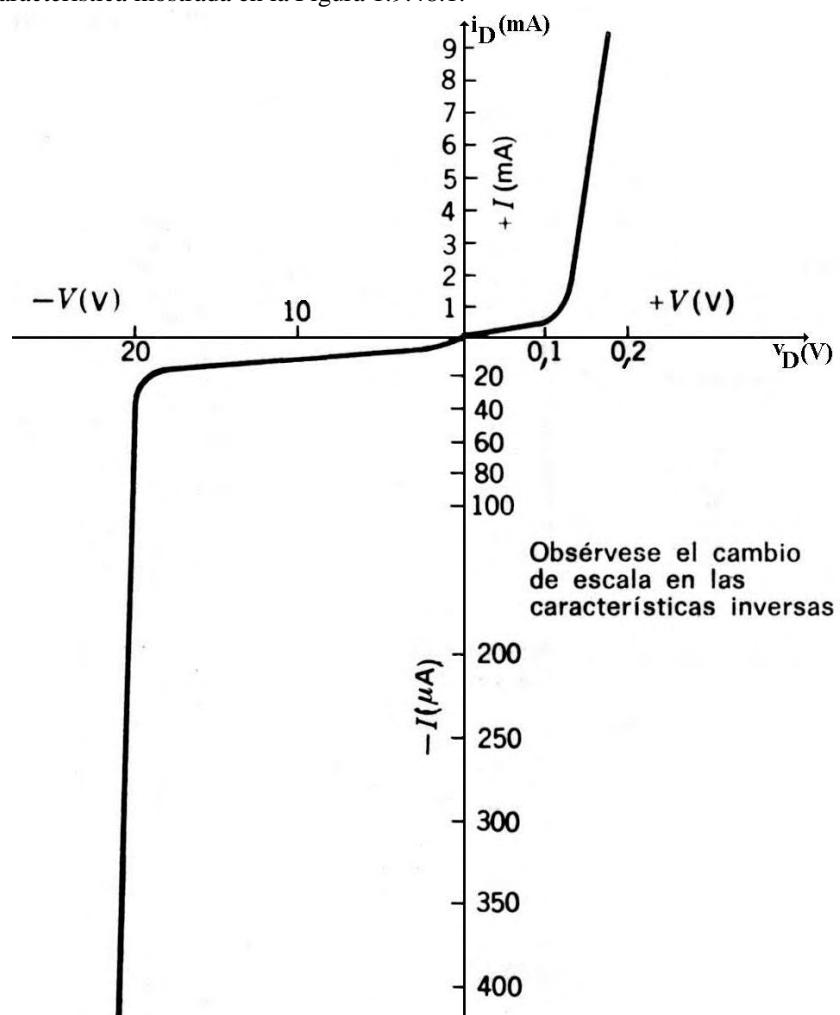


FIGURA 1.9.48.1. Curva característica del diodo, problema 1.9.48.

CAPÍTULO 2

TRANSISTOR DE UNIÓN BIPOLAR (BJT)

En este capítulo se estudiará el transistor de unión bipolar como un elemento de estado sólido de tres terminales. El transistor de unión bipolar también se le conoce como transistor bipolar de unión, transistor de unión o simplemente transistor bipolar y su empleo ha sido muy extendido en la electrónica, con una serie de aplicaciones tanto en el campo analógico como digital. El primer transistor experimental se construyó en 1948 por John Bardeen, Walter H. Brattain y William Shockley de Bell Telephone Laboratories [Savant C. J. Jr., Roden M. S. & Carpenter G. L.], era un dispositivo imperfecto de baja ganancia; en realidad, no tenía mayores propósitos que los de experimentar en el laboratorio. Por otra parte, en aquel momento el tubo al vacío reinaba en aplicaciones que iban desde bienes de consumo hasta usos militares, sin embargo, existían algunas funciones y aplicaciones que el tubo no podía desempeñar. Poco después de la invención del transistor se observaron las ventajas sobre los tubos al vacío las cuales fueron: más pequeño y ligero; más robusto, ya que ofrecía una construcción de mayor resistencia; era más eficiente porque el propio dispositivo consumía menos potencia; la vida útil del transistor era mayor que la válvula; instantáneamente estaba listo para utilizarse, sin requerir un período de calentamiento y las tensiones de operación eran más bajas. Durante los años sesenta, los procesos y métodos de fabricación se mejoraron de forma tal que el transistor pudo construirse de manera confiable. El transistor ha ido evolucionando hasta nuestros días de tal manera que a producido una explosión en la industria electrónica, pues muchos productos se construyen con costos muy bajos y las capacidades de manejar potencia y frecuencia máxima de operación se incrementan constantemente.

Para el estudio del transistor BJT se tratarán los siguientes temas: la estructura física y la simbología circuital del BJT, el análisis gráfico de los circuitos con transistores BJT, la máxima excursión simétrica como criterio de diseño, la ubicación arbitraria del punto de operación Q con sus diferentes modos de operación, la metodología de análisis del punto Q, el análisis en pequeña señal de amplificadores utilizando parámetros híbridos para demostrar que el transistor es capaz de producir amplificación y por último se describe el modelo híbrido- π del transistor BJT.

2.1 Estructura Física y Símbolo Circuitual del Transistor BJT

El transistor BJT es un dispositivo compuesto por tres regiones de material semiconductor y formado por dos uniones unidas a una región semiconductor común. La disposición de las regiones semiconductoras consiste en una región de material tipo p situada entre dos regiones de material tipo n ,

como se muestra en la Figura 2.1.1a, a este tipo de transistor se le conoce como transistor *npn*. Otra disposición de colocar los materiales semiconductores consiste en una región de material tipo *n* situada entre dos regiones de material tipo *p*, como se muestra en la Figura 2.1.1b, a este tipo de transistor se le conoce como transistor *pnp*.

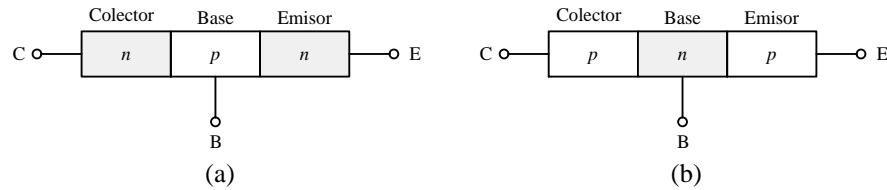


FIGURA 2.1.1. Representación de la estructura física del transistor BJT, transistor *npn* (a) y transistor *pnp* (b).

Las tres regiones o terminales del transistor se denominan Colector (C), Base (B) y Emisor (E), como se indica en la Figura 2.1.1. La representación de la estructura física que se muestra en la Figura 2.1.1 es una estructura idealizada para el BJT, los transistores reales no se parecen a éste, la estructura servirá para ilustrar el principio de operación y predecir muchas características del transistor. En esta estructura se consideran constante las densidades de dopado y una geometría simétrica de las diferentes regiones del transistor; en la práctica la región de la base es muy delgada, su anchura es mucho menor que la longitud de difusión media de los portadores minoritarios en la base [Chirlian Paul M.].

Una estructura real típica de un transistor BJT corresponde a un transistor bipolar planar que se muestra en la Figura 2.1.2, en esta figura se presenta una visión general de una sección transversal de una estructura planar. Sin embargo, en la Figura 2.1.3 se tiene una estructura mas práctica de un transistor real *npn* planar de un circuito integrado, donde se puede observar la diferencia entre el emisor y el colector. El nombre de “transistor planar” o plano proviene del hecho de que los tres terminales C, B y E van conectados a los contactos del aluminio al colector, base y emisor respectivamente estando los tres contactos sobre un mismo plano. La Figura 2.1.3a representa la sección transversal del transistor, distinguiéndose con los diferentes tonos de grises las distintas concentraciones de impurezas. En la vista superior de la Figura 2.1.3b puede verse cómo están hechos los contactos del aluminio a las regiones de colector, base y emisor.

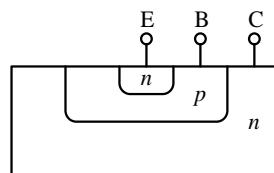


FIGURA 2.1.2. Vista general de una sección transversal de una estructura de transistor bipolar planar *npn*.

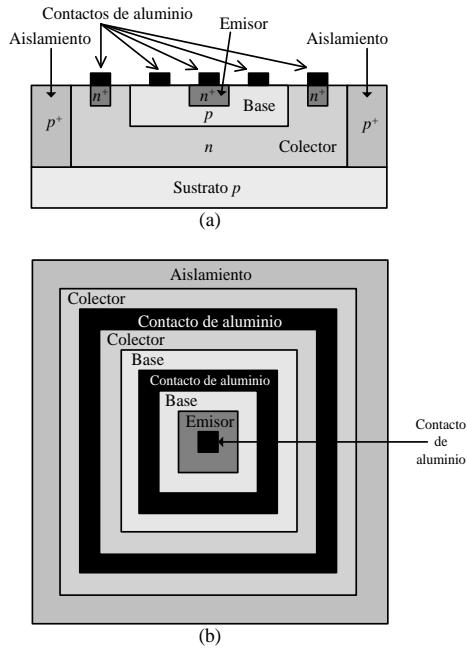


FIGURA 2.1.3. Estructura práctica de un transistor bipolar planar *npn*, sección transversal (a) y vista superior (b).

Tal como se aprecia en las Figura 2.1.3a la superficie ocupada por el emisor es notablemente menor que la del colector. Esta diferencia es debida a que en la mayor parte de las aplicaciones del BJT la región de colector manipula más potencia que el emisor por lo que precisa más superficie para disipar el calor. La segunda diferencia radica en las densidades de dopado de las regiones de emisor y de colector; de ahí que se emplee una densidad de dopado alta en el emisor, designado por n^+ , para resaltar la facultad de hacer más portadores asequibles. La alta densidad de dopado en el emisor, se debe a que la región del emisor sirve como fuente de cargas móviles. La operación física del transistor de unión bipolar está íntimamente relacionada con el diodo semiconductor *pn*, que se analizó en el capítulo 1, y en operación normal, la unión *pn* entre base y emisor tiene polarización directa y la unión *pn* entre base y colector tiene polarización inversa. Entonces, cuando la unión emisor base tiene polarización directa el emisor inyecta electrones a la base, desde donde se desplazan hacia el colector; si el diodo colector base está polarizado inverso, los electrones portadores minoritarios en la base son barridos al interior de la región del colector donde se convierten en el mayor componente de la corriente del colector. Al colector, como su nombre lo indica, no se le pide normalmente que ceda muchos portadores, por lo que su nivel de dopado no necesita ser tan alto como el emisor.

La pequeña región n^+ del colector, que se observa en la Figura 2.1.3a, se coloca para ayudar a formar un buen contacto óhmico. Cuando se forma una unión metal-silicio tipo n , en este caso un contacto de material de aluminio para establecer una conexión con el circuito exterior, su comportamiento es similar a un diodo. Por lo tanto, para evitar que esta conexión del aluminio con el silicio de tipo n se comporte como un diodo, el silicio de tipo n es impurificado o dopado de modo que tenga un exceso de electrones en la cara donde está unida al metal para que después de la difusión inicial de electrones en el metal aceptador, las regiones n y n^+ adquieran las mismas características que el metal y entonces el contacto se convierte en óhmico; es decir, actúa como una pequeña resistencia para tensiones de cualquier polaridad.

Es de hacer notar, que el término bipolar se utiliza porque la carga del dispositivo es transportada por dos portadores: electrones y huecos, en otras palabras, el funcionamiento del transistor depende del flujo de electrones y huecos.

Los símbolos circuitales del Transistor BJT se encuentran en la Figura 2.1.4, la Figura 2.1.4a muestra el símbolo para el transistor npn mientras que el símbolo del transistor pnp aparece en la Figura 2.1.4b. En ambos símbolos el emisor se distingue mediante una punta de flecha. Esta distinción es importante, ya que, en la mayoría de los transistores BJT prácticos no son dispositivos simétricos, es decir, no es intercambiables el emisor con el colector. La elección de la dirección de la flecha en el conductor de emisor señala la dirección de la corriente cuando el transistor está polarizado de un modo adecuado.

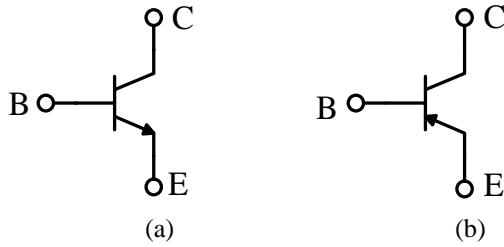


FIGURA 2.1.4. Símbolo Circuital del Transistor BJT, transistor npn (a) y transistor pnp (b).

Por convención la punta de flecha en el emisor también implica la polaridad de la tensión del emisor a la base que debe ser aplicado con el fin de proporcionar polarización directa a la unión. Por ejemplo el símbolo V_{EB} significa la tensión mediante el cual el emisor es de mayor potencial que la base. Así, los símbolos V_{EB} , V_{CB} y V_{CE} son, respectivamente, las tensiones emisor-base, colector-base y colector-emisor (más específicamente, V_{CE} representa la caída de tensión entre el colector y el emisor). Las corrientes de cada terminal se denotan

como: I_E , I_B e I_C , corriente de emisor, corriente de base y corriente de colector respectivamente.

El análisis circuital de un transistor *pnp* es similar al transistor *npn*, únicamente se debe invertir todas las polaridades y sentido de las corrientes. En cuanto al estudio de la operación física se intercambian los papeles desempeñados por los electrones y los huecos.

Como el transistor consta de dos uniones *pn* (la unión emisor-base (EBJ) y la unión colector-base (CBJ)) se pueden obtener diferentes modos de operación del BJT dependiendo de la condición de polarización (directa o inversa) de cada una de las uniones. Los modos de operación se indican en la siguiente tabla:

Tabla 2.1.1. Modos de operación del BJT.

MODO	UNIÓN (EB)	UNIÓN (CB)
Corte	Inversa	Inversa
Activo	Directa	Inversa
Saturación	Directa	Directa

El modo activo es el que se utiliza si el transistor va a operar como amplificador. Siendo el transistor un dispositivo de tres terminales, cada uno de los tres terminales del transistor puede clasificarse como terminal de entrada, terminal de salida y terminal común. Por consiguiente, existen tres configuraciones posibles: (a) de emisor común (EC), en el cual el emisor es el terminal común; (b) de colector común (CC), o seguidor de emisor, donde el colector es el terminal común, y (c) de base común (BC), en la cual la base es el terminal común.

2.2 Análisis Gráfico de los Circuitos con Transistores

El análisis gráfico de los Circuitos con Transistores generalmente se utiliza siempre que el nivel de la señal en el dispositivo sea tan grande que no sea posible ignorar la falta de linealidad. La respuesta de un transistor a grandes señales se obtiene gráficamente; para pequeñas señales, el transistor prácticamente funciona linealmente y a través de modelos lineales se puede representar el funcionamiento del transistor en la región activa. Aunque, el método gráfico, es de poco valor práctico en el análisis y diseño de la mayor parte de los circuitos con transistores, es ilustrativo para hacer una representación gráfica de la operación de un circuito sencillo con transistores. En esta sección se considera un circuito simple para el análisis gráfico, en este caso se ha seleccionado la configuración emisor común por ser la topología habitualmente más utilizada.

El circuito que se muestra en la Figura 2.2.1 se analizará gráficamente. Primero, se tiene que determinar la corriente de base I_{BQ} utilizando la técnica que se ilustra en la Figura 2.2.2 (esta misma técnica se emplea para el análisis de circuitos con diodo).

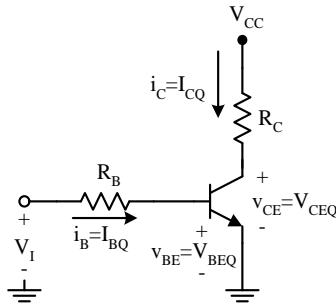


FIGURA 2.2.1. Configuración Emisor Común cuya operación se analiza gráficamente.

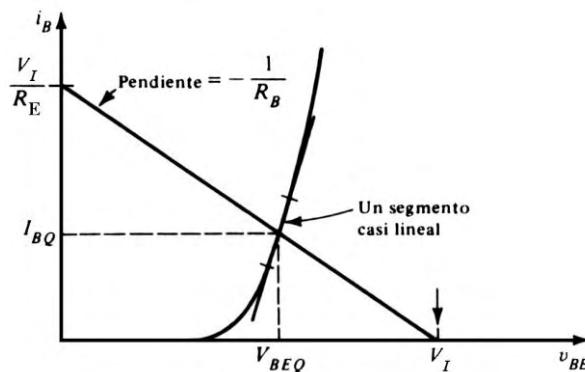


FIGURA 2.2.2. Construcción gráfica para la determinación de la corriente de base en el circuito de la Figura 2.2.1.

Luego, con la característica de i_C-v_{CE} del transistor que se muestra en la Figura 2.2.3 se trazará la recta de carga. Se sabe que el punto de operación se encontrará sobre la curva que corresponde al valor de la corriente de base (I_{BQ}) que fue determinado. El lugar sobre la curva será determinado por el circuito de colector. Específicamente, el circuito de la figura 2.2.1 impone lo siguiente:

$$v_{CE} = V_{CC} - i_C R_C \quad (2.2.1)$$

que también puede escribirse como:

$$i_C = \frac{V_{CC}}{R_C} - \frac{1}{R_C} v_{CE} \quad (2.2.2)$$

y representa una relación lineal entre v_{CE} e i_C . La relación de la ecuación 2.2.2 se representa mediante una recta, como se muestra en la Figura 2.2.3, que se llama recta de carga. El punto de operación Q se encontrará en la intersección de esta recta y la curva característica que corresponde a la corriente de base I_{BQ} . Si la recta de carga intercepta a la curva característica que corresponde a I_{BQ} en un punto dentro de la región activa, el transistor estará operando en el modo activo.

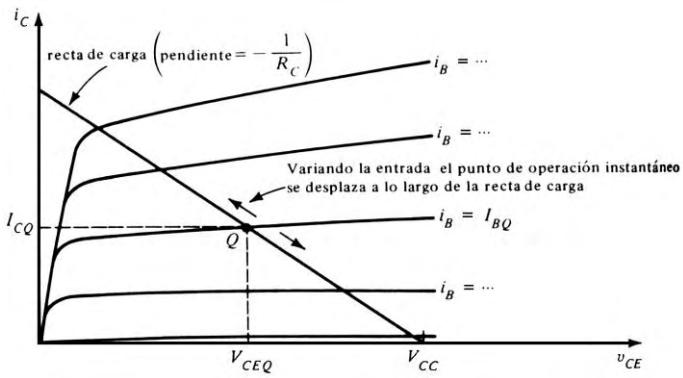


FIGURA 2.2.3. Construcción gráfica para la determinación de la corriente de colector y de la tensión de colector a emisor del circuito de la Figura 2.2.1.

Si una señal de entrada v_i se superpone a V_I (ver Figura 2.2.1), habrá una correspondiente señal de corriente de base i_b y una señal de tensión de base a emisor v_{be} . Según se muestra en la Figura 2.2.4, si v_i es “lo suficiente pequeño”, el punto de operación instantáneo se desplazará a través de un segmento lineal de la curva exponencial de i_b-v_{BE} . En las características de i_C-v_{CE} el punto de operación instantáneo se desplazará a través de la recta de carga, como se ilustra en la Figura 2.2.4.

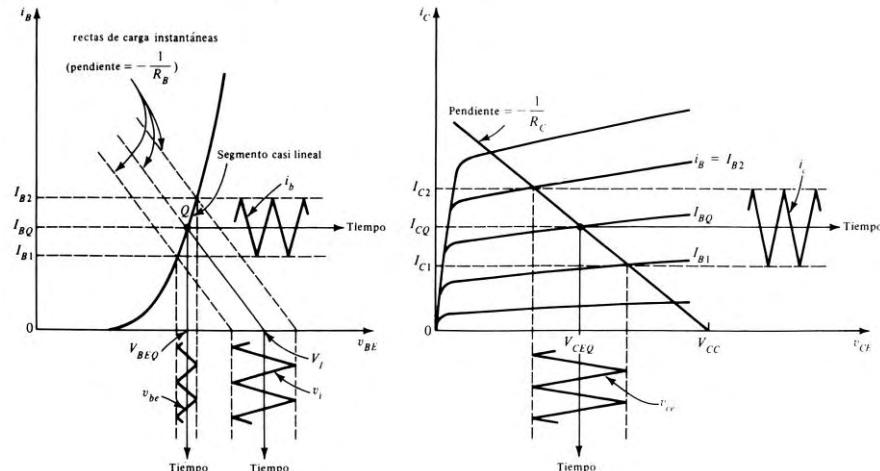


FIGURA 2.2.4. Determinación gráfica de las componentes de señal V_{be} , i_b , i_c y V_{ce} cuando se superpone una componente de señal v_i a la tensión cd.

En el método anterior, se determinó la corriente de base de manera gráfica, también se puede determinar analíticamente la corriente de base a partir

de las ecuaciones circuitales y utilizar solamente la característica i_C-v_{CE} para el análisis gráfico. En la Figura 2.2.5 se tiene un transistor en la configuración emisor común, similar al circuito de la Figura 2.2.1 pero más generalizado. Al circuito de la Figura 2.2.5 se le conoce como amplificador básico en configuración emisor común, las resistencias R_1 , R_2 , R_C , R_E y la tensión V_{CC} de alimentación se han escogido de modo que el transistor funcione linealmente y sea posible una variación máxima de cima a cima de i_C . Las resistencias R_1 y R_2 forman un divisor de tensión en paralelo con la tensión V_{CC} de la fuente de alimentación. La función de esta red es proporcionar las condiciones de polarización para que la unión emisor-base funcione en la región adecuada.

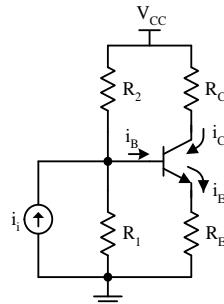


FIGURA 2.2.5. Amplificador básico en configuración de emisor común.

La Figura 2.2.5 puede simplificarse obteniendo un circuito equivalente Thévenin para R_1 , R_2 y V_{CC} , como se muestra en la Figura 2.2.6a.

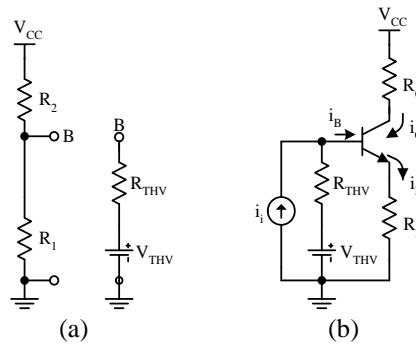


FIGURA 2.2.6. Simplificación del amplificador emisor común: (a) equivalente Thévenin del circuito de polarización; (b) amplificador simplificado.

El equivalente Thévenin queda de la siguiente manera:

$$V_{THV} = \frac{R_1}{R_1 + R_2} V_{CC} \quad (2.2.3)$$

y

$$R_{THV} = \frac{R_1 R_2}{R_1 + R_2} \quad (2.2.4)$$

El circuito simplificado resultante del amplificador emisor común está representado en la Figura 2.2.6b. Se puede observar que, debido a las tensiones de alimentación de corriente continua V_{CC} y V_{THV} , las corrientes continuas I_{BQ} , I_{CQ} e I_{EQ} circulan en el transistor y que, debido a la corriente de entrada i_i , también circulan las pequeñas corrientes de señal i_b , i_c e i_e . De aquí que la corriente total que circula en el transistor sea:

$$i_B = I_{BQ} + i_b \quad (2.2.5)$$

$$i_C = I_{CQ} + i_c \quad (2.2.6)$$

$$i_E = I_{EQ} + i_e \quad (2.2.7)$$

Como i_i hace que cambie la corriente de colector, también cambia la tensión colector-emisor, entonces:

$$v_{CE} = V_{CEQ} + v_{ce} \quad (2.2.8)$$

El funcionamiento del amplificador queda determinado primero por $i_i=0$ para que prevalezcan las condiciones de polarización y de esta manera se calcula el punto de operación en reposo o punto estático. Se determina la recta de carga que describe la variación tensión-corriente en el circuito. Con $i_i=0$ se tiene:

$$V_{CC} = v_{CE} + i_C R_C + i_E R_E \quad (2.2.9)$$

del circuito emisor-base del amplificador simplificado, Figura 2.2.6b, se obtiene la siguiente ecuación:

$$V_{THV} = i_B R_{THV} + v_{BE} + i_E R_E \quad (2.2.10)$$

como:

$$i_C = \beta i_B \quad (2.2.11)$$

y

$$i_E = i_B + i_C \quad (2.2.12)$$

sustituyendo la ecuación 2.2.11 en la ecuación 2.2.12, la corriente de emisor en función de la corriente de base queda:

$$i_E = i_B + \beta i_B = (\beta + 1) i_B \quad (2.2.13)$$

sustituyendo la ecuación anterior en 2.2.10 y despejando la corriente de base se tiene:

$$i_B = \frac{V_{THV} - v_{BE}}{R_{THV} + (\beta + 1) R_E} \quad (2.2.14)$$

debido a que no hay señal presente $v_{BE} = V_{BEQ}$ y $i_B = I_{BQ}$, por lo tanto, la ecuación 2.2.14 queda:

$$I_{BQ} = \frac{V_{THV} - V_{BE}}{R_{THV} + (\beta + 1) R_E} \quad (2.2.15)$$

Esta ecuación describe la corriente de polarización del transistor y es útil para determinar la corriente de base analíticamente, en lugar de obtenerlo gráficamente. Ahora con la ecuación 2.2.9 la cual se puede escribir de la siguiente manera:

$$V_{CC} = v_{CE} + i_C R_C + \frac{\beta+1}{\beta} i_C R_E \quad (2.2.16)$$

y colocando i_C en función del v_{CE} queda:

$$i_C = \frac{V_{CC}}{R_C + \frac{\beta+1}{\beta} R_E} - \frac{v_{CE}}{R_C + \frac{\beta+1}{\beta} R_E} \quad (2.2.17)$$

para $\beta \gg 1$, $\frac{\beta+1}{\beta} \rightarrow 1$, entonces la ecuación anterior queda:

$$i_C = \frac{V_{CC}}{R_C + R_E} - \frac{v_{CE}}{R_C + R_E} \quad (2.2.18)$$

La ecuación 2.2.18 representa la recta de carga de corriente continua y ahora se puede aplicar la solución gráfica, la cual se ha trazado en la Figura 2.2.7a.

Si la variación i_B es conocida, pueden hallarse valores de v_{CE} e i_C empleando la construcción gráfica de la Figura 2.2.7b, donde se muestra para una señal senoidal de entrada. Esta construcción gráfica no es necesaria a menos que deban tomarse en cuenta las características de colector no lineales.

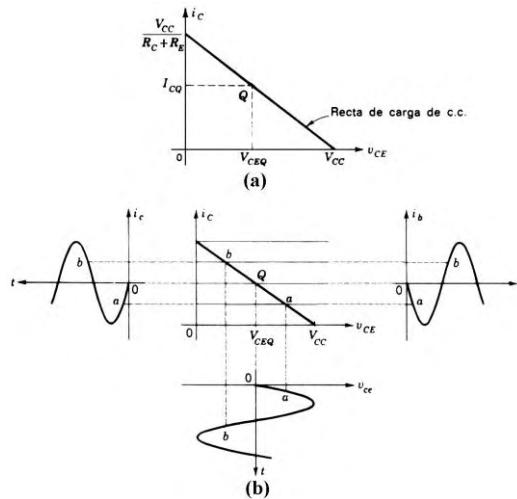


FIGURA 2.2.7. Análisis gráfico: (a) recta de carga; (b) formas de onda.

Debido a las variaciones del parámetro β en el transistor, la colocación de las curvas de i_B constantes (sin pendientes, horizontales) en la característica v_i sólo

tiene significado cuantitativo si las curvas se midieron para un transistor específico. Los resultados obtenidos de la Figura 2.2.7b probablemente no serían válidos si se reemplazase el transistor medido por otro transistor del mismo tipo pero con un valor de β distinto. Por este motivo las curvas de corriente de base i_B generalmente no se utilizan cuando se realiza un análisis gráfico. En la Figura 2.2.7b se nota las relaciones de fase entre i_B , i_C y v_{CE} . Así, al aumentar i_B , i_C aumenta, i_E aumenta y v_{CE} disminuye; ello puede verse claramente considerando los puntos a y b de las formas de onda de la Figura 2.2.7b.

Finalmente, la recta de carga define la zona de funcionamiento del circuito. Cuando v_{CE} sea menor que 0.1 a 0.2V el transistor está saturado, la corriente de colector es alta y los cambios en la corriente de base resultan en cambios muy pequeños en i_C y en v_{CE} . En la Figura 2.2.8 se observa una vista ampliada de la porción de saturación de las características i_C-v_{CE} , donde se tiene una recta de carga que intercepta en un punto dentro de la región de saturación y se nota como con cambios en i_B se tiene cambios muy pequeños en i_C . Cuando la corriente de colector se hace cero ($v_{CE} = V_{CC}$), el transistor está en el punto de corte.

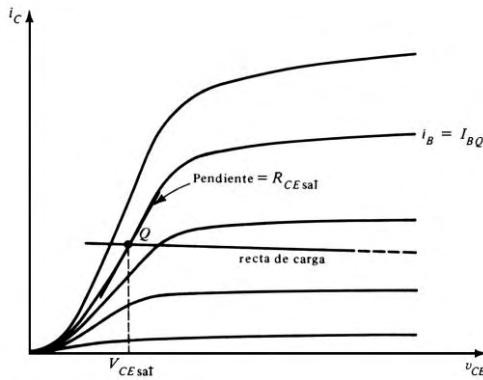


FIGURA 2.2.8. Recta de carga en la zona de saturación.

A continuación, se ilustra unos ejemplos del análisis gráfico con transistores:

Ejemplo 2.2.1. En el circuito de la Figura 2.2.9 se quiere determinar gráficamente el punto de operación Q y las diferentes formas de onda a una señal de entrada senoidal. Se considera el valor de R_B de tal manera que el dispositivo está polarizado en la región activa con una corriente de base igual a $I_{BQ}= 40\mu A$ (corriente que se obtiene gráficamente a partir de la característica de entrada, como se indicó en la Figura 2.2.2).

El punto de operación (Q) se obtiene de la intersección de la recta de carga estática (la cual está dada por la ecuación 2.2.2) con las curvas de la

característica de salida. Sustituyendo los valores de los elementos circuitales en la ecuación 2.2.2 se tiene que la recta de carga es:

$$i_C = \frac{10V}{500\Omega} - \frac{1}{500\Omega} v_{CE} \quad (2.2.19)$$

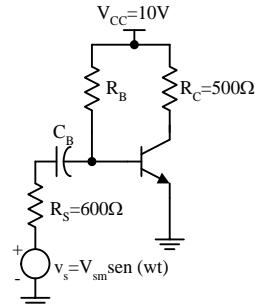


FIGURA 2.2.9. Etapa amplificadora del Ejemplo 2.2.1.
la recta de carga se reproduce en la Figura 2.2.10 y gráficamente se obtiene que $I_{CQ}=8mA$ y $V_{CEQ}=6V$.

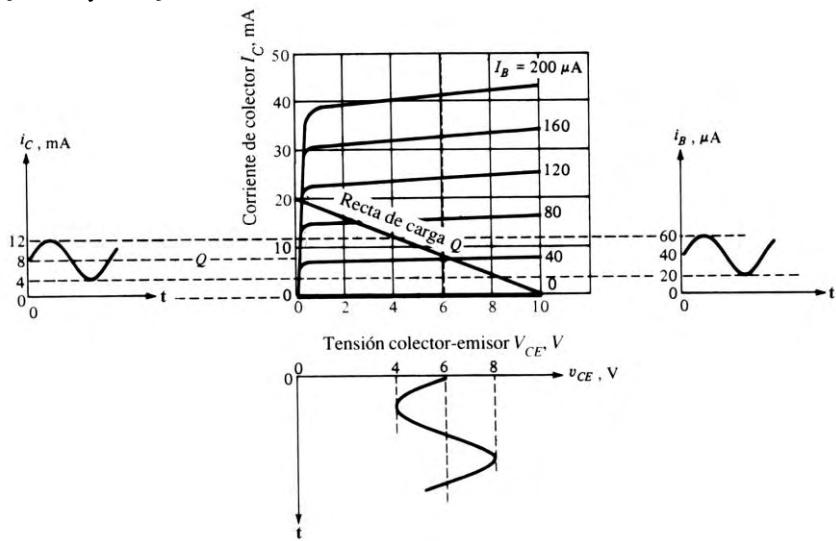


FIGURA 2.2.10. Característica de salida mostrando la recta de carga y la componente senoidal de la señal del Ejemplo 2.2.1.

El condensador C_B llamado de bloqueo sirve para aislar la corriente continua de polarización de la fuente de señal v_s y de su resistencia R_S . Este condensador actúa como circuito abierto cuando no hay señal de entrada, ya que la reactancia de un condensador es infinita a la frecuencia cero (en continua) y a la frecuencia angular de la señal (v_s) la reactancia de C_B es suficientemente baja comparada con R_S , resultando la combinación de estos dos elementos en serie

igual a R_S . En consecuencia, el efecto del condensador sobre la señal transmitida desde la fuente v_s hasta la entrada del amplificador puede despreciarse. La amplitud de V_{sm} se elige de forma que dé una componente de señal para la corriente de base $i_b = I_{bm} \operatorname{sen}(wt)$, donde $I_{bm} = 20\mu A$. La corriente instantánea total de base i_B es la superposición del nivel de polarización en continua más la corriente de la señal. Por tanto:

$$i_B = I_{BQ} + i_b = 40 + 20\operatorname{sen}(wt) \text{ } \mu A \quad (2.2.20)$$

Como se ve en la Figura 2.2.10 el efecto de esta señal hace que tanto i_C como v_{CE} varíen senoidalmente (aproximadamente) alrededor de sus niveles de reposo. Estas cantidades pueden expresarse:

$$i_C = I_{CQ} + i_c = I_{CQ} + I_{cm} \operatorname{sen}(wt) \text{ } A \quad (2.2.21)$$

$$v_{CE} = V_{CEQ} + v_{ce} = V_{CEQ} + V_{cm} \operatorname{sen}(wt) \text{ } V \quad (2.2.22)$$

Se observa en la Figura 2.2.10 que la pequeña variación en i_b debida a la señal de entrada ($I_{bm} = 20\mu A$) hace que $I_{cm} = 4mA$ y $V_{cm} = 2V$. Los niveles aumentados de la señal en la salida se deben a la amplificación dada por el circuito. ■

Ejemplo 2.2.2. En este ejemplo se presenta una combinación del método gráfico y analítico. El circuito se muestra en la Figura 2.2.11. Se desea hallar las formas de onda de V_o , i_b e i_c , sabiendo que la resistencia de entrada del transistor es bastante pequeña en comparación con R_B .

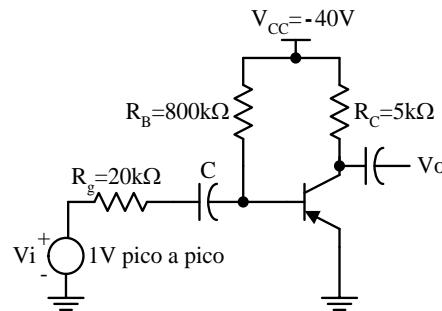


FIGURA 2.2.11. Circuito del Ejemplo 2.2.2.

Para hallar V_o , hay que determinar primero el punto Q. En el cálculo de la corriente estática de base se puede despreciar la caída a través del diodo de emisor por tener una alimentación de $-40V$, resultando la $I_{BQ} = 40V/0.8M\Omega = 50\mu A$. Sobre las curvas características de colector se dibuja la recta de carga que tendrá como ecuación la siguiente:

$$i_C = -\frac{V_{CC}}{R_C} - \frac{1}{R_C} v_{CE} \quad (2.2.23)$$

sustituyendo los valores queda:

$$i_C = \frac{-40V}{5k\Omega} - \frac{1}{5k\Omega} V_{CE} \quad (2.2.24)$$

Es de hacer notar, que por ser el transistor del tipo pnp su curva característica i_C-V_{CE} se encuentran en el tercer cuadrante y por consiguiente, la corriente de colector y la tensión colector emisor son de signo contrario que el transistor tipo npn. En la Figura 2.2.12 se muestra la recta de carga y su intersección con la corriente de base estática que es el punto estático Q.

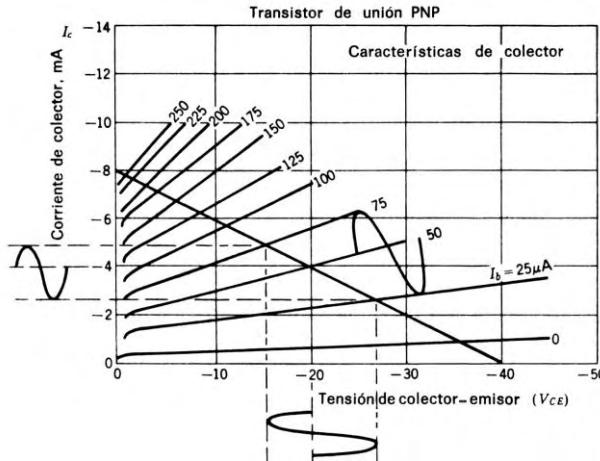


FIGURA 2.2.12. Solución gráfica para el Ejemplo 2.2.2.

La fuente de entrada V_i genera una corriente a través de su resistencia interna R_g , produciendo una oscilación pico-pico en la corriente de base. La corriente del generador se divide entre R_B y la resistencia de entrada del transistor R_{in} . Como R_{in} es bastante pequeña en comparación con R_B , prácticamente toda la corriente del generador pasará por R_{in} , por lo que se considera a R_{in} como un cortocircuito. Por tanto, la componente a-c de la corriente de base es $V_i/R_g = 1V_p-p/20k\Omega = 50\mu A_{p-p}$, o sea una oscilación de $\pm 25\mu A$ en torno a la corriente estática de base. En consecuencia, la máxima corriente de base es $75\mu A$ y la mínima es $25\mu A$. La intersección de las curvas 75 y $25\mu A$ de corriente de base con la recta de carga corresponde a una oscilación en la corriente de colector de $(4.8-2.6)mA = 2.2mA$. Una oscilación de $2.2mA$ a través de una carga de $5k\Omega$ corresponde a una oscilación pico-pico en V_o de $11V$. Si la oscilación de la tensión de colector se lee gráficamente en la Figura 2.2.12, se tiene $V_{CE} = V_o = (26.3-14.6)V = 11.7V$, lo que concuerda bastante bien. ■

Se puede observar que entre la característica de colector del ejemplo 2.2.1 (Figura 2.2.10) y la característica de colector del ejemplo 2.2.2 (Figura 2.2.12) las curvas de las corrientes de base no son las mismas. Las curvas de la corriente de base en el ejemplo 2.2.2 no son líneas paralelas, por lo cual se debe considerar la característica no lineal del colector; es por esta razón, que la forma

de onda de la corriente de base se dibujo como se muestra en la Figura 2.2.12. Veamos otro ejemplo, donde se estudia gráficamente el efecto de la no-linealidad en la característica i_C-v_{CE} .

Ejemplo 2.2.3. En este ejemplo se analizará el funcionamiento del circuito de la Figura 2.2.13, formado por un transistor *pnp* de germanio, en cuanto a las formas de ondas de tensiones y de corrientes en el colector y en la base para una entrada senoidal. Las características de entrada y de salida se observan en las Figuras 2.2.14a y 2.2.14b respectivamente.

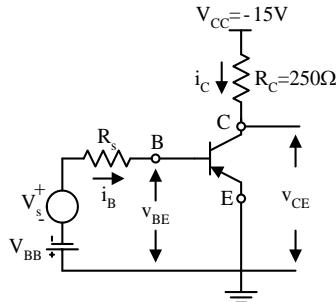


FIGURA 2.2.13. Circuito del Ejemplo 2.2.3.

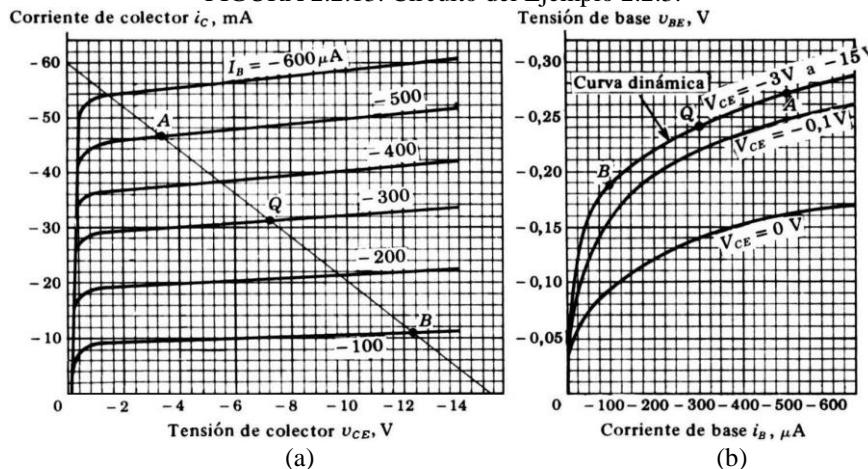


FIGURA 2.2.14. Característica de salida y de entrada del transistor *pnp* de germanio del ejemplo 2.2.3.

Considerando que la corriente de base en el punto de operación Q es $I_B = -300\mu A$ y con una variación senoidal de pico máximo a $200\mu A$ en torno al punto Q, entonces, se tendrá que los puntos extremos de la onda de la base son A y B, donde $i_B = -500\mu A$ y $-100\mu A$ respectivamente. Estos puntos están indicados en la recta de carga que se muestra en la Figura 2.2.14a. Los valores de i_C y v_{CE} , correspondientes a una corriente cualquiera i_B , son los determinados por el punto

de intersección de la recta de carga con la característica de colector correspondiente al valor particular de i_B . Por ejemplo, en el punto A, $i_B = -500\mu\text{A}$, $i_C = -46.5\text{mA}$ y $v_{CE} = -3.4\text{V}$. En la Figura 2.2.15a y 2.2.15b se encuentran las formas de onda de i_C y v_{CE} , se observa que las formas de onda de la corriente y tensión no son las mismas de la corriente de base (la senoide de la Figura 2.2.15c), porque las características del colector en las proximidades de la recta de carga en la Figura 2.2.14a no son líneas paralelas igualmente distanciadas para incrementos iguales de la corriente de base. Esta variación en la forma de onda se conoce como distorsión no lineal de salida.

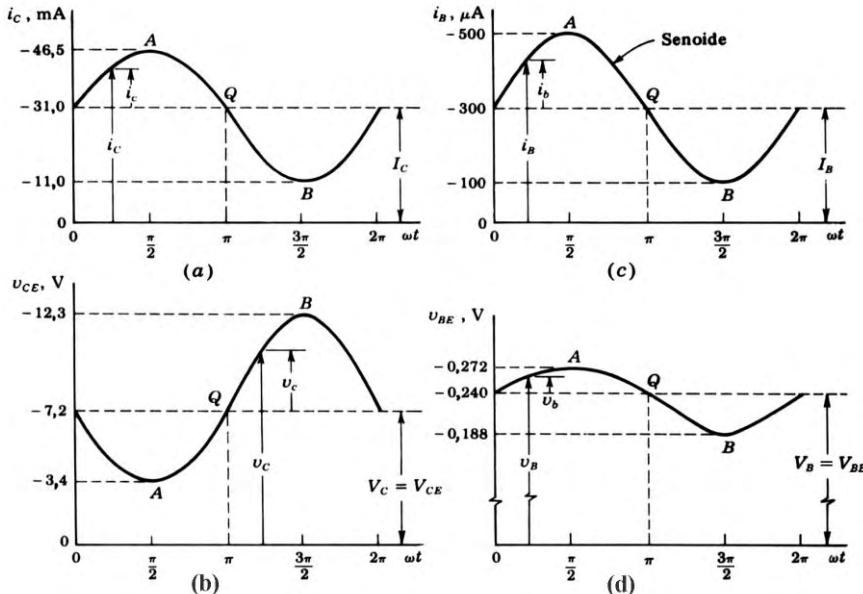


FIGURA 2.2.15. Formas de onda de (a, b) de la corriente y tensión de colector y (c, d) de la corriente y tensión de base. Ejemplo 2.2.3.

La tensión base-emisor v_{BE} correspondientes a cualquier valor de la corriente de base y la tensión colector-emisor, se obtienen de las curvas características de entrada. En la Figura 2.2.14b, se representa la curva de funcionamiento dinámico para la combinación de la corriente de base y la tensión de colector hallados a lo largo de la recta de carga A-Q-B de la Figura 2.2.14a. La forma de onda v_{BE} puede obtenerse a partir de la curva de funcionamiento dinámico de la Figura 2.2.14b, leyendo la tensión v_{BE} correspondiente a una corriente de base i_B dada. Se observa que, debido a la no-linealidad de la curva dinámica, la forma de onda de v_b (Figura 2.2.15d) no tendrá, en general, la misma forma que la de i_b . Esta variación en la forma de onda se conoce como distorsión no lineal de entrada. En algunos casos es conveniente considerar que v_b de la Figura 2.2.15d es senoidal y entonces i_b estará distorsionada. Esto sería totalmente cierto si la fuente de tensión senoidal V_S que actúa sobre el transistor tuviera una

pequeña resistencia R_S de salida en comparación con la resistencia de entrada R_i del transistor, de tal manera que la forma de la tensión de entrada fuera esencialmente la misma de la fuente. Sin embargo, si $R_S \gg R_i$, la variación de i_B viene dada por $i_b \approx v_s/R_S$, y, por consiguiente, la forma de la corriente de base es también senoidal.

Se puede observar en la Figura 2.2.14b que, para una gran tensión senoidal de base v_b la desviación alrededor del punto Q, de la corriente de base $|i_b|$ es menor a la izquierda de Q que a su derecha. Ésta distorsión de entrada tiende a compensar la distorsión de salida porque, en la Figura 2.2.14a, la desviación de la corriente de colector $|i_c|$ para una desviación dada de la corriente de base es mayor en la sección BQ que en la QA. En consecuencia, si el amplificador está polarizado de tal manera que Q esté cerca del centro del plano i_C-v_{CE} , tendrá menor distorsión si la excitación es una tensión de base senoidal que si es una corriente de base senoidal. Notar, que la curva de carga dinámica puede aproximarse a una recta en un margen suficientemente pequeño, y por lo tanto, si la señal de entrada es pequeña, la distorsión de entrada será despreciable en cualquier caso de funcionamiento (fuente de corriente o fuente de tensión). ■

La técnica gráfica no es recomendable para el análisis a pequeña señal (llamada también incremental), ya que requeriría una interpolación entre las características dibujadas, lo que resultaría de muy poca precisión. Puesto que la respuesta a una pequeña señal, a frecuencias medias, de un transistor es lineal; está puede obtenerse mejor analíticamente que gráficamente. Por esta razón, cuando se trabaja con pequeña señal se obtiene un modelo circuital lineal del transistor para su estudio analítico.

2.3 Máxima Excursión Simétrica

Al utilizar un transistor como amplificador de tensión o amplificador de corriente el punto de operación Q está sujeto a oscilar en una u otra dirección, por lo tanto, se tiene que polarizar el dispositivo en un punto Q en la región característica donde el dispositivo opera con la mayor linealidad, de modo que cualquier cambio en la señal de entrada provoque un cambio proporcional en la señal de salida; por esta razón no se debe polarizar el transistor demasiado cerca de saturación o corte. En la Figura 2.3.1 el punto Q está situado de tal modo que la recta de carga queda dividida en dos partes iguales. Esto permitirá la máxima variación simétrica de la corriente de colector, condición conocida como máxima excursión simétrica. Si las excusiones de la señal de entrada son suficientemente grandes para que el punto de trabajo se mueva sobre una porción apreciable de la recta de carga, será evidente que la máxima excursión simétrica tendrá que ser una condición de diseño que asegurará el funcionamiento lineal en el máximo margen de la señal de entrada.

En esta sección se estudiará el método de polarización para obtener la máxima excursión simétrica en la configuración emisor común. Aunque, se

presente la teoría para la configuración emisor común, es importante indicar que se emplean los mismos conceptos para los otros tipos de configuración.

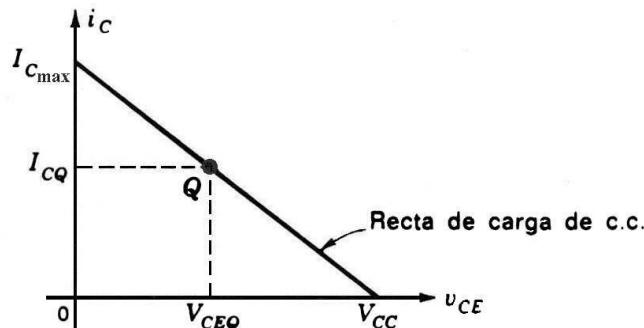


FIGURA 2.3.1. Ubicación del punto Q para dividir en dos partes iguales la recta de carga estática.

En el estudio de la máxima excursión simétrica la ubicación del punto de operación se colocará en la zona lineal del transistor, por consiguiente, aplicando el principio de superposición se tendrá un régimen de operación estático (o corriente continua (cc), o corriente directa (cd)) y un régimen de operación dinámico (o corriente alterna (ca), o incremental). Esto conlleva a la definición de la resistencia cd y ca, las cuales son:

R_{cd} = resistencia total alrededor del lazo colector-emisor bajo condiciones de cd (los condensadores se consideran circuitos abiertos).

R_{ca} = resistencia total alrededor del lazo colector-emisor bajo condiciones de ca (las fuentes de cd se hacen cero y los condensadores se consideran cortocircuitos).

Para el circuito de Figura 2.2.5 del amplificador básico en configuración de emisor común, que también se puede dibujar como se muestra en la Figura 2.3.2, se tiene que la recta de carga estática viene dada por la ecuación 2.2.18 y coincide con la recta de carga dinámica, ya que las resistencias R_{cd} y R_{ca} son iguales. La corriente de colector puede variar desde cero hasta aproximadamente $V_{CC}/(R_C + R_E)$ (despreciando la tensión de saturación), una corriente en reposo que producirá la máxima excursión simétrica es:

$$I_{CQ} = \frac{1}{2} \frac{V_{CC}}{R_C + R_E} \quad (2.3.1)$$

este punto divide en dos partes iguales a las rectas de carga. En el ejemplo 2.3.1 se determina la máxima excursión simétrica para el amplificador básico de la configuración emisor común.

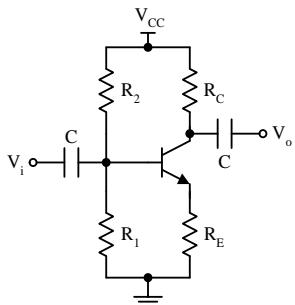


FIGURA 2.3.2. Circuito del amplificador básico en configuración de emisor común.

Ejemplo 2.3.1. En el circuito de la Figura 2.3.2, $V_{cc}=15V$, $R_C=1k\Omega$ y $R_E=500\Omega$. Determinar la máxima excursión simétrica de la corriente de colector y el punto de reposo.

Considerando $I_C \approx I_E$ la ecuación de la recta de carga de corriente continua es:

$$i_C = \frac{15V}{1K\Omega + 500\Omega} - \frac{v_{CE}}{1K\Omega + 500\Omega} \quad (2.3.2)$$

esta ecuación es igual a la de la recta de carga dinámica y se ha trazado tal como se indica en la Figura 2.3.3

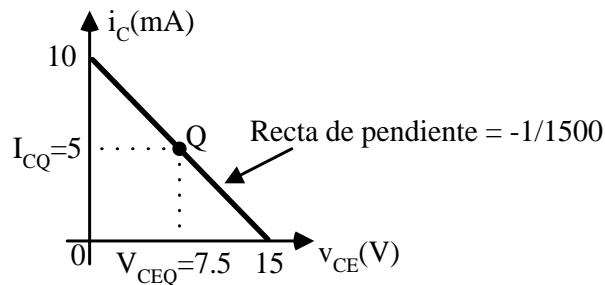


FIGURA 2.3.3. Representación de la recta de carga del ejemplo 2.3.1.

Para obtener la máxima excursión simétrica, hay que situar el valor de la corriente de reposo de colector en el centro de la recta de carga, entonces el punto de operación queda:

$$I_{CQ} = 5mA \quad y \quad V_{CEQ} = 7.5V$$

La corriente cresta a cresta de colector puede llegar a 10mA. Cuando la tensión colector-emisor sea cero (saturación), circulará la corriente máxima $\approx 10mA$.

Notar, que si se escoge el punto de operación en otro lugar que no sea el que divide a la recta en dos partes iguales, se tendrá una la máxima excursión no simétrica que será la mínima distancia entre el punto de operación y el punto de corte o saturación. Por ejemplo, si el punto Q se sitúa a 4mA, la máxima excursión

sería reducida a 4mA; si el punto Q se situara a 6mA, la máxima excursión sería de nuevo 4mA. ■

En el caso anterior la ecuación de la recta estática coincide con la ecuación de la recta dinámica, cuando esto no es así, tenemos el siguiente planteamiento general para la ecuación de ambas rectas:

La ecuación para la recta de carga estática es:

$$i_C = \frac{V_{CC}}{R_{cd}} - \frac{v_{CE}}{R_{cd}} \quad (2.3.3)$$

El punto Q, que se especifica para una señal incremental de valor cero, se ubica tanto en la recta de carga estática como en la recta de carga dinámica. La recta de carga dinámica pasa a través del punto Q y tiene una pendiente de $-1/R_{ca}$. Las rectas de carga se encuentran trazadas en la Figura 2.3.4 y la pendiente de la recta de carga dinámica es mayor que la recta de carga estática.

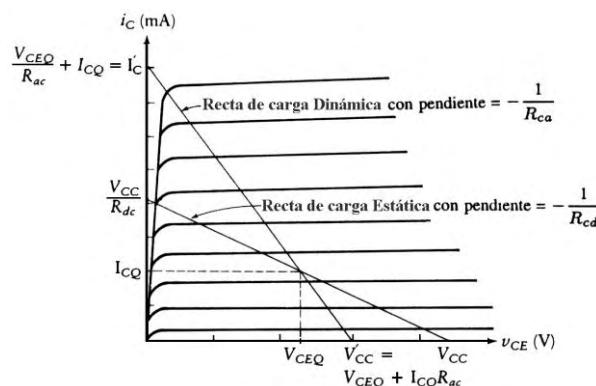


FIGURA 2.3.4. Representación de las rectas de carga en las curvas características.

Las intersecciones de la recta de carga dinámica con los ejes i_C y v_{CE} se pueden obtener de la ecuación de una recta dado un punto (x_1, y_1) y conocida su pendiente (m) como sigue:

$$(y - y_1) = m(x - x_1) \quad (2.3.4)$$

utilizando la ecuación anterior la ecuación de la recta de carga dinámica es:

$$(i_C - I_{CQ}) = \frac{-(v_{CE} - V_{CEQ})}{R_{ca}} \quad (2.3.5)$$

colocando la ecuación 2.3.5 de la forma $i_C = f(v_{CE})$ se tiene:

$$i_C = \left(\frac{V_{CEQ}}{R_{ca}} + I_{CQ} \right) - \frac{v_{CE}}{R_{ca}} \quad (2.3.6)$$

La intersección de la recta de carga dinámica con el eje i_C cuando $v_{CE} = 0$ es:

$$I_C = \frac{V_{CEQ}}{R_{ca}} + I_{CQ} \quad (2.3.7)$$

La intersección de la recta de carga dinámica con el eje v_{CE} cuando $i_C = 0$ es:

$$V_{CC} = V_{CEQ} + I_{CQ}R_{ca} \quad (2.3.8)$$

En muchas ocasiones se desea diseñar el amplificador para una máxima excursión en la tensión de salida, en este caso el punto Q se debe colocar en el centro de la recta de carga dinámica. En la Figura 2.3.5 se muestran las rectas de carga para máxima excursión en la tensión de salida.

La ecuación de la recta de carga estática está definida por la ecuación 2.3.3. La ecuación de la recta de carga dinámica está dada por la ecuación 2.3.5, la intersección de esta recta con la recta de carga estática es el punto Q y como i_C es máxima cuando $v_{CE} = 0$, la máxima corriente de colector I'_C , está dada por la ecuación 2.3.7. Sin embargo, I'_C es igual a $2I_{CQ}$ para máxima excursión simétrica de la corriente de colector. Sustituyendo esta restricción en la ecuación 2.3.7, se obtiene:

$$2I_{CQ} - I_{CQ} = \frac{V_{CEQ}}{R_{ca}} \quad (2.3.9)$$

o

$$I_{CQ} = \frac{V_{CEQ}}{R_{ca}} \quad (2.3.10)$$

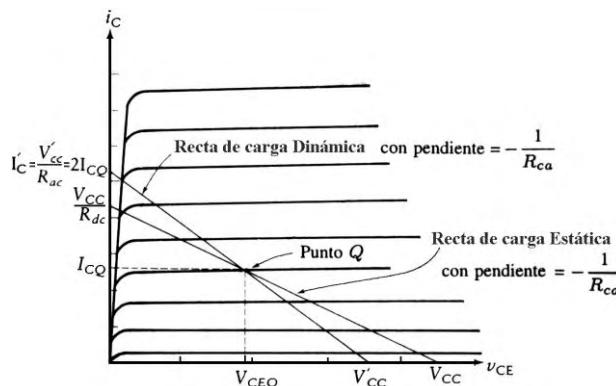


FIGURA 2.3.5. Máxima excursión simétrica de la tensión de salida.

En la ecuación 2.3.10 se tiene una ecuación con dos incógnitas (I_{CQ} , V_{CEQ}) para especificar la localización del punto Q para máxima excursión simétrica de la tensión de salida. La segunda ecuación se obtiene sustituyendo la ecuación 2.3.10 en la ecuación 2.3.3 de la recta de carga estática como sigue:

$$\frac{V_{CEQ}}{R_{ca}} = \frac{V_{CC}}{R_{cd}} - \frac{V_{CEQ}}{R_{cd}} \quad (2.3.11)$$

que se reduce a:

$$V_{CEQ} = \frac{V_{CC}}{1 + R_{cd}/R_{ca}} \quad (2.3.12)$$

o

$$V_{CEQ} = \frac{V_{CC}}{R_{ca} + R_{cd}} R_{ca} \quad (2.3.13)$$

ésta especifica v_{CE} en el punto Q. I_{CQ} se obtiene sustituyendo la ecuación anterior en 2.3.10:

$$I_{CQ} = \frac{V_{CC}}{R_{ca} + R_{cd}} \quad (2.3.14)$$

De la Figura 2.3.5 se determina que la pendiente de la recta de carga dinámica es $\frac{-2I_{CQ}}{V_{CC}}$ y además se conoce que la pendiente de la recta de carga dinámica es $\frac{-1}{R_{ca}}$, entonces igualando se tiene:

$$\frac{-2I_{CQ}}{V_{CC}} = \frac{-1}{R_{ca}} \quad (2.3.15)$$

luego

$$V'_{CC} = 2I_{CQ}R_{ca} = \frac{2V_{CC}}{1 + R_{cd}/R_{ca}} \quad (2.3.16)$$

o

$$V'_{CC} = 2V_{CEQ} \quad (2.3.17)$$

De la ecuación 2.3.17 se concluye que al querer la máxima excursión simétrica de la tensión de salida se debe dividir en dos el punto de corte de la recta de carga dinámica con el eje v_{CE} resultando el valor de la salida $V_{o(p-p)}$ (máxima salida simétrica pico a pico) igual a:

$$V_{o(p-p)} = 2i_{C(amplitud\ máxima)} * R_{THV} \text{ (en régimen incremental)} \quad (2.3.18)$$

En el caso de análisis de un circuito, determinar la máxima excursión simétrica posible en la tensión de salida requiere el uso de la recta de carga dinámica en la característica $i_C = f(v_{CE})$. Si el punto Q se encuentra en la mitad superior de la recta de carga dinámica, se resta I_{CQ} del máximo valor de i_C (el punto donde la recta de carga dinámica intercepta el eje i_C). Este da la máxima amplitud en la corriente de salida de ca del transistor. Si el punto Q se halla en la mitad inferior de la recta de carga dinámica, I_{CQ} es la máxima amplitud para la corriente de salida de ca del transistor.

En el diseño de un circuito para máxima excursión simétrica hay que tomar en cuenta las limitaciones en la intensidad de corriente que puede circular con seguridad, la tensión de colector y la potencia que se puede disipar en el transistor. Hay muchas condiciones bajo las cuales la máxima excursión simétrica no es necesaria ni deseable. Por ejemplo, si las excusiónes de la señal cubren sólo una pequeña porción de la recta de carga, se debe elegir el punto Q en base a otras condiciones. Un problema muy práctico consiste en minimizar la cantidad de corriente de la fuente de alimentación sin señal, o sea, en reposo. Para satisfacer este requisito debemos situar el punto Q tan cerca como sea posible del punto de corte.

Veamos ahora la aplicación de la máxima excursión simétrica para los circuitos más comunes de la configuración emisor común como son: El circuito amplificador con condensador de desacoplo, el circuito amplificador con condensador de desacoplo y de acoplamiento, y por último el circuito seguidor de emisor (configuración colector común).

2.3.1 Circuito Amplificador con Condensador de Desacoplo

El circuito amplificador con condensador de desacoplo se indica en la Figura 2.3.1.1.

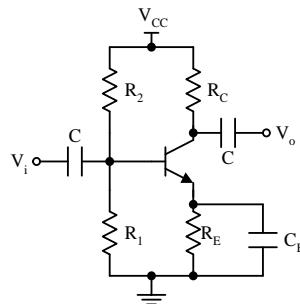


FIGURA 2.3.1.1. Amplificador de emisor común con condensador de desacoplo.

La resistencia de emisor R_E se requiere para obtener la corriente de reposo de emisor deseada. Sin embargo, la colocación de R_E produce una disminución de la amplificación a frecuencias distintas de cero. La resistencia R_E es un elemento que se necesita en su pleno valor para la polarización, pero que sería preferible tener en cortocircuito en corriente alterna. Esto puede conseguirse conectando un condensador en paralelo con R_E y así cambiar el valor de la amplificación. La capacitancia del condensador se considera infinita para evitar la influencia de la frecuencia, entonces, el emisor está al potencial de referencia para todas las señales de corriente alterna.

La resistencia R_{cd} del circuito colector-emisor es $R_C + R_E$ y la resistencia R_{ca} del circuito colector-emisor es R_C , debido a que el condensador cortocircuita R_E para todas las frecuencias. Ahora se tiene las pendientes de las diferentes rectas

de carga, donde la pendiente de la recta de carga dinámica es mayor que la recta de carga estática, ya que:

$$-\frac{1}{R_C} > -\frac{1}{R_C + R_E} \quad (2.3.1.1)$$

La ecuación de la recta de carga estática dada por 2.3.3 es:

$$i_C = \frac{V_{CC}}{R_C + R_E} - \frac{v_{CE}}{R_C + R_E} \quad (2.3.1.2)$$

La ecuación de la recta de carga dinámica dada por 2.3.6 es:

$$i_C = \left(\frac{V_{CEQ}}{R_C} + I_{CQ} \right) - \frac{v_{CE}}{R_C} \quad (2.3.1.3)$$

El valor máximo de i_C cuando $v_{CE} = 0$ es:

$$i_{Cmax} = \frac{V_{CEQ}}{R_C} + I_{CQ} \quad (2.3.1.4)$$

Para obtener la máxima excursión simétrica, el punto Q debe estar situado en el centro de la recta de carga dinámica de modo que:

$$i_{Cmax} = 2I_{CQ} \quad (2.3.1.5)$$

sustituyendo en 2.3.1.4:

$$2I_{CQ} = \frac{V_{CEQ}}{R_C} + I_{CQ} \quad (2.3.1.6)$$

y

$$I_{CQ} = \frac{V_{CEQ}}{R_C} \quad (2.3.1.7)$$

resultado que se puede evidenciar con la aplicación de la ecuación 2.3.10, la ecuación 2.3.1.7 también se puede escribir como: $I_{CQ}R_C = V_{CEQ}$ punto estático que se puede observar en la Figura 2.3.1.2, así como las representaciones de las rectas de carga.

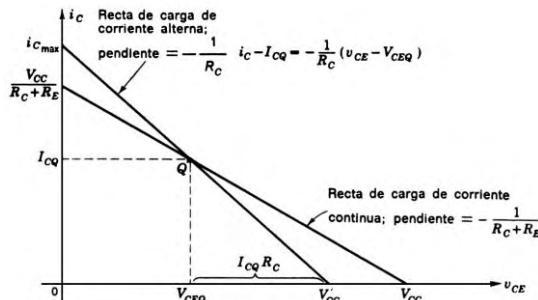


FIGURA 2.3.1.2. Rectas de carga del amplificador de emisor común con condensador de desacoplamiento.

Para obtener analíticamente el punto Q (V_{CEQ} , I_{CQ}) se utilizan las ecuaciones 2.3.12 y 2.3.14, deducidas en la sección 2.3, resultando:

$$V_{CEQ} = \frac{V_{CC}}{1 + R_{cd}/R_{ca}} = \frac{V_{CC}}{1 + (R_C + R_E)/R_C} = \frac{V_{CC}}{2 + R_E/R_C} \quad (2.3.1.8)$$

$$I_{CQ} = \frac{V_{CC}}{R_{ca} + R_{cd}} = \frac{V_{CC}}{R_C + R_E + R_C} = \frac{V_{CC}}{2R_C + R_E} \quad (2.3.1.9)$$

Una vez ubicado el punto de operación y las rectas de carga se pueden dibujar las formas de onda de la corriente y de la tensión. En la Figura 2.3.1.3 se muestra la representación de las formas de onda y se observa que al aumentar i_b , aumenta i_c y disminuye v_{ce} . Así i_b está en fase con i_c y v_{ce} está desfasada 180° con respecto a i_b y a i_c .

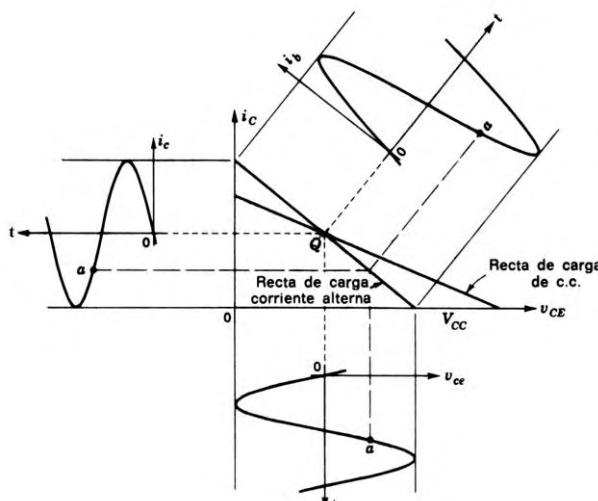


FIGURA 2.3.1.3. Formas de onda en el amplificador de emisor común con condensador de desacoplamiento cuando está ajustado para la máxima excursión simétrica.

Ejemplo 2.3.1.1 En la Figura 2.3.1.1, $V_{CC} = 15V$, $R_C = 1k\Omega$ y $R_E = 500\Omega$. Hallar el punto Q para obtener la máxima excusión simétrica de la corriente de colector. En la Figura 2.3.1.4 se han trazado las rectas de carga estática y dinámica. Con $R_{ca} = 1k\Omega$ y $R_{dc} = 1.5k\Omega$ el punto estático utilizando las ecuaciones 2.3.14 y 2.3.12 respectivamente es:

$$I_{CQ} = \frac{15}{2.5k\Omega} = 6mA \quad y \quad V_{CEQ} = \frac{15}{1+1.5/1} = 6V$$

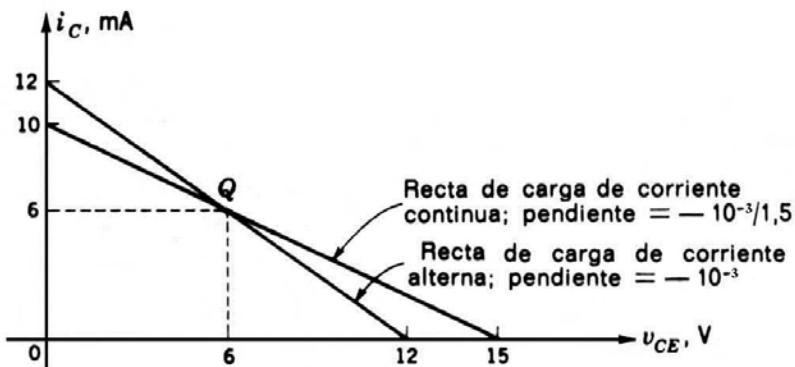


FIGURA 2.3.1.4. Rectas de carga para el ejemplo 2.3.1.1
La máxima excursión de la corriente de cresta de colector es 6mA. ■

2.3.2 Circuito Amplificador con Condensador de Desacoplo y de Acoplamiento

Frecuentemente la resistencia de carga debe acoplarse para corriente alterna al transistor de modo que no circule corriente continua a través de la carga. Generalmente esto se consigue intercalando un condensador de acoplamiento (C_C) entre el colector y la carga, como se indica en la Figura 2.3.2.1. Este condensador (C_C) sirve para bloquear la corriente continua mientras permite el paso de las diferentes frecuencias de la señal, su valor se considera infinito para el estudio de la máxima excursión simétrica.

La resistencia que determina la pendiente de la recta de carga estática (R_{cd}) es $R_C + R_E$ y la ecuación de la recta es:

$$i_C = \frac{V_{CC}}{R_C + R_E} - \frac{v_{CE}}{R_C + R_E} \quad (2.3.2.1)$$

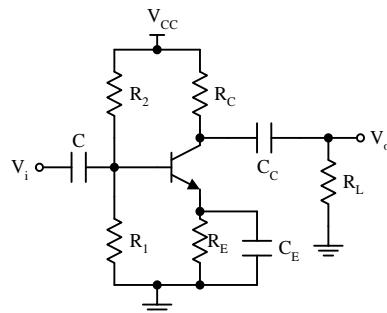


FIGURA 2.3.2.1. Circuito amplificador con condensador de desacoplo y de acoplamiento.

La resistencia que determina la pendiente de la recta de carga dinámica (R_{ca}) es la resistencia vista desde el terminal del colector para las frecuencias de la señal, la cual es R_C en paralelo con R_L , $R_{ca} = R_C \parallel R_L$. La ecuación de la recta dinámica es:

$$i_C = \left(\frac{V_{CEQ}}{R_C \parallel R_L} + I_{CQ} \right) - \frac{v_{CE}}{R_C \parallel R_L} \quad (2.3.2.2)$$

Al igual que en la sección 2.3.1 la pendiente de la recta de carga dinámica es mayor que la recta de carga estática:

$$-\frac{1}{R_C \parallel R_L} > -\frac{1}{R_C + R_E} \quad (2.3.2.3)$$

Además, puede utilizarse el mismo procedimiento para determinar el punto de reposo que da una máxima excursión simétrica, el cual es:

$$V_{CEQ} = \frac{V_{CC}}{1 + R_{cd}/R_{ca}} = \frac{V_{CC}}{1 + (R_C + R_E)/R_C \parallel R_L} = \frac{V_{CC}}{1 + \frac{R_C + R_E}{\frac{R_C R_L}{R_C + R_L}}} = \frac{V_{CC}}{1 + \frac{(R_C + R_E)(R_C + R_L)}{R_C R_L}} \quad (2.3.2.4)$$

$$I_{CQ} = \frac{V_{CC}}{R_{ca} + R_{cd}} = \frac{V_{CC}}{R_C + R_E + \frac{R_C R_L}{R_C + R_L}} = \frac{V_{CC}}{R_C R_L + (R_C + R_E)(R_C + R_L)} \quad (2.3.2.5)$$

Ejemplo 2.3.2.1 El circuito del amplificador de la Figura 2.3.2.1, $V_{CC} = 15V$, $R_C = 1k\Omega$, $R_E = 500\Omega$ y $R_L = 1k\Omega$. Hallar el punto de reposo para obtener la máxima excursión simétrica de la corriente de colector.

En la Figura 2.3.2.2 se han trazado las rectas de carga estática y dinámica.

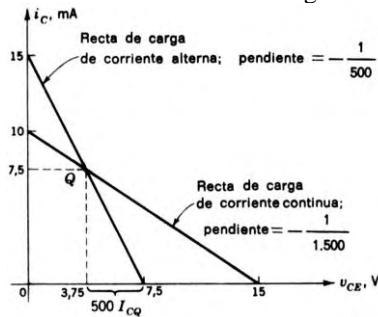


FIGURA 2.3.2.2. Rectas de carga para el ejemplo 2.3.2.1

El punto estático se obtiene con $R_{ca} = 500\Omega$ y $R_{dc} = 1.5k\Omega$ de la siguiente forma:

$$I_{CQ} = \frac{V_{CC}}{R_{ca} + R_{cd}} = \frac{15}{0.5 + 1.5} = 7.5\text{mA}$$

y

$$V_{CEQ} = I_{CQ}R_{ca} = (7.5)(0.5) = 3.75\text{V}$$

La máxima excursión de corriente senoidal de cresta es 7.5mA. ■

Ejemplo 2.3.2.2 Determine el punto Q y la máxima excursión en la tensión de salida para el circuito de la Figura 2.3.2.1, $V_{CC} = 5\text{V}$, $R_C = R_L = 1\text{k}\Omega$, $R_E = 100\Omega$, $\beta = 140$, $R_1 = 1.5\text{k}\Omega$, $R_2 = 6\text{k}\Omega$, $V_{BE} = 0.7\text{V}$ y $\beta = 140$.

El equivalente Thévenin del circuito es:

$$V_{THV} = \frac{R_1}{R_1 + R_2} V_{CC} = \frac{1500 * 5}{1500 + 6000} = 1\text{V}$$

y

$$R_{THV} = \frac{R_1 R_2}{R_1 + R_2} = 1200\Omega$$

Tomando en cuenta $I_C \approx I_E$, se obtiene el punto Q como sigue:

$$i_C = \beta i_B$$

$$I_{CQ} = \frac{V_{THV} - V_{BE}}{R_{THV} + \beta R_E} \beta = \frac{V_{THV} - V_{BE}}{R_{THV}/\beta + R_E} = \frac{1 - 0.7}{1200/140 + 100} = 2.76\text{mA}$$

Se encuentra $R_{ca} = R_C || R_L = 500\Omega$ y $R_{cd} = R_C + R_E = 1.1\text{k}\Omega$

$$V_{CEQ} = V_{CC} - I_{CQ}R_{cd} = 5 - (2.76 \times 10^{-3})(1.1 \times 10^3) = 1.96\text{V}$$

Entonces

$$V'_{CC} = V_{CEQ} + I_{CQ}R_{ca} = 1.96 + (2.76 \times 10^{-3})(500) = 3.34\text{V}$$

$$I'_C = \frac{V_{CEQ}}{R_{ca}} + I_{CQ} = \frac{1.96}{500} + 2.76 \times 10^{-3} = 6.68\text{mA}$$

Como el punto Q se halla en la mitad inferior de la recta de carga dinámica, la máxima excursión en la tensión de salida es:

$$2I_{CQ}(R_C || R_L) = 2(2.76 \times 10^{-3})(500) = 2.76\text{V}$$

En este ejemplo, el punto Q no se encuentra en la mitad de la recta de carga dinámica, de manera que la máxima excursión en la salida no es la simétrica. ■

2.3.3 Circuito Amplificador Seguidor de Emisor

El circuito de la Figura 2.3.3.1 representa el amplificador seguidor de emisor con una configuración colector común. El término seguidor se refiere al hecho de que la tensión de salida sigue muy de cerca a la tensión de la señal de entrada. La aplicación de este circuito es para obtener una ganancia de corriente y de potencia.

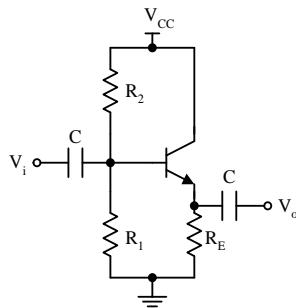


FIGURA 2.3.3.1. Circuito amplificador seguidor de emisor.

La recta de carga estática y dinámica tienen la misma pendiente e igual a $-1/R_E$; en la gráfica de la Figura 2.3.3.2 se encuentran dibujadas las rectas de carga. Para máxima excursión simétrica el punto Q se coloca en el centro de la recta de carga con: $I_{CQ} = V_{CC}/(2R_E)$ y $V_{CEQ} = V_{CC}/2$.

Habitualmente, la resistencia del emisor está acoplada a una carga para corriente alterna como se muestra en la Figura 2.3.3.3. Este circuito se estudia de la misma forma que el circuito emisor común. Las únicas diferencias son los valores de R_{cd} y R_{ca} que son: $R_{cd} = R_E$ y $R_{ca} = R_E \parallel R_L$.

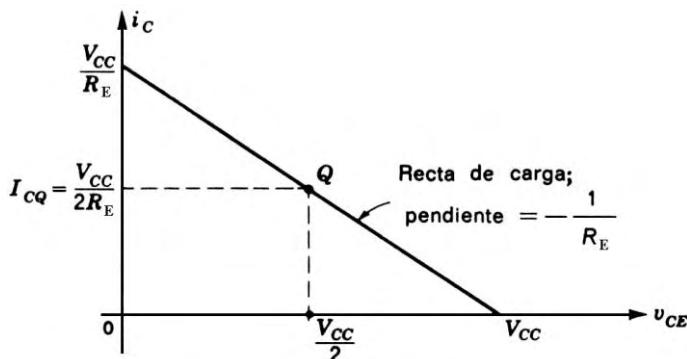


FIGURA 2.3.3.2. Recta de carga para el seguidor de emisor de la Figura 2.3.3.1.

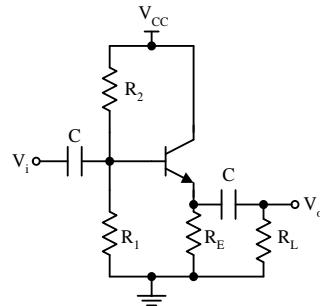


FIGURA 2.3.3.3. Circuito amplificador seguidor de emisor con carga acoplada.

Las correspondientes rectas de carga se han trazado en la Figura 2.3.3.4 y el punto Q para máxima excursión simétrica se localiza en:

$$I_{CQ} = \frac{V_{CC}}{R_{ca} + R_{cd}} = \frac{V_{CC}}{(R_E || R_L) + R_E}$$

y

$$V_{CEQ} = I_{CQ} R_{ca} = I_{CQ} (R_E || R_L)$$

La tensión colector emisor también se puede determinar aplicando la ecuación 2.3.12.

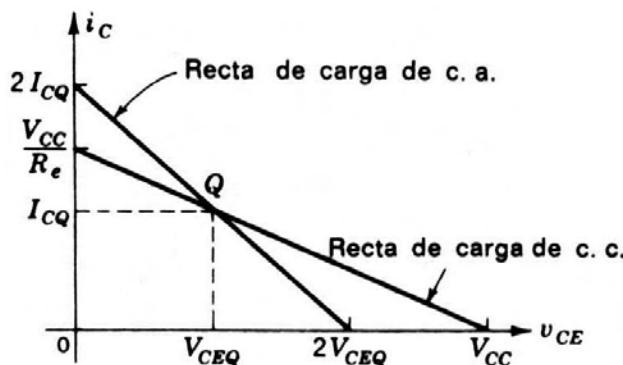


FIGURA 2.3.3.4. Recta de carga para el seguidor de emisor de la Figura 2.3.3.3.

Ejemplo 2.3.3.1 Para el circuito de la Figura 2.3.3.3 encontrar la máxima excursión simétrica en la tensión de salida, $V_{CC} = 12V$, $R_E = 600\Omega$, $R_L = 600\Omega$.

$$R_{cd} = R_E = 600\Omega$$

$$R_{ca} = R_E || R_L = 300\Omega$$

$$I_{CQ} = \frac{V_{CC}}{R_{ca} + R_{cd}} = \frac{12}{600 + 300} = 13.3mA$$

Entonces

$$V_{CEQ} = I_{CQ}R_{ca} = (13.3 \times 10^{-3})(300) = 4V$$

La máxima excursión de salida es:

$$2I_C(R_E || R_L) = 2(0.0133)(300) = 7.98V$$

Las rectas de carga y el punto Q se indican en la Figura 2.3.3.5.

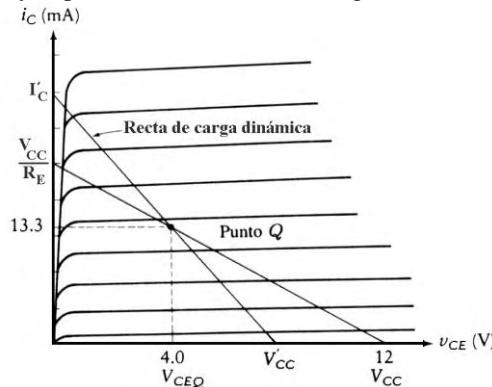


FIGURA 2.3.3.5. Rectas de carga y punto Q para el ejemplo 2.3.3.1. ■

Ejemplo 2.3.3.2 Hallar el punto Q y la máxima excursión en la tensión de salida para el circuito de la Figura 2.3.3.3, $V_{CC} = 12V$, $R_1 = 10k\Omega$, $R_2 = 20k\Omega$, $R_E = 600\Omega$, $R_L = 600\Omega$, $V_{BE} = 0.7V$ y $\beta=100$.

$$V_{THV} = \frac{R_1}{R_1 + R_2} V_{CC} = \frac{10 \times 10^3 * 12}{30 \times 10^3} = 4V$$

y

$$R_{THV} = \frac{R_1 R_2}{R_1 + R_2} = 6.67k\Omega$$

Tomando en cuenta $I_C \approx I_E$, se obtiene el punto Q como sigue:

$$i_C = \beta i_B$$

$$I_{CQ} = \frac{V_{THV} - V_{BE}}{R_{THV} / \beta + R_E} = \frac{4 - 0.7}{6670/100 + 600} = 4.9mA$$

$$V_{CEQ} = V_{CC} - I_{CQ}R_E = 12 - (4.95 \times 10^{-3})(600) = 9.03V$$

La máxima excursión simétrica en la tensión de salida es:

$$2I_{CQ}(R_E || R_L) = 2(4.95 \times 10^{-3})(300) = 2.98V$$

Esto es menor que la máxima excursión de salida posible, en la Figura 2.3.3.6 se muestra las rectas de carga. Para definir todos los puntos de la gráfica calculemos V'_CC e I'_C :

$$V'_CC = V_{CEQ} + I_{CQ}(R_E || R_L) = 9.03 + (4.95 \times 10^{-3})(300) = 10.52V$$

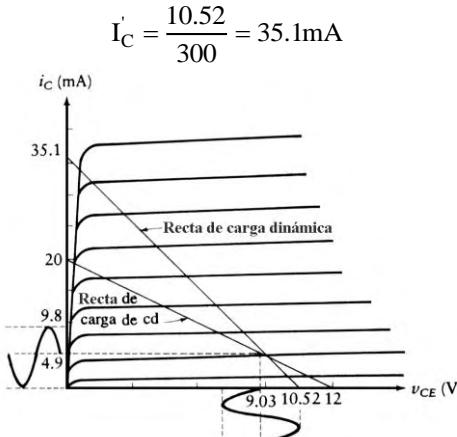


FIGURA 2.3.3.6. Rectas de carga y punto Q para el ejemplo 2.3.3.2. ■

2.4 Ubicación Arbitraria del Punto Q

Una de las primeras decisiones implicadas en el cálculo de un amplificador es la elección del punto Q. Como hemos visto, se puede situar el punto Q con la restricción de la máxima excursión simétrica, pero, también se puede ubicar arbitrariamente (bajo otras condiciones de diseño) sobre la recta de carga estática eligiendo adecuadamente las resistencias del circuito de polarización. El circuito de polarización debe diseñarse para suministrar la corriente necesaria para ubicar el punto Q en la región de operación de la característica del transistor. La polarización debe confinar el punto de operación de un dispositivo a una región donde su comportamiento sea lineal (o por lo menos aproximadamente lineal) y al mismo tiempo evitar las grandes faltas de linealidad de la característica v-i del dispositivo. Algo muy importante que hay que tomar en cuenta cuando se realiza el diseño del punto Q, es que el transistor no puede trabajar en cualquier punto de la región activa, ya que existen límites que no se deben sobrepasar. Estos valores límites (especificados en las hojas técnicas de datos que suministra el fabricante) son: la potencia máxima que puede disipar el dispositivo, la tensión máxima de colector-emisor y la corriente máxima de colector, entre las más importantes. En la Figura 2.4.1 se han representado estos tres valores límites sobre las características de un transistor, se observa que mediante una línea horizontal se indica la corriente máxima, una línea vertical la tensión máxima y una curva hiperbólica que representa la potencia máxima del dispositivo.

Otros factores muy importantes a considerar en la polarización son: primero, los cambios del punto de operación debidos a efectos de temperatura, ya que los parámetros del transistor (β , I_{CO} , V_{BE} , etc) dependen de la temperatura, y segundo, las grandes variaciones de β que se encuentran entre transistores del mismo tipo. A causa de esto se tiene que diseñar los circuitos de polarización de

manera que estas propiedades indeseables del transistor no causen un mal funcionamiento del circuito o una avería; por lo tanto, es necesario que el circuito de polarización brinde un grado de estabilidad de manera que las variaciones de los parámetros en el dispositivo produzcan un cambio mínimo en su punto de operación. Para la estabilidad del punto de operación se establecen criterios de polarización e incluso se pueden considerar técnicas de compensación para estabilizar el punto de reposo.

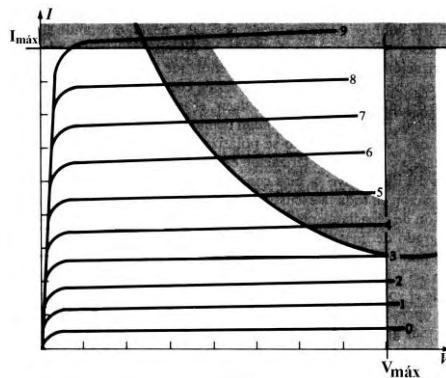


FIGURA 2.4.1. Límites máximos de un dispositivo representados sobre la curva característica.

Una vez ubicado el punto Q hay un aspecto fundamental que es su análisis, el cual consiste obtener las tensiones y corrientes cuando los valores de los componentes son conocidos. Normalmente el objetivo del análisis del circuito incluye la obtención de las coordenadas del punto Q (V_{CE} , I_C) para cada transistor. Cuando las curvas características del transistor están disponibles y el circuito es simple, podemos usar el análisis gráfico estudiado en la sección 2.2. En la misma sección se presentó el estudio del punto Q a partir de las ecuaciones circuitales de un amplificador básico en configuración de emisor común para determinar analíticamente la corriente de base y utilizar solamente la característica i_C-V_{CE} para el análisis gráfico. Ahora analizaremos los circuitos de los transistores a partir de los modelos circuitales equivalentes del transistor en corriente continua (cc o modelos estáticos o de gran señal) para cada región de trabajo del transistor BJT.

Antes de comenzar con el análisis del punto Q, recordemos que el transistor en la región activa se comporta como una fuente de corriente controlada por corriente, la unión base-emisor debe estar polarizada directamente y la unión base-colector debe estar polarizada inversamente. El modelo en corriente continua en la región activa se muestra en la Figura 2.4.2; se aprecia que la fuente del circuito base-emisor es V_{BE} con un valor aproximadamente entre 0.6 y 0.7V, la fuente de corriente controlada βI_B relaciona I_C con I_B en la región activa, la resistencia R_o señalada con trazos en el dibujo es consecuencia del efecto Early.

Normalmente R_o es suficientemente grande frente a las resistencias exteriores colocadas en el circuito, que en muchos cálculos se puede despreciar y las corrientes de saturación inversas son sumamente pequeñas generalmente también se desprecian.

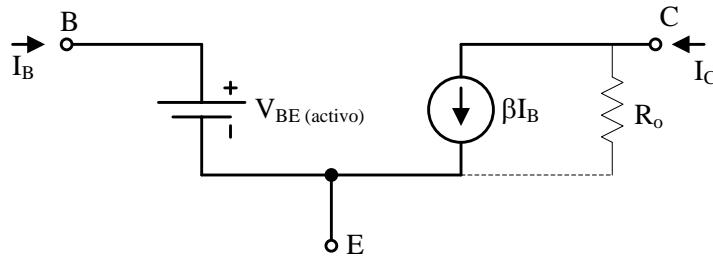


FIGURA 2.4.2. Modelo del transistor BJT en la región activa.

En la Figura 2.4.3 se muestra el modelo en corriente continua en la región de corte; en este modelo todas las corrientes del transistor son cero y la representación circuital son circuitos abiertos entre cada par de terminales del transistor, en el estado de corte la unión base-emisor y base-colector están polarizadas inversamente.

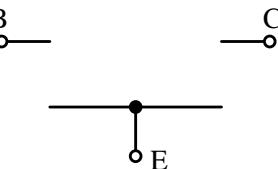


FIGURA 2.4.3. Modelo del transistor BJT en la región de corte.

En saturación, el circuito equivalente es el de la Figura 2.4.4, las fuentes representan los valores de saturación en los terminales $V_{BE(\text{sat})}$ y $V_{CE(\text{sat})}$ respectivamente, en saturación la unión base-emisor y la unión base-colector están con polarización directa.

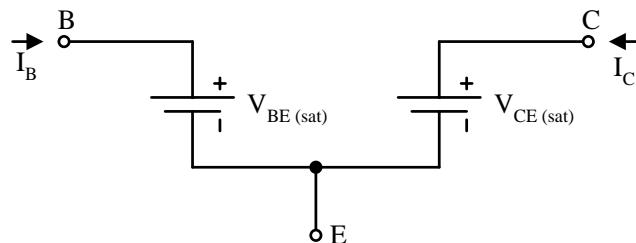


FIGURA 2.4.4. Modelo del transistor BJT en la región de saturación.

El empleo de estos modelos en el análisis de circuitos con transistores BJT requiere que conozcamos la región de funcionamiento. El método requiere que se dé por supuesta una determinada región de funcionamiento y comprobar mediante análisis tal suposición. En algunas ocasiones la observación de la configuración del circuito y la experiencia ayudan a conjeturar correctamente; pero, no debemos preocuparnos de si los estados del transistor son o no correctos, ya que se pueden seguir los siguientes pasos para analizar los circuitos con transistores:

- 1) Hacer una suposición acerca del estado del transistor.
- 2) En el diagrama del circuito, sustituir el transistor por el modelo para su supuesto estado.
- 3) Analizar el circuito resultante para obtener las variables de prueba asociadas con cada modelo.
- 4) Examinar las variables de prueba, buscando contradicciones al estado supuesto.
- 5) Si hay una contradicción, hacer una nueva suposición basada en la información calculada y volver al paso 2.
- 6) Cuando no haya contradicciones, las tensiones y corrientes calculadas a partir del circuito equivalente se aproximan a las del circuito real.

Analicemos un transistor BJT *npn*, según cada estado de funcionamiento:

- a) Zona activa. Se sustituye el transistor por su modelo y se halla la dirección de su corriente de base. La corriente de base debe ser positiva para evitar el corte; para evitar la saturación, V_{CE} debe ser más positiva que $V_{CE(\text{sat})}$, en resumen se tiene:

Se supone funcionamiento activo.

- i) Se sustituye el transistor por el modelo activo.
- ii) Si $i_B \leq 0$, entonces se supone corte.
- iii) Si $V_{CE} \leq 0.2V$, entonces se supone saturación.

- b) Zona de corte. El modelo de corte fuerza a todas las corrientes del transistor a ser cero, se debe comprobar la tensión de circuito abierto, en este caso V_{BE} , para buscar una contradicción, en resumen se tiene:

Se supone corte.

- i) Se sustituye el transistor por el modelo de corte.
- ii) Si $V_{BE} \geq 0.5V$, entonces se supone funcionamiento activo o saturación.

- c) Zona de saturación. Para estar saturado el transistor primero debe estar conduciendo, esto es, su corriente de base debe ser no negativa. Si el transistor está conduciendo también debe verificar que la corriente de base es bastante grande para la saturación. Como las fuentes de tensión en el modelo fuerzan a la base a ser positiva respecto al emisor y colector, se debe comprobar las corrientes para asegurar la validez del modelo, en resumen se tiene:

Se supone saturación.

- i) Se sustituye el transistor por el modelo de saturación.
- ii) Si $i_B < 0$, entonces se supone corte.

iii) Si $i_C > \beta i_B$, entonces se supone funcionamiento activo.

Cuando el transistor es un BJT *pnp* se aplican los modelos, las variables y las pruebas de forma similar, pero, ahora se invierten las corrientes y las polaridades de las tensiones.

2.4.1 Análisis del Punto Q

En la sección 2.2 se analizó el punto Q de un amplificador básico en emisor común (Figura 2.2.5), a través del circuito de polarización se obtuvo un circuito equivalente Thévenin (Figura 2.2.6) para su estudio y de esta manera obtener la corriente de base, con las ecuaciones 2.2.3 y 2.2.4 se determina V_{THV} y R_{THV} respectivamente, del circuito emisor-base del amplificador simplificado se obtiene la ecuación:

$$V_{THV} = I_B R_{THV} + V_{BE} + I_E R_E \quad (2.4.1.1)$$

como:

$$I_C = \beta I_B \quad (2.4.1.2)$$

y

$$I_E = I_B + I_C \quad (2.4.1.3)$$

sustituyendo la ecuación 2.4.1.2 en la ecuación 2.4.1.3, la corriente de emisor en función de la corriente de base queda:

$$I_E = I_B + \beta I_B = (\beta + 1) I_B \quad (2.4.1.4)$$

sustituyendo la ecuación anterior en 2.4.1.1 y despejando la corriente de base se tiene:

$$I_B = \frac{V_{THV} - V_{BE}}{R_{THV} + (\beta + 1) R_E} \quad (2.4.1.5)$$

Sí el β es muy grande, es decir $\beta \gg 1$, se tiene que $I_C \approx I_E$ y la ecuación anterior se puede escribir como:

$$I_B = \frac{V_{THV} - V_{BE}}{R_{THV} + \beta R_E} \quad (2.4.1.6)$$

la corriente de colector es:

$$I_C = \frac{V_{THV} - V_{BE}}{R_{THV} + \beta R_E} \beta \quad (2.4.1.7)$$

luego la tensión colector emisor se obtiene haciendo un recorrido de tensiones del circuito de colector, resultando:

$$V_{CE} = V_{CC} + I_C R_C + I_E R_E \quad (2.4.1.8)$$

y la tensión colector emisor queda:

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E \quad (2.4.1.9)$$

si $I_C \approx I_E$, entonces V_{CE} es:

$$V_{CE} = V_{CC} - I_C R_C - I_C R_E \quad (2.4.1.10)$$

De manera análoga se aplica esta misma metodología para el resto de las configuraciones, lo importante es identificar el circuito de polarización para plantear las ecuaciones circuitales. Veamos unos ejemplos sencillos para ilustrar el cálculo del punto Q para cada configuración.

Ejemplo 2.4.1.1 Obtener el punto Q del transistor de la Figura 2.4.1.1 (configuración emisor común). $V_{CC} = 15V$, $R_1 = 68k\Omega$, $R_2 = 47k\Omega$, $R_E = 68k\Omega$, $R_C = 39k\Omega$, $V_{BE} = 0.7V$ y $\beta=100$.

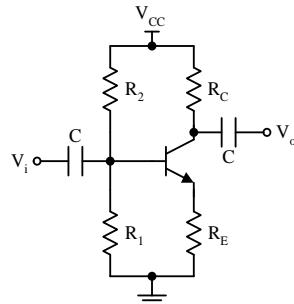


FIGURA 2.4.1.1. Circuito del ejemplo 2.4.1.1

Realizando el equivalente Thévenin del circuito de base se tiene:

$$V_{THV} = \frac{R_1}{R_1 + R_2} V_{CC} = \frac{68 \times 10^3 * 15}{115 \times 10^3} = 8.87V$$

$$R_{THV} = \frac{R_1 R_2}{R_1 + R_2} = 27.8k\Omega$$

Calculemos el punto de operación con $I_C \neq I_E$ y con la aproximación de $I_C \approx I_E$.

Para el punto Q del primer caso se utiliza la ecuación 2.4.1.5 multiplicada por β , entonces:

$$I_{CQ} = \frac{V_{THV} - V_{BE}}{R_{THV} + (\beta + 1)R_E} \beta = \frac{8.87 - 0.7}{27.8k + 101 * 68k} 100 = 118.5\mu A$$

La tensión colector emisor es:

$$V_{CEQ} = V_{CC} - I_C R_C - I_E R_E$$

se debe calcular I_E :

$$I_E = I_B + I_C = \frac{I_C}{\beta} + I_C = \frac{\beta + 1}{\beta} I_C = \frac{101}{100} 118.5\mu A = 119.7\mu A$$

$$V_{CEQ} = V_{CC} - I_C R_C - I_E R_E = 15 - 118.5\mu A 39k - 119.7\mu A 68k = 2.24V$$

El punto Q para el segundo caso se utiliza la ecuación 2.4.1.7:

$$I_{CQ} = \frac{V_{THV} - V_{BE}}{R_{THV} + \beta R_E} \beta = \frac{8.87 - 0.7}{27.8k + 100 * 68k} 100 = 119.7\mu A$$

La tensión colector emisor se calcula con la ecuación 2.4.1.10:

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E = 15 - 119.7 \times 39k - 119.7 \times 68k = 2.197V$$

Existe una pequeña diferencia con el cálculo exacto y el aproximado en el orden de las décimas, en el caso de la corriente de colector se tiene un error del 1.013% y en la tensión de colector-emisor un error de 1.9%, errores que se pueden considerar aceptable. El punto de operación se ubica dentro de la zona activa, aunque muy cerca de la zona de saturación. ■

Ejemplo 2.4.1.2 Obtener el punto Q del transistor de la Figura 2.4.1.2 (configuración colector común). $V_{CC} = 15V$, $R_1 = R_2 = 100k\Omega$, $R_L = 47k\Omega$, $R_E = 2k\Omega$, $V_{BE} = 0.7V$ y $\beta=100$.

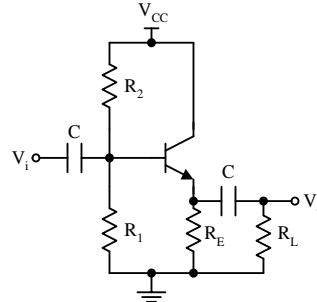


FIGURA 2.4.1.2. Circuito del ejemplo 2.4.1.2

$$V_{THV} = \frac{R_1}{R_1 + R_2} V_{CC} = \frac{100 \times 10^3 * 15}{200 \times 10^3} = 7.5V$$

y

$$R_{THV} = \frac{R_1 R_2}{R_1 + R_2} = 50k\Omega$$

La corriente de colector es:

$$I_{CQ} = \frac{V_{THV} - V_{BE}}{R_{THV} + (\beta + 1)R_E} \beta = \frac{7.5 - 0.7}{50k + 101 * 2k} 100 = 2.698mA$$

$$I_E = I_B + I_C = \frac{I_C}{\beta} + I_C = \frac{\beta + 1}{\beta} I_C = \frac{101}{100} 2.698mA = 2.725mA$$

La tensión colector-emisor es:

$$V_{CEQ} = V_{CC} - I_E R_E = 15 - 2.725 \times 2k = 9.55V$$

Punto de operación en la zona activa. ■

Ejemplo 2.4.1.3 Obtener el punto Q del transistor de la Figura 2.4.1.3 (configuración base común). $-V_{CC} = -10V$, $R_B = 270k\Omega$, $R_C = R_E = 1k\Omega$, $V_{BE} = 0.7V$ y $\beta=100$.

Realizando un recorrido de tensiones en el lazo emisor-base se tiene:

$$I_B R_B + V_{BE} + I_E R_E = V_{CC}$$

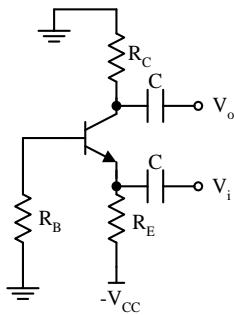


FIGURA 2.4.1.3. Circuito del ejemplo 2.4.1.3

como $I_E = (\beta + 1)I_B$, despejando I_B y aplicando los valores numéricos:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E} = \frac{10 - 0.7}{270k + 101 * 1k} = 25.1\mu A$$

La corriente de colector es:

$$I_{CQ} = \beta I_B = 100 * 25.1\mu A = 2.51mA$$

La corriente emisor es:

$$I_E = \frac{\beta + 1}{\beta} I_C = \frac{101}{100} 2.51mA = 2.535mA$$

La tensión colector-emisor es:

$$V_{CEQ} = V_{CC} - I_C R_C - I_E R_E = 10 - 2.51mA * 1k - 2.535mA * 1k = 4.955V$$

Punto de operación en la zona activa. ■

Se aprecia en los análisis realizados que se debe tener información del beta (β) y la tensión base-emisor V_{BE} , datos que están suministrados en las hojas de especificaciones del fabricante. Pero en el caso de no tener información del transistor se puede realizar un análisis aproximado considerando el beta infinito y la tensión base-emisor constante, lo cual supone lo siguiente:

- 1) $V_{BE} = 0.7V$ para transistores *npn* y $-0.7V$ para *pnp*, aunque la tensión base emisor se encuentre entre 0.6 y 0.7V.
- 2) $I_B = \text{despreciable}$.
- 3) $I_C = I_E$.

En el ejemplo siguiente se muestra la aplicación de esta técnica.

Ejemplo 2.4.1.4 Obtener el punto Q del transistor de la Figura 2.4.1.4, $V_{CC} = 24V$, $R_1 = 27k\Omega$, $R_2 = 18k\Omega$, $R_C = 5.6k\Omega$ y $R_E = 13.7k\Omega$.

Como la corriente de base es despreciable las resistencias R_1 y R_2 forman un divisor de tensión. El resultado es una tensión de base de:

$$V_B = \frac{R_1}{R_1 + R_2} V_{CC} = \frac{27 \times 10^3 * 24}{45 \times 10^3} = 14.4 \text{ V}$$

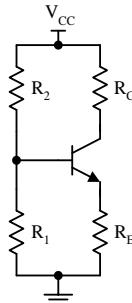


FIGURA 2.4.1.4. Circuito del ejemplo 2.4.1.4

el emisor está 0.7V por debajo de la base, por lo tanto $V_E = 14.4 - 0.7 = 13.7\text{V}$, la corriente de emisor es:

$$I_E = \frac{V_E}{R_E} = \frac{13.7}{13.7\text{k}} = 1\text{mA}$$

como $I_C = I_E$, entonces $I_C = 1\text{mA}$, la tensión colector-emisor es:

$$V_{CEQ} = V_{CC} - I_C(R_C + R_E) = 24 - 1\text{m}(5.6\text{k} + 13.7\text{k}) = 4.7\text{V}$$

De esta manera se obtiene una estimación del punto de operación. ■

Hay que tener precaución acerca del análisis con beta infinito, ya que supone tácitamente que el circuito fue diseñado para ser relativamente independiente de β . Si el circuito no cumple con esta condición los resultados pueden ser bastante inexactos. La caída de tensión base-emisor de 0.7V supuesta, a veces conduce a errores en el análisis con beta infinito así como en el análisis con circuitos equivalentes. Además, los parámetros β y V_{BE} cambian con el punto estático de operación, es decir, dependen de la corriente de colector. Por estas razones, existe un análisis que utiliza ciertas curvas suministradas por el fabricante para obtener el punto Q y a través de un método iterativo se llega a la solución. El método de beta infinito es conveniente utilizarlo para circuitos demasiado complejos o grandes circuitos integrados.

2.4.1.1 Método Iterativo para el Análisis del Punto Q

Este método consiste en realizar el estudio del punto de operación con las hojas de especificaciones dada por el fabricante del dispositivo. En la información suministrada por el fabricante existen curvas que describen el comportamiento de los parámetros del transistor, en nuestro caso los parámetros a estudiar para el análisis de punto Q es el beta (β) y la tensión base-emisor (V_{BE}). Una vez identificadas las curvas a utilizar y con las ecuaciones circuitales de la topología a

estudiar, se emplea un método iterativo hasta que los valores encontrados converjan a una solución correcta.

En las Figuras 2.4.1.1.1 y 2.4.1.1.2 se observan las curvas dada por un fabricante para ser empleadas en este método. En la Figura 2.4.1.1.1 se tiene una curva de la corriente de colector en función de la tensión base-emisor $I_C = f(V_{BE})$ y en la Figura 2.4.1.1.2 se tiene una curva del parámetro h_{FE} (que corresponde al β) en función de la corriente de colector $h_{FE} = f(I_C)$. Es evidente de las curvas que la variable común a ambas, es la corriente de colector (I_C), por lo tanto, ésta será la variable a utilizar para realizar la iteración. Como se aplicará un método de iteración se debe tener un valor de arranque, en otras palabras una semilla, éste valor se tomará como la mitad de la corriente máxima que permite el circuito de colector, es decir:

$$I_{CQ_1} = \frac{I_{C\max}}{2} \quad (2.4.1.1.1)$$

luego del circuito se tendrá que plantear una ecuación de $I_C = f(\beta, V_{BE})$ para efectuar el procedimiento de análisis del punto Q. En el ejemplo 2.4.1.1.1 se ilustra ese método.

Ejemplo 2.4.1.1.1 En el circuito de la Figura 2.4.1.1.3 determinar el punto Q, $V_{CC} = 12V$, $R_1 = 10k\Omega$, $R_2 = 56k\Omega$, $R_C = 820\Omega$ y $R_E = 180\Omega$.

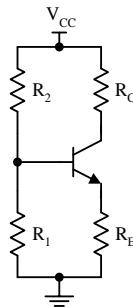


FIGURA 2.4.1.1.3. Circuito del ejemplo 2.4.1.1.1.

El valor máximo de la corriente de colector es:

$$I_{C\max} = \frac{V_{CC}}{R_C + R_E} = \frac{12}{820 + 180} = \frac{12}{1k} = 12mA$$

El valor de arranque es:

$$I_{CQ_1} = \frac{I_{C\max}}{2} = \frac{12mA}{2} = 6mA$$

La ecuación a utilizar para la iteración es:

$$I_{CQ} = \frac{V_{THV} - V_{BE}}{R_{THV} + (\beta + 1)R_E}\beta \quad (2.4.1.1.2)$$

Collector current $I_C = f(V_{BE})$
 $V_{CE} = 5 \text{ V}$ (common emitter circuit)

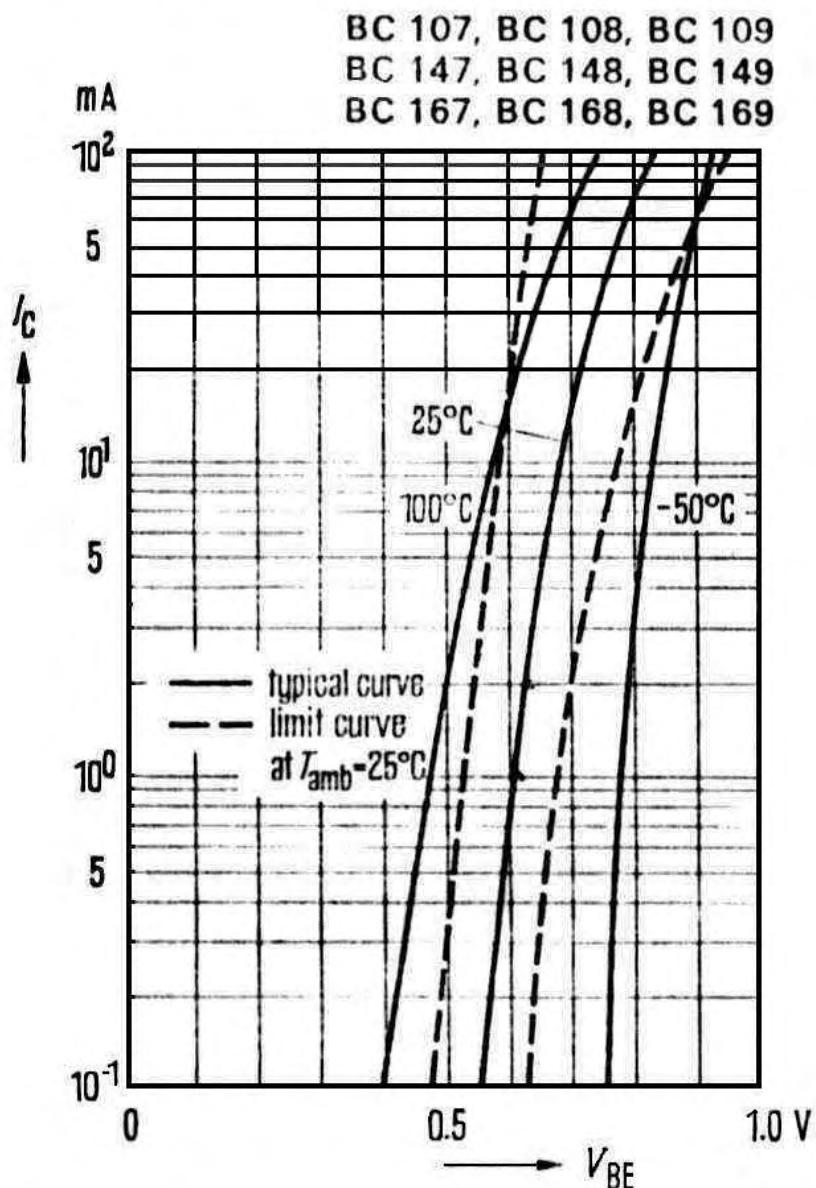


FIGURA 2.4.1.1.1. Curva de la corriente de colector $I_C = f(V_{BE})$.

Static forward current transfer ratio
 $h_{FE} = f(I_C)$; (common emitter circuit)
 $V_{CE} = 5 \text{ V}$; T_{amb} = parameter
BC 107 B, BC 108 B, BC 109 B
BC 147 B, BC 148 B, BC 149 B
BC 167 B, BC 168 B, BC 169 B

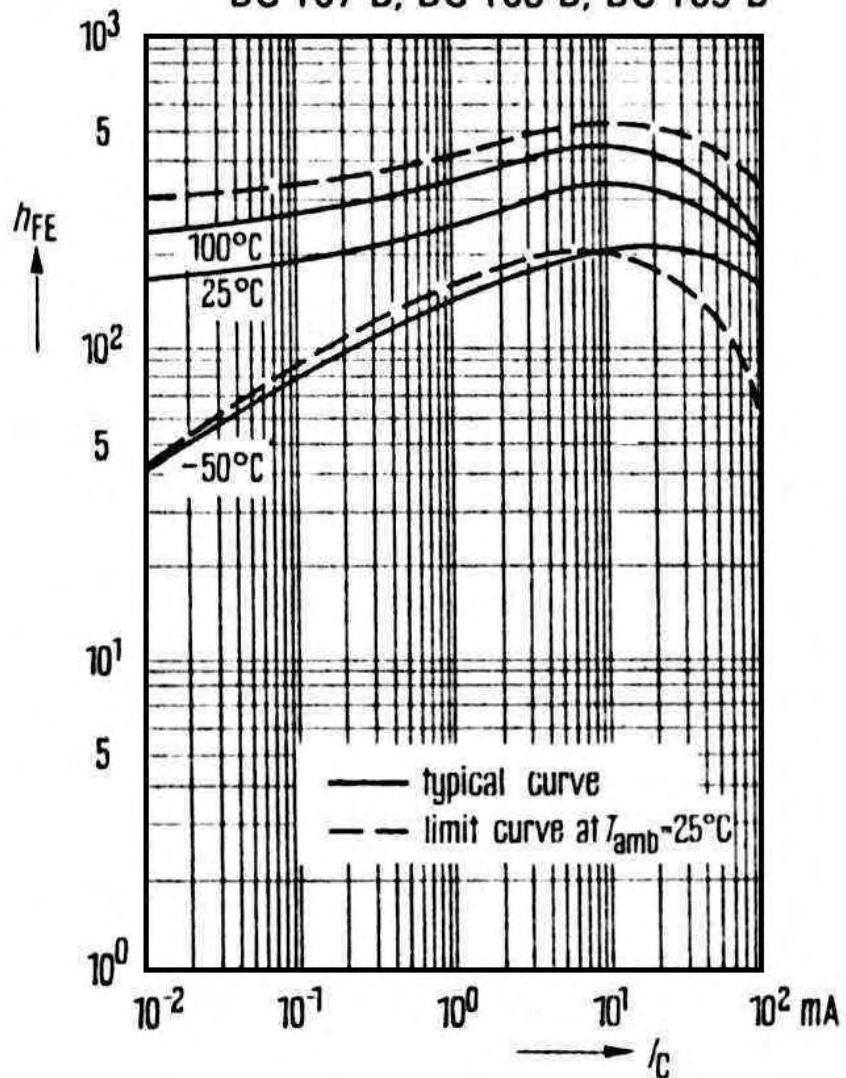


FIGURA 2.4.1.1.2. Curva del parámetro β , $h_{FE} = f(I_C)$.

$$V_{THV} = \frac{R_1}{R_1 + R_2} V_{CC} = \frac{10 * 12}{10 + 56} = 1.81V \quad R_{THV} = \frac{R_1 R_2}{R_1 + R_2} = 8485\Omega$$

De las curvas (Figuras 2.4.1.1.1 y 2.4.1.1.2) para $I_{CQ_1} = 6mA$ se tiene:

$$V_{BE} = 0.66V \quad y \quad \beta = 330$$

sustituyendo los valores anteriores en la ecuación 2.4.1.1.2 el nuevo valor de la corriente de colector es:

$$I_{CQ_2} = \frac{1.81 - 0.66}{8485 + 331 * 180} 330 = 5.58mA$$

De las curvas para $I_{CQ_2} = 5.58mA$ se tiene:

$$V_{BE} = 0.655V \quad y \quad \beta = 330$$

sustituyendo de nuevo estos valores la nueva corriente de colector es:

$$I_{CQ_3} = \frac{1.81 - 0.655}{8485 + 331 * 180} 330 = 5.6mA$$

Este último valor es muy próximo al anterior $I_{CQ_3} \approx I_{CQ_2}$, por lo tanto, se puede finalizar la iteración y tomar como corriente de colector:

$$I_{CQ} = 5.6mA$$

La tensión colector-emisor es:

$$V_{CEQ} = V_{CC} - I_C R_C - I_E R_E = V_{CC} - I_C R_C - \frac{\beta + 1}{\beta} I_C R_E = 10 - 5.6m * 820 - \frac{331}{330} 5.6m * 180 = 6.4V$$

■

2.5 Análisis en Pequeña Señal de Amplificadores, utilizando Parámetros Híbridos

Cuando las excursiones de corriente y tensión son muy pequeñas, el transistor puede considerarse lineal y reemplazarse, a efectos de análisis, por circuitos equivalentes para señales débiles o pequeña señal. El modelo en pequeña señal es una de las herramientas más poderosas disponibles para el análisis de los circuitos no lineales. Un método como éste permite que los circuitos no lineales sean modelados como redes lineales de dos puertos. El modelo lineal puede analizarse utilizando técnicas normales de análisis de redes o principios teóricos de los circuitos lineales como son: las ecuaciones de nodos, mallas, el equivalente Thévenin, el equivalente Norton y la superposición, para así, determinar la respuesta a señales débiles. El modelado en pequeña señal se conoce a veces como modelado incremental, y una señal de tensión o de corriente de pequeña magnitud a veces se conoce como señal incremental. Los circuitos equivalentes desarrollados en pequeña señal son independientes de la frecuencia y su estudio se conoce como análisis a frecuencias medias.

En la práctica, el cálculo de amplificadores de tensión o corriente para pequeña señal se divide en dos partes. La primera consiste en establecer la

polarización, o sea, hallar el punto de reposo adecuado; como se estudio en las secciones anteriores. La segunda parte incluye los cálculos de amplificación e impedancia a frecuencias medias; aquí se utiliza el circuito equivalente a pequeña señal. Estas dos partes no son completamente independientes, ya que los valores de algunos componentes del circuito equivalente son función del punto de reposo.

El circuito equivalente del transistor BJT puede deducirse de la composición interna del dispositivo o del comportamiento en sus terminales. Al analizar el comportamiento en los terminales de un transistor se consideran dos pares de terminales entrada y salida, por lo tanto, puede utilizarse la teoría de cuadripolos. En un cuadripolo, representado en la Figura 2.5.1, su comportamiento se especifica mediante dos tensiones y dos corrientes.

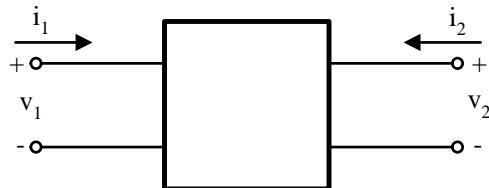


FIGURA 2.5.1. Representación de un cuadripolo indicando las polaridades de referencia de las tensiones y el sentido de las corrientes.

Se puede elegir dos de las cuatro cantidades como variables independientes y expresar las dos restantes en función de las variables independientes elegidas, de esta manera habrán seis pares de ecuaciones que relacionan las magnitudes de entrada y salida. De estos seis posibles grupos de parámetros, tres de ellos son extensamente empleados en el análisis de circuitos electrónicos debido a su fácil medición, los cuales son:

- Dos en parámetros de admitancia (Y), con ecuaciones: $i_1 = f(v_1, v_2)$ y $i_2 = f(v_1, v_2)$,
- Dos en parámetros de impedancia (Z), con ecuaciones: $v_1 = f(i_1, i_2)$ y $v_2 = f(i_1, i_2)$ y
- Dos en parámetros híbridos (h), con ecuaciones: $v_1 = f(i_1, v_2)$ y $i_2 = f(i_1, v_2)$.

En la mayoría de las aplicaciones con BJT los parámetros híbridos (parámetros h) son los más útiles, porque pueden medirse fácilmente, proporcionan rápida información del comportamiento del circuito para su análisis y frecuentemente son los parámetros suministrados en las especificaciones de los fabricantes. Por ser el cuadripolo una red lineal, se plantean las siguientes ecuaciones de interés:

$$\begin{aligned} v_1 &= h_{11}i_1 + h_{12}v_2 \\ i_2 &= h_{21}i_1 + h_{22}v_2 \end{aligned} \quad (2.5.1)$$

La notación en los subíndices del parámetro h denota que el primer dígito del subíndice es la variable dependiente, en tanto que el segundo dígito es la variable

independiente asociada con el parámetro h en particular. Entonces, por ejemplo, h_{12} relaciona v_2 con v_1 .

En estas ecuaciones, las variables independientes son la corriente de entrada i_1 y la tensión de salida v_2 . Las variables de corriente y tensión representan pequeñas variaciones alrededor del punto de reposo. Se observa que las direcciones de la corriente en pequeña señal indicadas en la Figura 2.5.1 son positivas hacia el interior de la red, lo que se aparta de la convención empleada para describir las corrientes continuas y total en el transistor.

Cuando se utiliza los parámetros h para describir una red de transistores, el par de ecuaciones 2.5.1 se escribe como:

$$\begin{aligned} v_1 &= h_i i_1 + h_r v_2 \\ i_2 &= h_f i_1 + h_o v_2 \end{aligned} \quad (2.5.2)$$

los subíndices numéricos son sustituidos por letras que indican la naturaleza del parámetro. En función de la ecuación 2.5.2 se define el circuito equivalente del transistor que se muestra en la Figura 2.5.2.

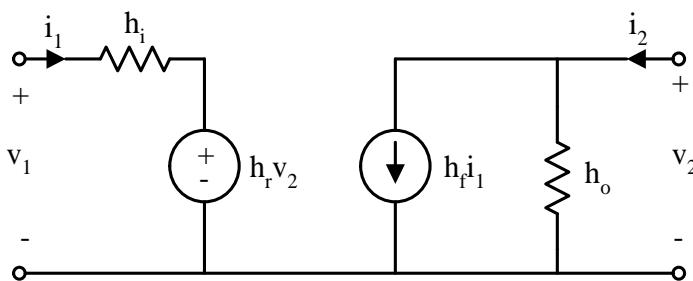


FIGURA 2.5.2. Circuito equivalente del transistor a pequeña señal con parámetros híbridos.

En el modelo del transistor, el circuito de entrada se obtiene de v_1 (ver ecuación 2.5.2) usando la ley de tensiones de Kirchhoff y el circuito de salida se obtiene de i_2 (ver ecuación 2.5.2) utilizando la ley de corriente de Kirchhoff. Los subíndices de los parámetros h indican: (i) de entrada, (o) de salida, (f) directa, es decir de la entrada hacia la salida y (r) inversa, es decir, de la salida hacia la entrada. Los parámetros en general son diferentes para cada configuración y pueden distinguirse añadiendo una letra de identificación como segundo subíndice. Así, por ejemplo, h_{ie} es un parámetro en emisor común, h_{ib} es un parámetro en base común y h_{ic} es un parámetro en colector común.

El significado físico de los parámetros h puede obtenerse a partir de las ecuaciones que los definen o del circuito. Por ejemplo, en la ecuación 2.5.2 se ve que h_i es dimensionalmente una impedancia. En el circuito de la Figura 2.5.2 se ve que es la impedancia de entrada con la salida cortocircuitada ($v_2 = 0$). Las definiciones de los cuatro parámetros son las siguientes:

$h_{11} = h_i = \frac{v_1}{i_1} \Big|_{v_2=0}$: impedancia de entrada en cortocircuito o impedancia de entrada con los terminales de salida en cortocircuito o resistencia de entrada con la salida en cortocircuito (ohm).

$h_{12} = h_r = \frac{v_1}{v_2} \Big|_{i_1=0}$: ganancia de tensión inversa en circuito abierto o fracción de la tensión de salida que aparece a la entrada con la entrada en circuito abierto, o simplemente, amplificación inversa de tensión con circuito abierto (sin dimensiones).

$h_{21} = h_f = \frac{i_2}{v_2} \Big|_{v_1=0}$: ganancia de corriente directa en cortocircuito o relación de transferencia de corriente con la salida en cortocircuito. (Obsérvese, en la Figura 2.5.1, que la corriente a través de la carga de salida sería la contraria, negativa, de i_2). Este parámetro se denomina habitualmente ganancia de corriente en cortocircuito (sin dimensiones).

$h_{22} = h_o = \frac{i_2}{v_1} \Big|_{i_1=0}$: admitancia de salida en circuito abierto o admitancia medida en los terminales de salida con los terminales de entrada en circuito abierto o conductancia de salida con la entrada en circuito abierto (ohm^{-1} o mhos o siemens(s)).

El circuito equivalente del transistor de la Figura 2.5.2 es muy útil por las siguientes razones: (1) aísla los circuitos de entrada y salida, siendo considerada su interacción por las dos fuentes controladas; (2) las dos partes del circuito tienen una forma tal que es fácil distinguir los circuitos de alimentación y carga. El circuito de entrada es un circuito equivalente Thévenin y el de salida un circuito equivalente de Norton.

El modelo y las definiciones de los parámetros son métodos para medir los diversos parámetros. Por ejemplo, h_f puede medirse colocando un cortocircuito para corriente alterna (condensador de gran capacidad) en los terminales de salida (de modo que $v_2 = 0$), aplicando una pequeña corriente alterna a la entrada y midiendo luego la relación de corrientes. Observar que las condiciones para la corriente continua han de mantenerse para poder determinar los parámetros h con respecto a un punto Q determinado. Todos los parámetros h depende del punto Q.

Los parámetros h también se pueden determinar gráficamente a partir de las características de entrada y de salida del transistor en una configuración

particular. A continuación se muestra como se determina los parámetros h para la configuración emisor común:

Los parámetros h_{ie} y h_{re} se determinan a partir de la entrada o característica de base, en tanto que los parámetros h_{fe} y h_{oe} se obtienen de la salida o característica del colector. El primer paso en la determinación de cualquiera de los cuatro parámetros híbridos consiste en encontrar el punto de operación.

Parámetro h_{fe} . El parámetro h_{fe} es el más importante del transistor para pequeña señal, de la definición de h_f resulta que:

$$h_{fe} = \frac{\partial i_2}{\partial i_1} = \frac{\partial i_o}{\partial i_i} = \frac{\partial i_c}{\partial i_b} \approx \frac{\Delta i_c}{\Delta i_b} \Big|_{V_{CE}=\text{constante}} = \frac{i_{c2} - i_{cl}}{i_{b2} - i_{bl}} \Big|_{V_{CE}=\text{constante}} \quad (2.5.3)$$

La condición de $V_{CE}=\text{constante}$, requiere que los cambios en la corriente de base y en la corriente de colector se tomen a lo largo de una línea vertical dibujada a través del punto Q. La ecuación 2.5.3 requiere que un cambio pequeño en la corriente de colector sea dividido entre el cambio correspondiente en la corriente de base. Para mayor precisión, estos cambios deben hacerse lo más pequeños posibles. En la Figura 2.5.3 el cambio en i_b se eligió para que se extendiera de i_{bl} a i_{b2} a lo largo de la línea recta perpendicular en V_{CE} . El cambio correspondiente en i_c se encuentra dibujando las líneas horizontales desde las intersecciones de i_{b1} e i_{b2} con $V_{CE}=\text{constante}$, hasta el eje vertical.

Sustituyendo los valores que se muestran en la gráfica h_{fe} es igual a:

$$h_{fe} = \frac{\Delta i_c}{\Delta i_b} \Big|_{V_{CE}=\text{constante}} = \frac{i_{c2} - i_{cl}}{i_{b2} - i_{bl}} \Big|_{V_{CE}=\text{constante}} = \frac{(2.7 - 1.7) \times 10^{-3}}{(20 - 10) \times 10^{-6}} \Big|_{V_{CE}=8.4V} = \frac{10^{-3}}{10 \times 10^{-6}} = 100$$

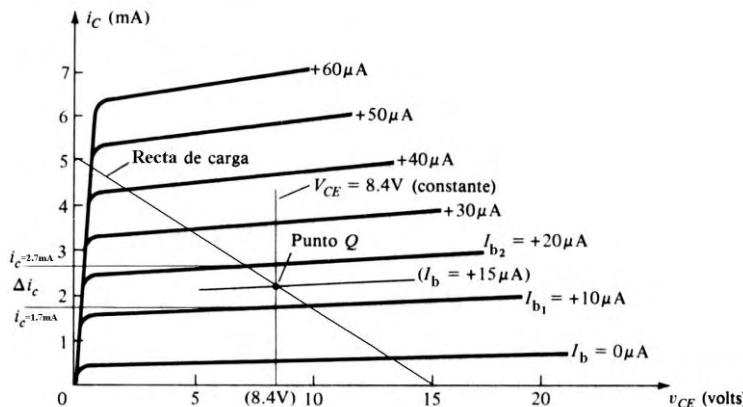


FIGURA 2.5.3. Determinación gráfica del parámetro h_{fe} .

Parámetro h_{oe} . De la definición se tiene:

$$h_{oe} = \frac{\partial i_2}{\partial v_2} = \frac{\partial i_o}{\partial v_o} = \frac{\partial i_c}{\partial v_{ce}} \approx \frac{\Delta i_c}{\Delta v_{ce}} \Big|_{i_b = \text{constante}} \quad (2.5.4)$$

El valor de h_{oe} en el punto de reposo está dado por la pendiente de la curva característica de salida en ese punto. Puede calcularse esta pendiente dibujando una recta tangente a la curva característica en el punto Q. En la Figura 2.5.4 se dibuja una recta tangente a la curva i_b a través del punto Q para establecer una línea $i_b=\text{constante}$, como lo requiere la ecuación 2.5.4 de h_{oe} . Después, se elige un cambio en v_{ce} y el cambio correspondiente en i_c se determina dibujando las líneas horizontales hasta el eje vertical en las intersecciones sobre la línea $i_b=\text{constante}$.

Sustituyendo los valores que se muestran en la gráfica h_{oe} es igual a:

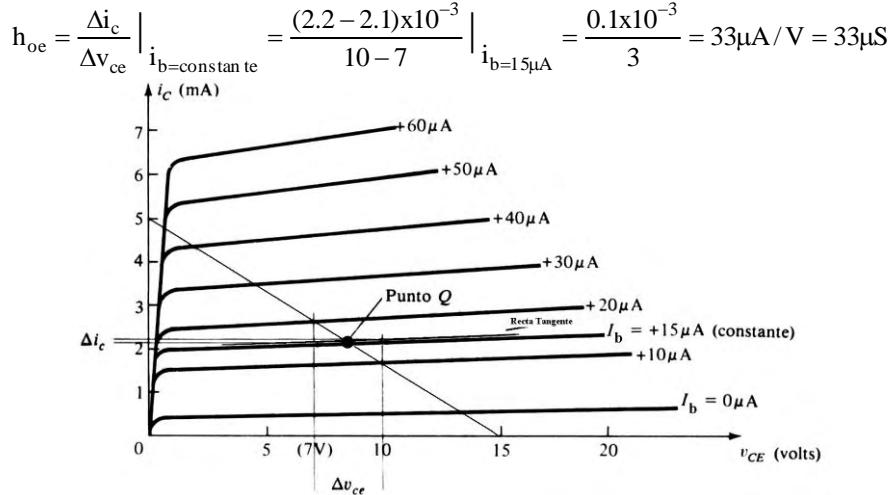


FIGURA 2.5.4. Determinación gráfica del parámetro h_{oe} .

Parámetro h_{ie} . De la definición:

$$h_{ie} = \frac{\partial V_1}{\partial i_i} = \frac{\partial V_i}{\partial i_i} = \frac{\partial V_{be}}{\partial i_b} \cong \frac{\Delta V_{be}}{\Delta i_b} \Big|_{V_{CE} = \text{constante}} \quad (2.5.5)$$

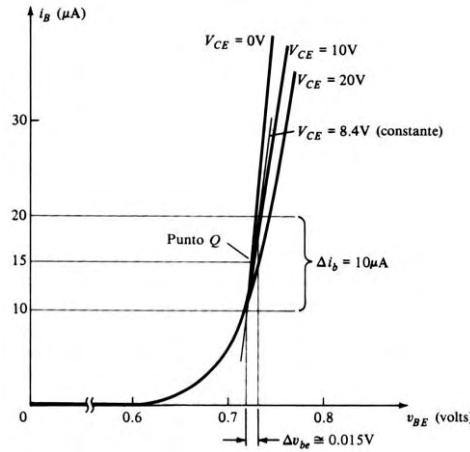
Por tanto, la pendiente de la característica de entrada apropiada, en el punto de reposo da h_{ie} . En la Figura 2.5.5 se muestra la obtención gráfica de h_{ie} , donde se dibuja una tangente a la curva $V_{CE} = 8.4V$ a través del punto Q, con el fin de establecer una línea $V_{CE}=\text{constante}$, como requiere la ecuación 2.5.5. Después se elige un pequeño cambio en v_{be} , lo que produce un cambio correspondiente en i_b .

Sustituyendo los valores que se muestran en la gráfica h_{ie} es igual a:

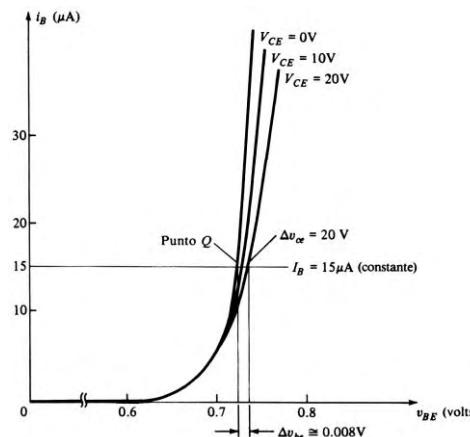
$$h_{ie} = \frac{\Delta V_{be}}{\Delta i_b} \Big|_{V_{CE} = \text{constante}} = \frac{(733 - 718) \times 10^{-3}}{(20 - 10) \times 10^{-6}} \Big|_{V_{CE}=8.4V} = \frac{15 \times 10^{-3}}{10 \times 10^{-6}} = 1.5k\Omega$$

Parámetro h_{re} . De la definición:

$$h_{re} = \frac{\partial V_1}{\partial v_o} = \frac{\partial V_i}{\partial v_o} = \frac{\partial V_{be}}{\partial v_{ce}} \cong \frac{\Delta V_{be}}{\Delta v_{ce}} \Big|_{i_b = \text{constante}} = \frac{V_{be2} - V_{bel}}{V_{ce2} - V_{cel}} \Big|_{i_b = \text{constante}} \quad (2.5.6)$$

FIGURA 2.5.5. Determinación gráfica del parámetro h_{ie} .

El parámetro h_{re} se obtiene al dividir la variación de la tensión de base, $v_{be2}-v_{be1}$, por la variación de la tensión de colector, $v_{ce2}-v_{ce1}$, para una corriente de base $i_b=\text{constante}$, correspondiente a la del punto de reposo Q. En la Figura 2.5.6 se a dibujado una línea horizontal a través del punto Q a $I_B=15\mu\text{A}$ y luego se encuentran los cambios de v_{ce} y v_{be} .

FIGURA 2.5.6. Determinación gráfica del parámetro h_{re} .

Sustituyendo los valores que se muestran en la gráfica h_{re} es igual a:

$$h_{re} = \frac{\Delta v_{be}}{\Delta v_{ce}} \Big|_{i_b = \text{constante}} = \frac{(733 - 725) \times 10^{-3}}{20 - 0} \Big|_{i_b = 15\mu\text{A}} = \frac{8 \times 10^{-3}}{20} = 4 \times 10^{-4}$$

El procedimiento realizado para determinar los parámetros h en emisor común, puede también utilizarse para los parámetros h en base y colector común, empleando las curvas características de entrada y salida apropiadas.

Hemos visto que, dado un punto de reposo, pueden calcularse los parámetros h partiendo de las pendientes y separación entre las curvas en este punto. Puesto que, en general, las curvas características no son líneas rectas ni igualmente espaciadas para incrementos iguales de la corriente de base o la tensión colector-emisor, es evidente que los valores de los parámetros h dependen de la situación del punto Q sobre las curvas. Entonces, nos cabe preguntar: ¿cuales son los valores de los parámetros h a diferentes puntos de operación?, para resolver esta incógnita se tienen ciertas curvas que suministran los fabricantes del transistor. En la Figura 2.5.7 se indica el efecto de la corriente de colector sobre los parámetros h y en la Figura 2.5.8 se muestra la variación de la magnitud de los parámetros h con el cambio en la tensión colector-emisor; ambas curvas se encuentran normalizadas de manera que se pueda determinar el cambio relativo fácilmente y poder efectuar la comparación entre los dos grupos de curvas.

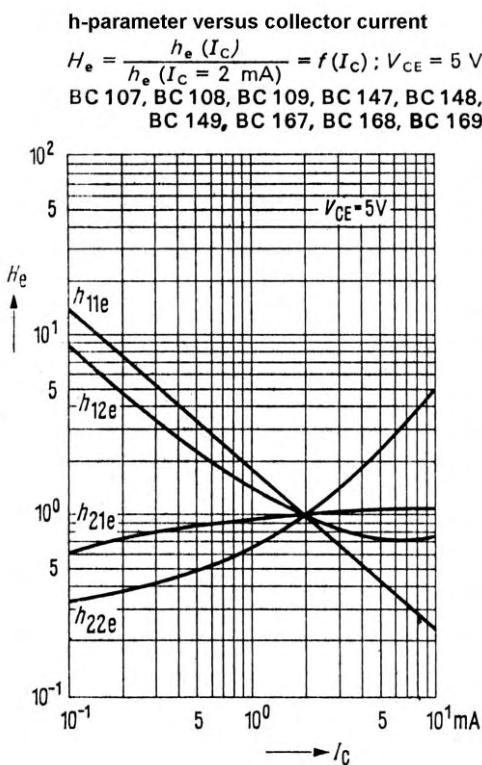


FIGURA 2.5.7. Variaciones de los parámetros híbridos con la corriente de colector.

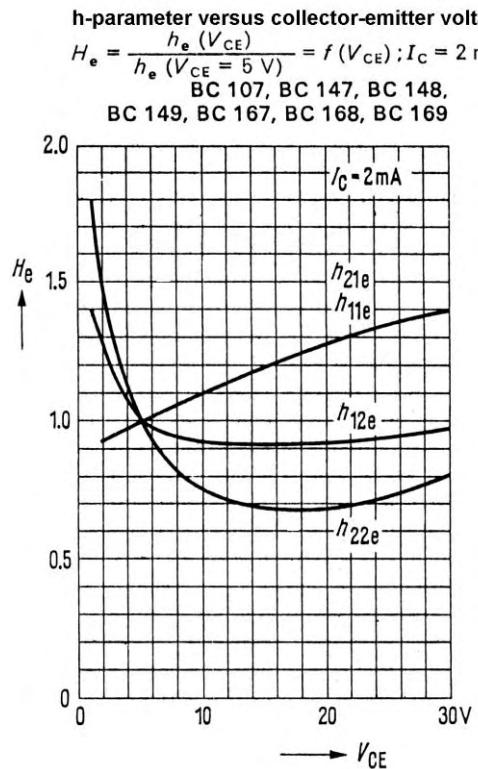


FIGURA 2.5.8. Variaciones de los parámetros híbridos con la tensión colector-emisor.

Para ver cómo se calculan los parámetros a un punto de operación específico, vamos a suponer a un transistor que tenga las variaciones de los parámetros de la Figura 2.5.7 y 2.5.8, y con un punto estático de $I_{CQ} = 5\text{mA}$ y $V_{CEQ} = 10\text{V}$. En primer lugar, se investigar los valores de referencia de los parámetros h a partir de las hojas de datos del fabricante del transistor. Por ejemplo, para el transistor BC107B los valores nominales de los parámetros h con $I_C = 2\text{mA}$ y $V_{CE} = 5\text{V}$ son:

$$h_{ie} = 4.5\text{k}\Omega \quad h_{re} = 2 \times 10^{-1} \quad h_{fe} = 330 \quad h_{oe} = 30\mu\text{mhos}$$

Ahora con $I_{CQ} = 5\text{mA}$ se entra al gráfico de la Figura 2.5.7 y se anota los valores de las abscisas, obteniendo los siguientes valores normalizados de los parámetros:

$$h_{ie} = 0.42 \quad h_{re} = 0.72 \quad h_{fe} = 1.1 \quad h_{oe} = 2.4$$

Luego se corrige para $V_{CEQ} = 10\text{V}$ en la gráfica de la Figura 2.5.8, obteniendo los siguientes valores normalizados:

$$h_{ie} = 1.1 \quad h_{re} = 0.92 \quad h_{fe} = 1.1 \quad h_{oe} = 0.86$$

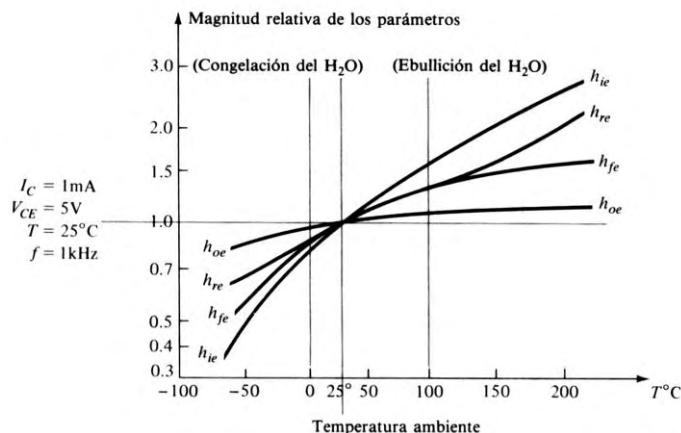
Los valores reales de los parámetros h en el punto de funcionamiento, que se ha desplazado de los valores de referencia, tanto en tensión como en corriente, se determinan por la relación siguiente:

$$\begin{array}{llll} \text{parámetro } h & \text{valor} & \text{factor} & \text{factor} \\ \text{en el nuevo punto Q} & \text{nominal} & * \text{ normalizado} & * \text{ normalizado} \\ & & \text{de corriente} & \text{de tensión} \end{array} \quad (2.5.7)$$

Sustituyendo los valores, se obtiene los valores de los parámetros en el punto de operación:

$$\begin{aligned} h_{ie} &= 4500 * 0.42 * 1.1 = 2079\Omega \\ h_{re} &= 0.2 * 0.72 * 0.92 = 0.132 \\ h_{fe} &= 330 * 1.1 * 1.1 = 399.3 \\ h_{oe} &= 30 * 2.4 * 0.86 = 61.92\mu\text{mhos} \end{aligned}$$

Los parámetros h también dependen de la temperatura, en la Figura 2.5.9 se muestra la variación de los parámetros con respecto a los cambios en la temperatura de unión.



Se considera el valor de normalización igual al de la temperatura ambiente $T=25^\circ\text{C}$. En general, todos los parámetros incrementan su magnitud con la temperatura. Sin embargo, el parámetro menos afectado es h_{oe} , en tanto que la impedancia de entrada h_{ie} cambia con mayor velocidad. El hecho de que h_{fe} cambie del 50% de su valor normalizado a -50°C hasta 150% de su valor normalizado a 150°C indica claramente que la temperatura de operación debe considerarse con todo cuidado en el diseño de circuitos con transistores.

Un punto que es importante resaltar, es la diferencia que existe en la definición entre el parámetro h_{fe} y el beta (β) del transistor. Recordemos, en el parámetro h_{fe} , con la tensión de colector-emisor constante V_{CEQ} (con el fin de eliminar el efecto Early) cambios en la corriente de base en un incremento Δi_b y

cambios en la corriente de colector en un incremento ΔI_c ; h_{fe} en el punto de operación se define por la ecuación 2.5.3, el hecho de que V_{CE} se mantiene constante implica que la tensión incremental v_{ce} es cero. El β se define como la razón o cociente de la corriente total en el colector y la corriente total en la base cuando el transistor se encuentra operando en la zona activa, para ser más específicos, si el transistor está operando a una corriente de base I_{BQ} , a una corriente de colector I_{CQ} y a una tensión de colector-emisor V_{CEQ} (cantidades que definen el punto de operación o polarización) la razón de I_{CQ} a I_{BQ} se llama β algunos fabricantes lo llaman h_{FE} ; en la siguiente ecuación se tiene la definición:

$$\beta = \frac{I_{CQ}}{I_{BQ}} \quad (2.5.8)$$

Por lo tanto, cuando se realiza el análisis a pequeña señal se utiliza el h_{fe} y si se está analizando un circuito en la condición estática se utiliza el β . La diferencia en valor entre el β y el h_{fe} es por lo general pequeña, y normalmente no hay distinción entre las dos. Muchas literaturas emplean de forma indiferentes ambos parámetros, pero, hay que tener muy en cuenta su definición.

Hasta ahora se ha estudiado el concepto de pequeña señal, las ecuaciones que rigen el comportamiento del transistor BJT a partir de la teoría de cuadripolo y por último los parámetros híbridos. Por consiguiente, ya podemos realizar el análisis de un circuito amplificador en pequeña señal empleando los parámetros híbridos. Cuando se tiene un transistor BJT en un circuito amplificador, la manera rigurosa de realizar su análisis para determinar las características deseadas del circuito es: sustituir el transistor por su circuito equivalente, mostrado en la Figura 2.5.2, y plantear las ecuaciones circuitales a través de la teoría de análisis de redes. Las principales características de un amplificador son: la ganancia de tensión, ganancia de corriente, impedancia de entrada e impedancia de salida.

Un método utilizado para el análisis en pequeña señal con parámetros híbridos es el Amplificador Completamente Cargado [Martini B. Juan J.]. Este método, se basa en la teoría de redes para llegar a las diferentes relaciones deseadas sin importar el tipo de configuración del transistor, ya que se derivan las ecuaciones con respecto a todos los terminales. En el amplificador a estudiar, el circuito externo en cada uno de los tres terminales del transistor es sustituido por su equivalente Thévenin; obteniéndose de ésta forma el Amplificador Completamente Cargado como se muestra en la Figura 2.5.10.

Del circuito se presentan las impedancias de entrada Z_{11}, Z_{22} y Z_{33} . El terminal 1 representa la Base, el terminal 2 el Colector y el terminal 3 el Emisor. Las tensiones V_1, V_2 y V_3 son las tensiones de Thévenin y son fuentes independientes. Z_1, Z_2 y Z_3 son las impedancias de Thévenin. Para el cálculo de las ganancias, se utiliza una de las fuentes Thévenin como entrada y se colocan las restantes a cero; empleando el teorema de superposición, se pueden definir todas las relaciones terminales requeridas en un caso particular. Las relaciones

definidas se refieren a la nomenclatura de la Figura 2.5.10. La representación es independiente del tipo de transistor *npn* o *pnp*.

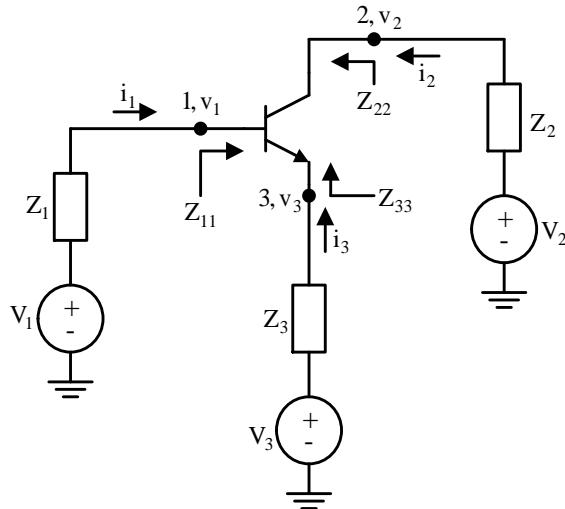


FIGURA 2.5.10. Amplificador Completamente Cargado.

En la Figura 2.5.11 se presenta el circuito equivalente del transistor con sus parámetros h cargado completamente.

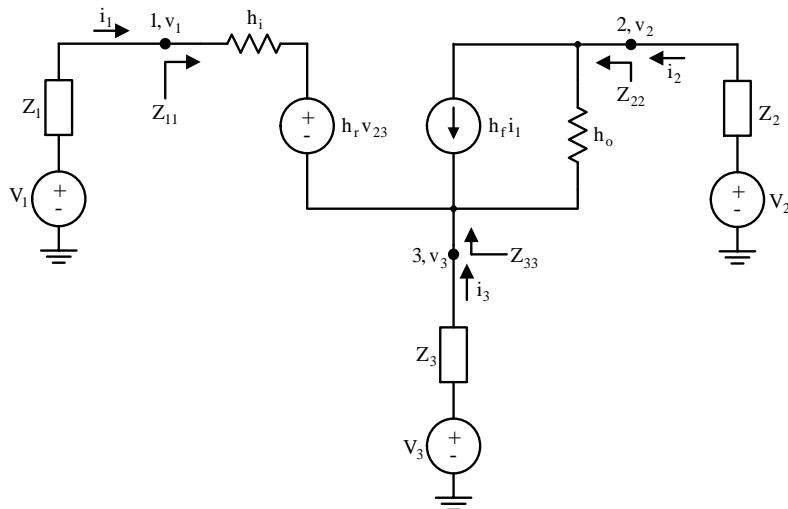


FIGURA 2.5.11. Amplificador Completamente Cargado con el circuito equivalente del transistor.

Seguidamente, se determinará todas las relaciones existentes de ganancia de tensión, ganancia de corriente e impedancias de entrada del transistor utilizando el Amplificador Completamente Cargado. Puesto que h_r es por lo general una cantidad relativamente pequeña su eliminación se aproxima mediante $h_r \approx 0$ y $h_r v_{23} = 0$ lo que da lugar a un equivalente en corto circuito, la resistencia determinada mediante $1/h_o$ es por lo común lo suficientemente grande como para ignorarse en comparación con la carga en paralelo resultando que puede sustituirse por un equivalente en circuito abierto. Entonces, por simplificación, se emplea el circuito equivalente del transistor (Figura 2.5.2) con $h_r = h_o = 0$ y el modelo empleado es en base a los parámetros emisor común, ver Figura 2.5.12.

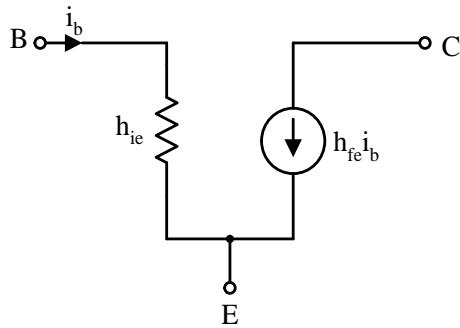


FIGURA 2.5.12. Circuito equivalente simplificado del transistor con parámetros en emisor común.

Cabe resaltar, que aunque se aplique los parámetros en emisor común (debido a que se encuentran con mayor frecuencia en los manuales de los fabricantes de transistores) las relaciones a obtener se deducen con respecto a todos los terminales, por lo tanto, se puede cambiar los parámetros cuando se desee.

1) Ganancia de Tensión entrando por V_1 y saliendo por v_2 (Colector).

Entrando por Base y Saliendo por Colector.

La ganancia correspondiente es:

$$A v_{V_1 V_2} = \frac{V_2}{V_1} \Big|_{V_2 = V_3 = 0}$$

Sustituyendo el equivalente Thévenin en el circuito externo del transistor para obtener el Amplificador Completamente Cargado se tiene:

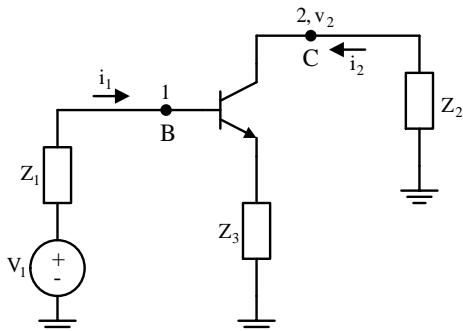


FIGURA 2.5.13. Amplificador Completamente Cargado caso 1).

Sustituyendo el circuito equivalente del transistor:

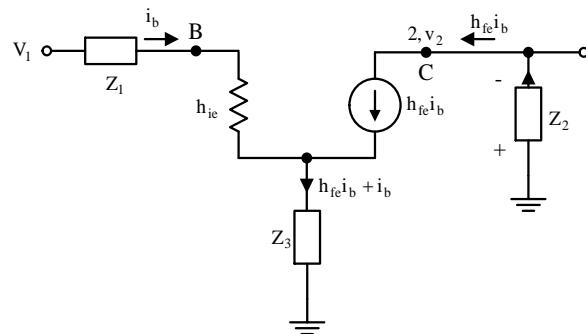


FIGURA 2.5.14. Amplificador Completamente Cargado con el circuito equivalente del transistor para el caso 1).

Planteando las ecuaciones circuitales:

$$v_2 = -h_{fe}i_b Z_2 \quad (2.5.9)$$

$$V_1 = i_b Z_1 + i_b h_{ie} + (h_{fe}i_b + i_b)Z_3 \Rightarrow i_b = \frac{V_1}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.10)$$

Sustituyendo 2.5.10 en 2.5.9:

$$v_2 = \frac{-h_{fe}Z_2 V_1}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \Rightarrow \frac{v_2}{V_1} = \frac{-h_{fe} Z_2}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.11)$$

Ganancia de Corriente entrando por Base y Saliendo por Colector.

La ganancia correspondiente es:

$$A_{i_1 i_2} = \frac{i_2}{i_1}$$

$$i_2 = h_{fe}i_b \quad i_1 = i_b$$

$$A_{i_1 i_2} = \frac{i_2}{i_1} = \frac{h_{fe} i_b}{i_b} = h_{fe}$$

Nota: Las corrientes entrantes al transistor se consideran positivas.

2) Ganancia de Tensión entrando por V_1 y saliendo por v_3 (Emisor).

Entrando por Base y Saliendo por Emisor.

La ganancia correspondiente es:

$$Av_{V_1 v_3} = \frac{v_3}{V_1} \Big| V_2 = V_3 = 0$$

Sustituyendo el equivalente Thévenin en el circuito externo del transistor para obtener el Amplificador Completamente Cargado se tiene:

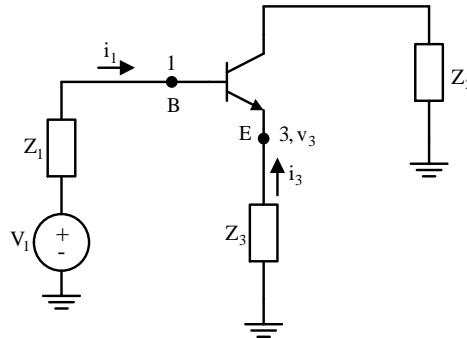


FIGURA 2.5.15. Amplificador Completamente Cargado caso 2).

Sustituyendo el circuito equivalente del transistor:

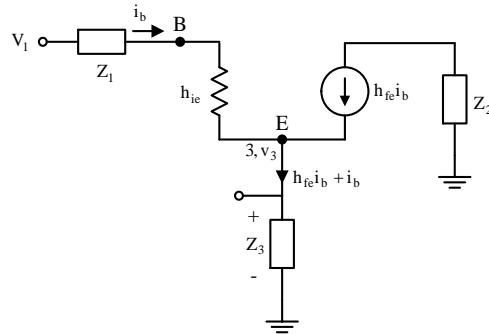


FIGURA 2.5.16. Amplificador Completamente Cargado con el circuito equivalente del transistor para el caso 2).

Planteando las ecuaciones circuitales:

$$v_3 = (h_{fe}i_b + i_b)Z_3 = (h_{fe} + 1)i_bZ_3 \quad (2.5.12)$$

$$V_1 = i_bZ_1 + i_bh_{ie} + (h_{fe}i_b + i_b)Z_3 \Rightarrow i_b = \frac{V_1}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.13)$$

Sustituyendo 2.5.13 en 2.5.10:

$$v_3 = \frac{(h_{fe} + 1)Z_3 V_1}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \Rightarrow \frac{v_3}{V_1} = \frac{(h_{fe} + 1)Z_3}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.14)$$

Ganancia de Corriente entrando por Base y Saliendo por Emisor.

La ganancia correspondiente es:

$$\begin{aligned} Ai_{i_1 i_3} &= \frac{i_3}{i_1} \\ i_3 &= -i_b(h_{fe} + 1) \quad i_1 = i_b \\ Ai_{i_1 i_3} &= \frac{i_3}{i_1} = \frac{-i_b(h_{fe} + 1)}{i_b} = -(h_{fe} + 1) \end{aligned}$$

3) Ganancia de Tensión entrando por V_3 y saliendo por v_2 (Colector).

Entrando por Emisor y Saliendo por Colector.

La ganancia correspondiente es:

$$Av_{V_3 v_2} = \frac{v_2}{V_3} \Big|_{V_1 = V_2 = 0}$$

Sustituyendo el equivalente Thévenin en el circuito externo del transistor para obtener el Amplificador Completamente Cargado se tiene:

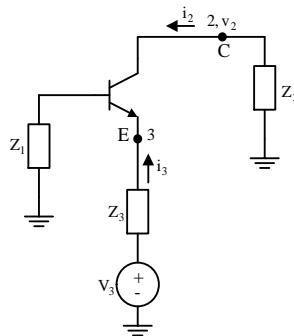


FIGURA 2.5.17. Amplificador Completamente Cargado caso 3).

Sustituyendo el circuito equivalente del transistor:

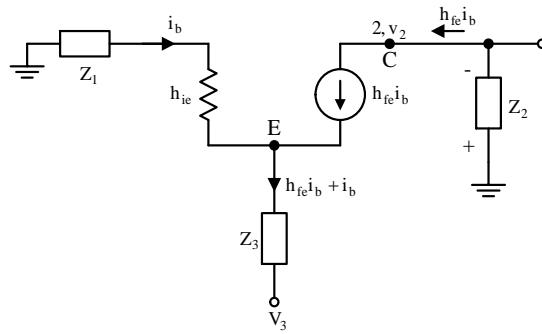


FIGURA 2.5.18. Amplificador Completamente Cargado con el circuito equivalente del transistor para el caso 3).

Planteando las ecuaciones circuitales:

$$v_2 = -h_{fe}i_b Z_2 \quad (2.5.15)$$

$$V_3 = -(h_{fe}i_b + i_b)Z_3 - i_b h_{ie} - i_b Z_1 \Rightarrow i_b = \frac{-V_3}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.16)$$

Sustituyendo 2.5.16 en 2.5.15:

$$v_2 = \frac{h_{fe}Z_2V_3}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \Rightarrow \frac{v_2}{V_3} = \frac{h_{fe}Z_2}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.17)$$

Ganancia de Corriente entrando por Emisor y Saliendo por Colector.

La ganancia correspondiente es:

$$Ai_{i_3i_2} = \frac{i_2}{i_3}$$

$$i_2 = h_{fe}i_b \quad i_3 = -(i_b + h_{fe}i_b)$$

$$Ai_{i_3i_2} = \frac{i_2}{i_3} = \frac{-h_{fe}i_b}{(h_{fe} + 1)i_b} = \frac{-h_{fe}}{h_{fe} + 1}$$

4) Ganancia de Tensión entrando por V_3 y saliendo por v_1 (Base).

Entrando por Emisor y Saliendo por Base.

La ganancia correspondiente es:

$$Av_{V_3V_1} = \frac{V_1}{V_3} \Big|_{V_1 = V_2 = 0}$$

Sustituyendo el equivalente Thévenin en el circuito externo del transistor para obtener el Amplificador Completamente Cargado se tiene:

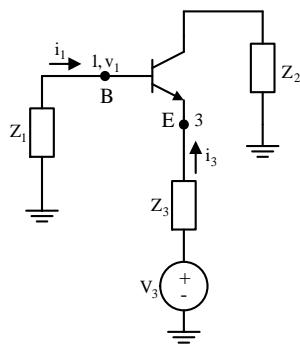


FIGURA 2.5.19. Amplificador Completamente Cargado caso 4).

Sustituyendo el circuito equivalente del transistor:

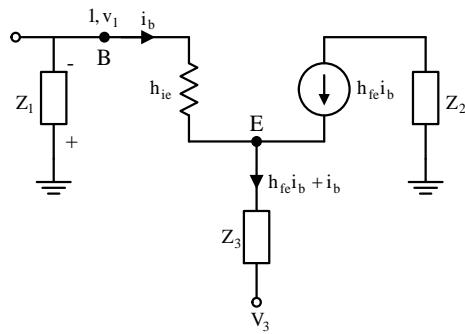


FIGURA 2.5.20. Amplificador Completamente Cargado con el circuito equivalente del transistor para el caso 4).

Planteando las ecuaciones circuitales:

$$v_1 = -i_b Z_1 \quad (2.5.18)$$

$$V_3 = -(h_{fe}i_b + i_b)Z_3 - i_b h_{ie} - i_b Z_1 \Rightarrow i_b = \frac{-V_3}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.19)$$

Sustituyendo 2.5.19 en 2.5.18:

$$v_1 = \frac{Z_1 V_3}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \Rightarrow \frac{v_1}{V_3} = \frac{Z_1}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.20)$$

Ganancia de Corriente entrando por Emisor y Saliendo por Base.

La ganancia correspondiente es:

$$A i_{i_3 i_1} = \frac{i_1}{i_3}$$

$$i_1 = i_b \quad i_3 = -(i_b + h_{fe}i_b)$$

$$A_{i_3,i_1} = \frac{i_1}{i_3} = \frac{-i_b}{(h_{fe} + 1)i_b} = \frac{-1}{h_{fe} + 1}$$

5) Ganancia de Tensión entrando por V_2 y saliendo por v_3 (Emisor).

Entrando por Colector y Saliendo por Emisor.

La ganancia correspondiente es:

$$Av_{V_2 V_3} = \frac{v_3}{V_2} \Big|_{V_1 = V_3 = 0}$$

Sustituyendo el equivalente Thévenin en el circuito externo del transistor para obtener el Amplificador Completamente Cargado se tiene:

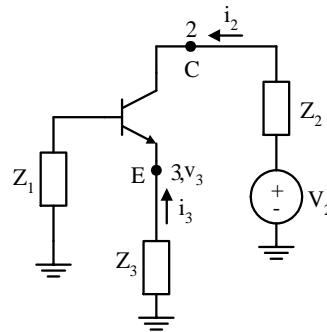


FIGURA 2.5.21. Amplificador Completamente Cargado caso 5).

Sustituyendo el circuito equivalente del transistor:

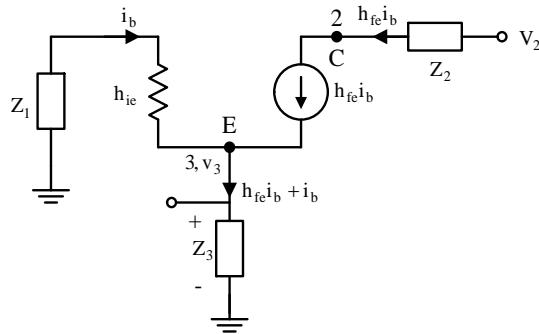


FIGURA 2.5.22. Amplificador Completamente Cargado con el circuito equivalente del transistor para el caso 5).

Planteando las ecuaciones circuitales:

$$v_3 = (h_{fe}i_b + i_b)Z_3 = (h_{fe} + 1)i_b Z_3 \quad (2.5.21)$$

$$(h_{fe}i_b + i_b)Z_3 + i_b h_{ie} + i_b Z_1 = 0 \Rightarrow i_b = \frac{0}{Z_1 + h_{ie} + (h_{fe} + 1)Z_3} \quad (2.5.22)$$

Sustituyendo 2.5.22 en 2.5.21:

$$v_3 = 0 \Rightarrow \frac{V_3}{V_2} = 0 \quad (2.5.23)$$

Ganancia de Corriente entrando por Colector y Saliendo por Emisor.

La ganancia correspondiente es:

$$Ai_{i_2i_3} = \frac{i_3}{i_2}$$

$i_3 = -(i_b + h_{fe}i_b) = 0$, esta corriente es cero por ser cero la corriente de base y además la corriente del colector es cero, ya que la fuente dependiente es función de la corriente de base, por lo tanto, la ganancia de corriente es: $Ai_{i_2i_3} = \frac{i_3}{i_2} = 0$

6) Ganancia de Tensión entrando por V_2 y saliendo por v_1 (Base).

Entrando por Colector y Saliendo por Base.

La ganancia correspondiente es:

$$Av_{V_2v_1} = \frac{v_1}{V_2} \Big|_{V_1 = V_3 = 0}$$

Sustituyendo el equivalente Thévenin en el circuito externo del transistor para obtener el Amplificador Completamente Cargado se tiene:

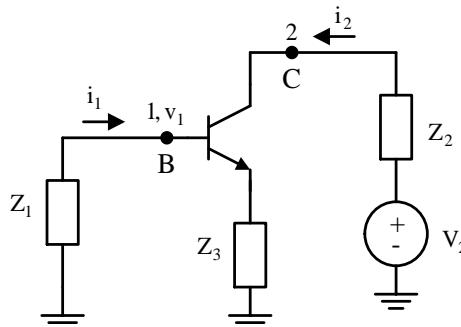


FIGURA 2.5.23. Amplificador Completamente Cargado caso 6).

Sustituyendo el circuito equivalente del transistor:

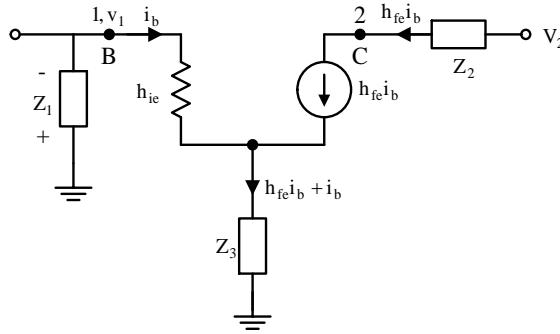


FIGURA 2.5.24. Amplificador Completamente Cargado con el circuito equivalente del transistor para el caso 6).

Planteando las ecuaciones circuitales:

$$v_1 = -i_b Z_1 \quad (2.5.24)$$

$$(h_{fe} i_b + i_b) Z_3 + i_b h_{ie} + i_b Z_1 = 0 \Rightarrow i_b = \frac{0}{Z_1 + h_{ie} + (h_{fe} + 1) Z_3} \quad (2.5.25)$$

Sustituyendo 2.5.22 en 2.5.21:

$$v_1 = 0 \Rightarrow \frac{v_1}{V_2} = 0 \quad (2.5.26)$$

Ganancia de Corriente entrando por Colector y Saliendo por Base.

La ganancia correspondiente es:

$$A_{i_2 i_1} = \frac{i_1}{i_2}$$

$i_1 = i_b = 0$, la corriente de base es cero y la corriente del colector es cero, ya que la fuente dependiente es función de la corriente de base, por lo tanto, la ganancia de corriente es: $A_{i_2 i_1} = \frac{i_1}{i_2} = 0$

Impedancia de Entrada en el Terminal de la Base (Z_{11})

El circuito del Amplificador Completamente Cargado es:

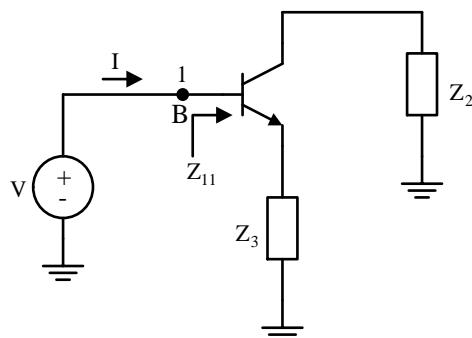


FIGURA. 2.5.25. Circuito Amplificador Completamente Cargado para determinar la impedancia Z_{11}

Sustituyendo el circuito equivalente del transistor:

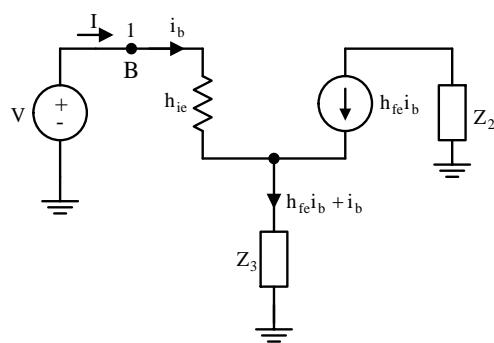


FIGURA 2.5.26. Amplificador Completamente Cargado con el circuito equivalente para determinar la impedancia Z_{11} .

La impedancia Z_{11} es:

$$Z_{11} = \frac{V}{I}$$

La corriente I es:

$$I = i_b$$

La tensión V es:

$$V = i_b h_{ie} + (h_{fe} i_b + i_b) Z_3$$

Por lo tanto, la impedancia es:

$$Z_{11} = \frac{i_b h_{ie} + (h_{fe} i_b + i_b) Z_3}{i_b} = h_{ie} + (h_{fe} + 1) Z_3$$

Impedancia de Entrada en el Terminal del Colector (Z_{22})

El circuito del Amplificador Completamente Cargado es:

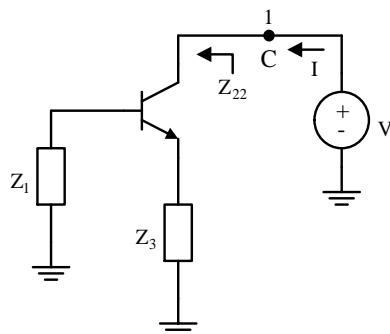


FIGURA. 2.5.27. Circuito Amplificador Completamente Cargado para determinar la impedancia Z_{22}

Sustituyendo el circuito equivalente del transistor:

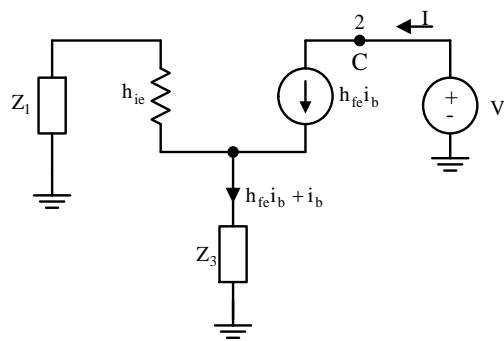


FIGURA 2.5.28. Amplificador Completamente Cargado con el circuito equivalente para determinar la impedancia Z_{22} .

La impedancia Z_{22} es:

$$Z_{22} = \frac{V}{I}$$

La corriente I es:

$$I = h_{fe}i_b = 0$$

Como la corriente de base es igual a cero por la fuente dependiente no circula corriente, por lo tanto, el equivalente de la fuente es un abierto y la impedancia Z_{22} es infinita.

$$Z_{22} = \infty$$

Impedancia de Entrada en el Terminal del Emisor (Z_{33})

El circuito del Amplificador Completamente Cargado es:

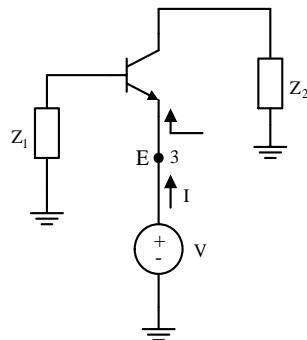


FIGURA. 2.5.29. Circuito Amplificador Completamente Cargado para determinar la impedancia Z_{33}

Sustituyendo el circuito equivalente del transistor:

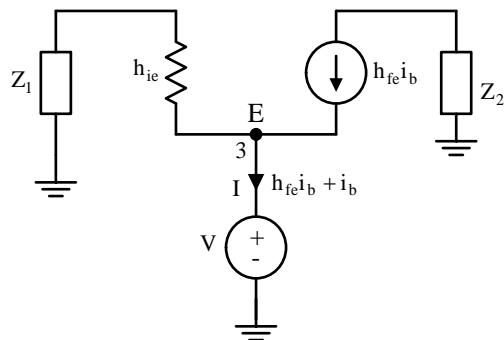


FIGURA 2.5.30. Amplificador Completamente Cargado con el circuito equivalente para determinar la impedancia Z_{33} .

La impedancia Z_{33} es:

$$Z_{33} = \frac{V}{I}$$

La corriente I es:

$$I = -(h_{fe}i_b + i_b)$$

La tensión V es:

$$V = -i_b Z_l - i_b h_{ie}$$

Por lo tanto, la impedancia es:

$$Z_{33} = \frac{-i_b Z_l - i_b h_{ie}}{-(h_{fe}i_b + i_b)} = \frac{Z_l + h_{ie}}{h_{fe} + 1}$$

En el caso de tomar en cuenta el modelo completo del transistor, las relaciones de ganancias de tensión, ganancias de corriente e impedancia se indican a continuación:

Entrando por Base y Saliendo por Colector.

Ganancia de Tensión:

$$Av_{v_1 v_2} = \frac{v_2}{V_1} = -\frac{(h_{fe} - h_{oe}Z_3)Z_2}{(h_{ie} + Z_1)(1 + h_{oe}Z_2) - h_{fe}h_{re}Z_2 + [(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_l + Z_2)]Z_3}$$

Ganancia de Corriente:

$$Ai_{i_1 i_2} = \frac{i_2}{i_1} = \frac{h_{fe} - h_{oe}Z_3}{1 + h_{oe}(Z_2 + Z_3)}$$

Entrando por Base y Saliendo por Emisor.

Ganancia de Tensión:

$$Av_{v_1 v_3} = \frac{v_3}{V_1} = \frac{(1 + h_{fe} + h_{oe}Z_2)Z_3}{(h_{ie} + Z_1)(1 + h_{oe}Z_2) - h_{fe}h_{re}Z_2 + [(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)]Z_3}$$

Ganancia de Corriente:

$$Ai_{i_1 i_3} = \frac{i_3}{i_1} = -\frac{1 + h_{fe} + h_{oe}Z_3}{1 + h_{oe}(Z_2 + Z_3)}$$

Entrando por Emisor y Saliendo por Colector.

Ganancia de Tensión:

$$Av_{v_3 v_2} = \frac{v_2}{V_3} = \frac{[h_{oe}(h_{ie} + Z_1) - h_{fe}(h_{re} - 1)]Z_2}{(h_{ie} + Z_1)(1 + h_{oe}Z_2) - h_{fe}h_{re}Z_2 + [(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)]Z_3}$$

Ganancia de Corriente:

$$Ai_{i_3 i_2} = \frac{i_2}{i_3} = \frac{h_{fe}(h_{re} - 1) - h_{oe}(h_{ie} + Z_1)}{(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)}$$

Entrando por Emisor y Saliendo por Base.

Ganancia de Tensión:

$$Av_{v_3 v_1} = \frac{v_1}{V_3} = \frac{(1 + h_{oe}Z_2 - h_{re})Z_1}{(h_{ie} + Z_1)(1 + h_{oe}Z_2) - h_{fe}h_{re}Z_2 + [(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)]Z_3}$$

Ganancia de Corriente:

$$Ai_{i_3i_1} = \frac{i_1}{i_3} = \frac{h_{re} - 1 - h_{oe}Z_2}{(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)}$$

Entrando por Colector y Saliendo por Emisor.**Ganancia de Tensión:**

$$Av_{v_2v_3} = \frac{v_3}{V_2} = \frac{[h_{oe}(h_{ie} + Z_1) - h_{re}(1 + h_{fe})]Z_3}{(h_{ie} + Z_1)(1 + h_{oe}Z_2) - h_{fe}h_{re}Z_2 + [(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)]Z_3}$$

Ganancia de Corriente:

$$Ai_{i_2i_3} = \frac{i_3}{i_2} = \frac{h_{re}(1 + h_{fe}) - h_{oe}(h_{ie} + Z_1)}{h_{oe}(h_{ie} + Z_1 + Z_3) - h_{fe}h_{re}}$$

Entrando por Colector y Saliendo por Base.**Ganancia de Tensión:**

$$Av_{v_2v_1} = \frac{v_1}{V_2} = \frac{(h_{re} - h_{oe}Z_3)Z_1}{(h_{ie} + Z_1)(1 + h_{oe}Z_2) - h_{fe}h_{re}Z_2 + [(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)]Z_3}$$

Ganancia de Corriente:

$$Ai_{i_2i_1} = \frac{i_1}{i_2} = -\frac{h_{re} + h_{oe}Z_3}{h_{oe}(h_{ie} + Z_1 + Z_3) - h_{fe}h_{re}}$$

Impedancia de Entrada en el Terminal de la Base (Z_{11})

$$Z_{11} = h_{ie} + \frac{[(1 + h_{fe})(1 - h_{re}) + h_{oe}Z_2]Z_3 - h_{fe}h_{re}Z_2}{1 + h_{oe}(Z_2 + Z_3)}$$

Impedancia de Entrada en el Terminal del Colector (Z_{22})

$$Z_{22} = \frac{h_{ie} + Z_1 + [(1 + h_{fe})(1 - h_{re}) + h_{oe}(h_{ie} + Z_1)]Z_3}{h_{oe}(h_{ie} + Z_1 + Z_3) - h_{fe}h_{re}}$$

Impedancia de Entrada en el Terminal del Emisor (Z_{33})

$$Z_{33} = \frac{(h_{ie} + Z_1)(1 + h_{oe}Z_2) - h_{fe}h_{re}Z_2}{(1 + h_{fe})(1 + h_{re}) + h_{oe}(h_{ie} + Z_1 + Z_2)}$$

2.5.1 Modelo híbrido- π del Transistor BJT

Otro modelo de dos puertos que se dispone en el estudio de circuitos de transistores es el modelo híbrido- π , donde su circuito equivalente se deduce de la composición interna del dispositivo. Este modelo es importante cuando el transistor se utiliza en alta frecuencia, ya que incluye los efectos de los parámetros

que se vuelven significativos en alta frecuencia. En la Figura 2.5.1.1 está representado el circuito equivalente híbrido- π del transistor a baja frecuencia y a pequeña señal conectado en emisor común.

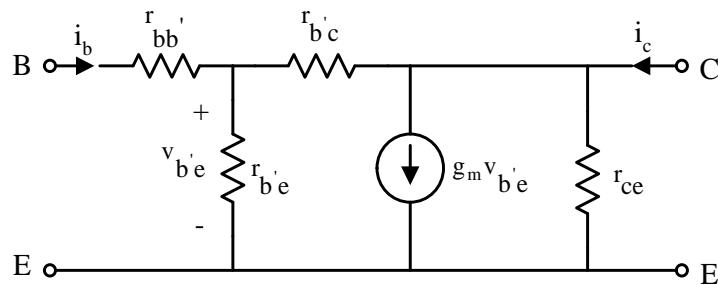


FIGURA 2.5.1.1. Circuito equivalente híbrido- π del transistor a baja frecuencia y a pequeña señal en emisor común.

La resistencia $r_{bb'}$ representa la resistencia incremental del diodo base-emisor a la corriente en reposo I_B , es decir, la resistencia de la unión emisor-base polarizada en directo. Corrientemente $r_{bb'}$ tiene valores comprendidos entre unos pocos centenares y varios millares de ohmios. La resistencia incremental r_{bc} tiene en cuenta la realimentación (modulación del ancho de base) entre la entrada y la salida, debida al efecto Early, por su alto valor (varios de megaohmios) muchas veces en los cálculos se desprecia. El acoplamiento entre uniones se representa en el modelo por la fuente de corriente controlada por tensión $g_m v_{be}$, y es proporcional a la corriente de entrada i_b . La resistencia r_{ce} también es consecuencia del efecto Early y su valor está comprendido típicamente entre unas decenas y unas centenas de kilohmios. La resistencia $r_{bb'}$ es la resistencia de dispersión de la base y tiene en cuenta la caída de tensión en el recorrido entre el contacto de la base y la región activa de la base (entre b y e) bajo el emisor; esta resistencia decrece al aumentar los niveles de corriente, estando sus valores típicos entre 40 y 400Ω .

Los parámetros del modelo híbrido e híbrido- π están relacionados entre sí de la siguiente manera:

- 1) La corriente de salida del circuito con la salida en corto circuito es $g_m v_{be}$, en un caso y $h_{fe} i_b$ en el otro. Como h_{fe} es la ganancia de corriente en cortocircuito, entonces:

$$g_m v_{be}' = h_{fe} i_b$$

si se toma $r_{bc} \rightarrow \infty$ $v_{be}' = i_b r_{be}$ y $g_m i_b r_{be}' = h_{fe} i_b$, por lo tanto:

$$h_{fe} = g_m r_{be}'$$

de donde:

$$\frac{r_{be}'}{r_{be}} = \frac{h_{fe}}{g_m} \quad (2.5.1.1)$$

$$V_{be}'$$

2) Con la entrada abierta, $h_{re} = \frac{r_{be}'}{V_{ce}}$ es la ganancia inversa de tensión. A la vez:

$$\frac{V_{be}'}{V_{ce}} = \frac{r_{be}'}{r_{be} + r_{bc}} \Rightarrow r_{bc} = \frac{r_{be}'}{h_{re}} - r_{be} \quad (2.5.1.2)$$

se nota que es un valor muy grande dado que h_{re} es siempre muy pequeño, donde se puede aproximar a la ecuación 2.5.1.2 en:

$$\frac{r_{be}'}{r_{bc}} \approx \frac{r_{be}'}{h_{re}} \quad (2.5.1.3)$$

3) La impedancia de entrada con la salida en corto circuito ($V_{ce} = 0$)

$$h_{ie} = r_{bb} + r_{be} \Rightarrow r_{bb} = h_{ie} - r_{be} \quad (2.5.1.4)$$

4) Con la entrada en circuito abierto se determina h_{oe} (la admitancia de salida):

$$\begin{aligned} i_c &= \frac{V_{ce}}{r_{ce}} + \frac{V_{ce}}{r_{be} + r_{bc}} + g_m v_{be}' \\ i_c &= \frac{V_{ce}}{r_{ce}} + \frac{V_{ce}}{r_{be} + r_{bc}} + g_m V_{ce} \frac{\frac{r_{be}'}{r_{be}}}{r_{be} + r_{bc}} \\ i_c &= V_{ce} \left[\frac{1}{r_{ce}} + \frac{1}{r_{be} + r_{bc}} + g_m \frac{\frac{r_{be}'}{r_{be}}}{r_{be} + r_{bc}} \right] \end{aligned}$$

de donde:

$$h_{oe} = \frac{i_c}{V_{ce}} = \frac{1}{r_{ce}} + \frac{g_m r_{be}'}{r_{be} + r_{bc}} + 1$$

sustituyendo $h_{fe} = g_m r_{be}$, y despejando $1/r_{ce}$ queda:

$$\frac{1}{r_{ce}} = g_{ce} = h_{oe} - \frac{h_{fe} + 1}{r_{be} + r_{bc}} \quad (2.5.1.5)$$

Normalmente se desprecia h_{oe} y h_{re} en el modelo de los parámetros híbridos y así mismo se desprecia g_{ce} y g_{bc} en el modelo híbrido- π . Por consiguiente, el modelo simplificado se ve en la Figura 2.5.1.2.

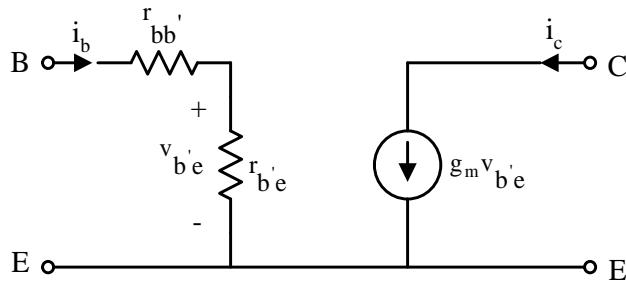


FIGURA 2.5.1.2. Modelo simplificado híbrido- π .

2.6 Bibliografía

BOYLESTAD R. & NASHELSKY L., "Electrónica Teoría de Circuitos", Prentice-Hall Hispanoamericana, S.A., Cuarta Edición.

CHIRLIAN PAUL M., "Análisis y Diseño de Circuitos Electrónicos", McGraw-Hill, 1967.

CUTLER PH., "Análisis de Circuitos con Semiconductores", McGraw-Hill, 1967.

GRAY PAUL R. & MEYER ROBERT G., "Análisis y Diseño de Circuitos Integrados Analógicos", Prentice-Hall Hispanoamericana, S.A., Tercera Edición.

HORENSTEIN MARK N., "Microelectrónica: Circuitos y Dispositivos", Prentice-Hall Hispanoamericana, S.A., Segunda Edición.

MARTINI B. JUAN J., "Transistor Completamente Cargado". Publicación Interna: Escuela de Ingeniería Eléctrica, Facultad de Ingeniería, UCV, 1963.

MALIK NORBERT R., "Circuitos Electrónicos. Análisis, Diseño y Simulación", Prentice-Hall, 1998.

MILLMAN J. & HALKIAS CH. C., "Dispositivos y Circuitos Electrónicos", Ediciones Anaya, S.A., 1971.

MILLMAN J. & HALKIAS CH. C., "Electrónica Integrada. Circuitos y Sistemas, Analógicos y Digitales", Editorial Hispano Europea, S.A. Cuarta Edición.

MILLMAN J. & GRABEL A., "Microelectrónica", Editorial Hispano Europea, S.A. Sexta Edición.

RASHID MUHAMMAD H., "Circuitos Microelectrónicos análisis y diseño", International Thomson Editores, 2000.

SAVANT C. J. Jr., RODEN M. S. & CARPENTER G. L., "Diseño Electrónico. Circuito y Sistemas". Addison-Wesley Iberoamericana. Segunda Edición (Primera en español).

SEDRA A. & SMITH K. C., "Dispositivos Electrónicos y Amplificación de Señales", McGraw-Hill, 1991.

SCHILLING D. L. & BELOVE CH., "Circuitos Electrónicos Discretos e Integrados", Marcombo Boixareu Editores, Segunda Edición.

SEARLE C. L., BOOTHROYD A. R., ANGELO Jr. E. J., GRAY P. E. & PEDERSON D. O., "Propiedades de Circuitos Elementales de los Transistores", SEEC Tomo 3, Editorial Reverté, S.A., 1971.

2.7 Preguntas y Problemas Propuestos

2.7.1 ¿Cuáles son los tipos de BJT?

2.7.2 ¿Cuáles es la representación esquemática de los diferentes BJT?

2.7.3 ¿Cómo se denominan los terminales de un transistor BJT?

2.7.4 ¿Diga una estructura real típica de un transistor BJT?

2.7.5 ¿Por qué en un transistor BJT planar la superficie ocupada por el emisor es menor que la del colector?

2.7.6 ¿Por qué se coloca una pequeña región n^+ en el colector de un transistor BJT planar?. Explique completamente su respuesta.

2.7.7 Dibujar el símbolo circuital del transistor *npn* y *pnp* indicando el sentido de referencia de las corrientes y las polaridades de referencia para las tensiones.

2.7.8 Indique los modos de operación del transistor BJT y sus diferentes polarizaciones de las uniones.

2.7.9 Las mediciones de tres transistores *pnp* en un circuito en particular proporcionan las tensiones siguientes:

	Transistor 1	Transistor 2	Transistor 3
Emisor	5.3	7.3	4.9
Base	4.6	7.1	4.2
Colector	3.9	2.1	4.7

Indique el modo en el que cada uno está operando.

2.7.10 ¿Por qué se utiliza el análisis gráfico de los circuitos con transistores?

2.7.11 ¿Es recomendable el uso del análisis gráfico de los circuitos con transistores a pequeña señal? ¿Qué inconveniente se presenta?

2.7.12 ¿Por qué se utiliza el criterio de la Máxima Excursión Simétrica para ubicar el punto de operación Q? ¿La Máxima Excursión Simétrica es una condición de diseño o análisis?

2.7.13 ¿Siempre es necesaria y deseable la ubicación del punto de operación bajo el criterio de la Máxima Excursión Simétrica? Justifique su respuesta.

2.7.14 ¿Cuáles son los modelos en corrientes continua del transistor BJT?

2.7.15 ¿Diga los pasos para analizar los circuitos con transistores BJT?

2.7.16 De que maneras se puede deducir el circuito equivalente del transistor BJT?

2.7.17 ¿Qué teoría se aplica para obtener el comportamiento en los terminales de un transistor?

2.7.18 ¿Cuáles es el circuito equivalente del transistor BJT a pequeña señal con parámetros híbridos?

2.7.19 ¿Cuáles es la definición de cada uno de los parámetros híbridos?

2.7.20 Explique gráficamente los parámetros híbridos según su definición.

2.7.21 Diga y explique brevemente un método para el análisis en pequeña señal con parámetros híbridos.

2.7.22 ¿Cuáles es la diferencia entre el parámetro h_{fe} y el β ?

2.7.23 ¿Cuáles el circuito equivalente simplificado del transistor BJT a pequeña señal con parámetros híbridos?

2.7.24 ¿Cuáles el circuito equivalente híbrido- π del transistor BJT a pequeña señal y de donde se deduce?

2.7.25 Determinar el punto de operación del circuito de la Figura 2.7.25.1. Las características del transistor se dan en la Figura 2.7.25.2.

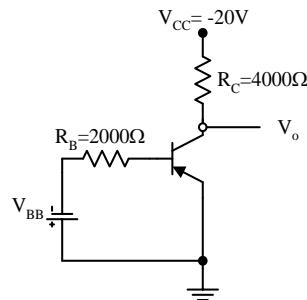


FIGURA 2.7.25.1. Circuito del problema 2.7.25.

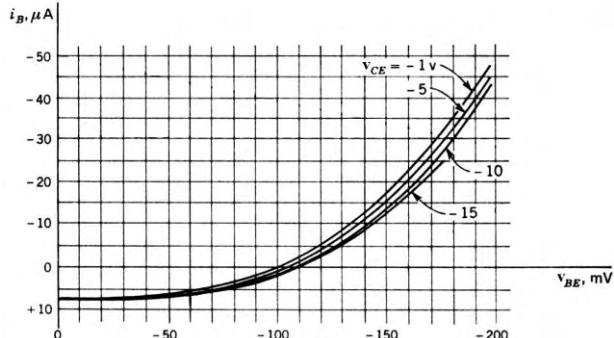
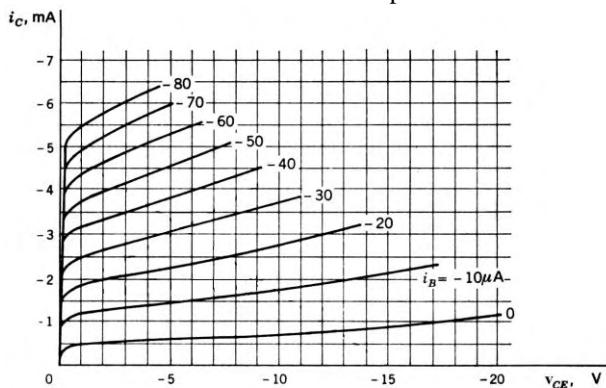


FIGURA 2.7.25.2. Características del transistor para el problema 2.7.25.

2.7.26 El transistor cuyas características se dan en la Figura 2.7.26.1 trabaja con el circuito de la Figura 2.7.26.2. Determinar el punto de operación Q.

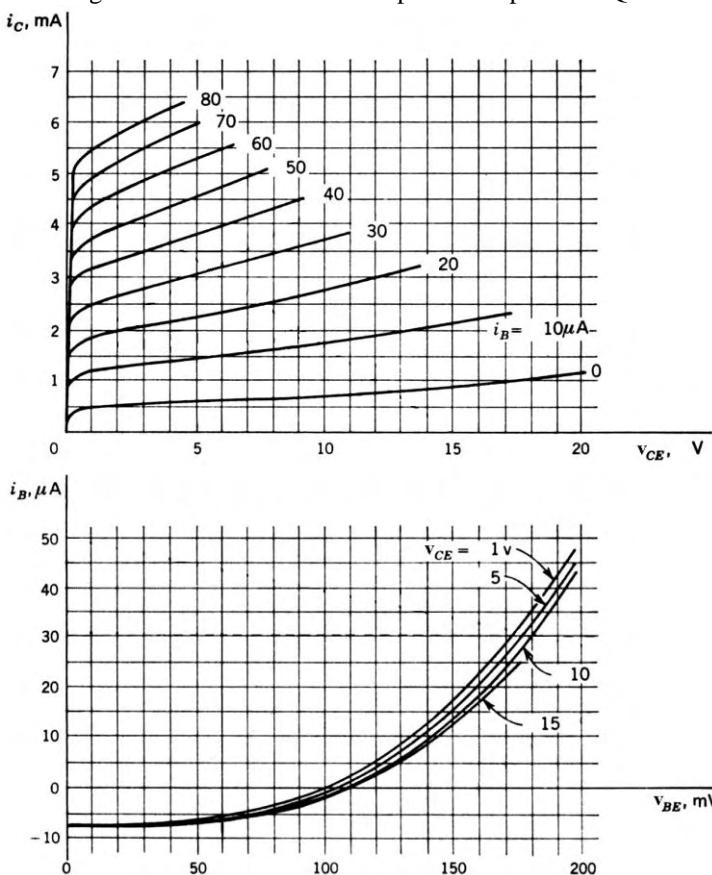


FIGURA 2.7.26.1. Características del transistor para el problema 2.7.26.

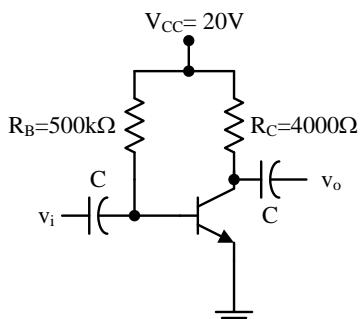


FIGURA 2.7.26.2. Circuito del problema 2.7.26.

2.7.27 El transistor de la Figura 2.7.27.1 tiene las características dadas por la Figura 2.7.27.2. Sabiendo que $I_E = 15\text{mA}$ hallar: a) I_C y V_{CB} , b) V_{EB} y V_L y c) Si I_E varía en $\Delta I_E = 10\text{mA}$ simétricamente en torno al punto de operación calculado en a) siendo V_{CB} constante, determinar el correspondiente cambio de I_C .

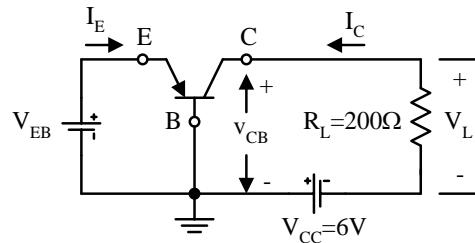


FIGURA 2.7.27.1. Circuito del problema 2.7.27.

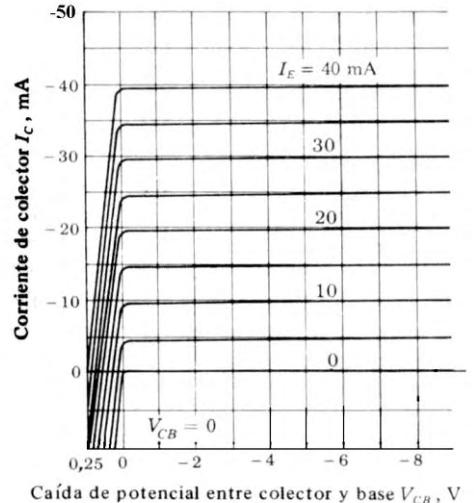
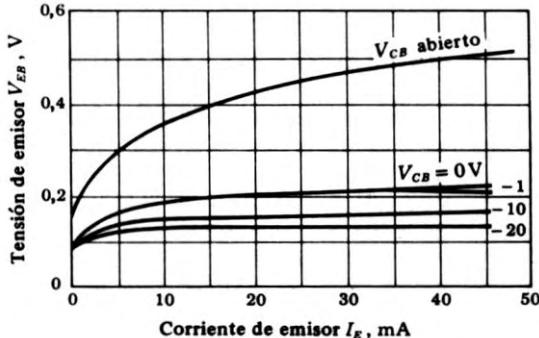
Caída de potencial entre colector y base V_{CB} , V

FIGURA 2.7.27.2. Características del transistor para el problema 2.7.27.

2.7.28 Dado el transistor con las características que se indican en la Figura 2.7.28.1. Determinar el punto Q para el circuito de la Figura 2.7.28.2.

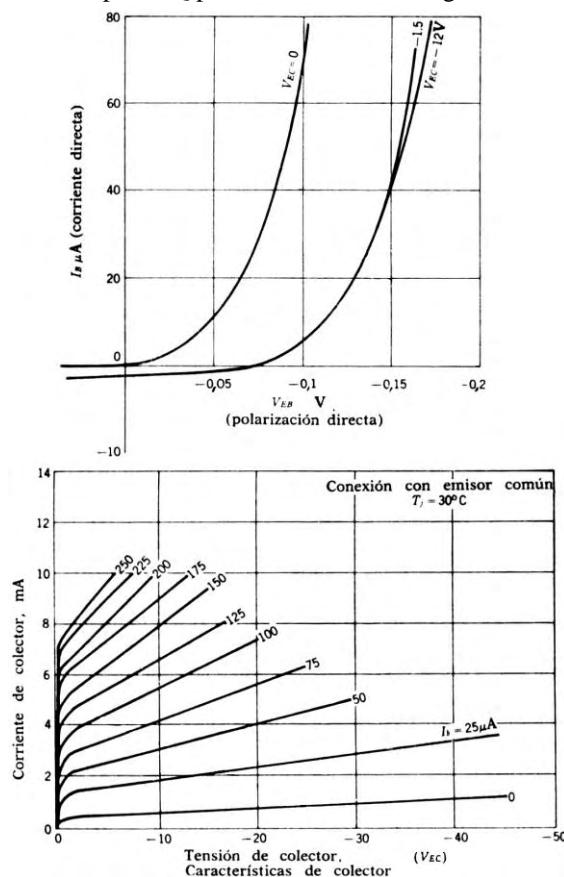


FIGURA 2.7.28.1. Características del transistor para el problema 2.7.28.

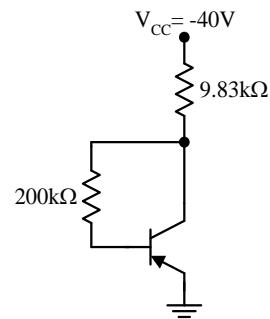


FIGURA 2.7.28.2. Circuito del problema 2.7.28.

2.7.29 Diseñar el amplificador de la Figura 2.7.29.1 para un punto de operación $V_{CE}=10V$ e $I_C=1mA$. $C \rightarrow \infty$, $V_{BE}=0.6V$ y $\beta=260$.

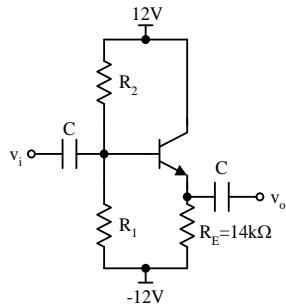


FIGURA 2.7.29.1. Amplificador del problema 2.7.29.

2.7.30 Para el circuito de la Figura 2.7.30.1 hallar: Punto estático de cada transistor V_{CEQ} e I_{CQ} . $Q1=Q2=Q3=\{\beta \rightarrow \infty; V_{BE} = 0.63V\}$.

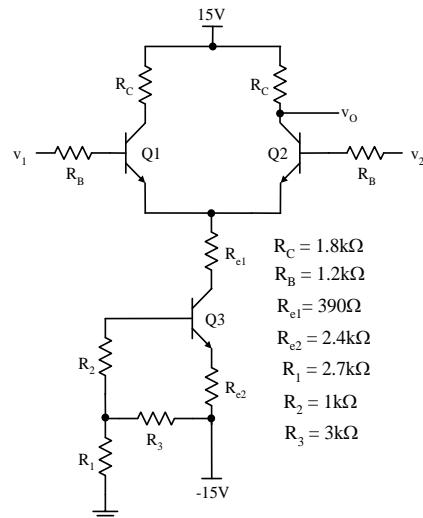


FIGURA 2.7.30.1. Circuito del problema 2.7.30.

2.7.31 Hallar en el circuito de la Figura 2.7.31.1 el valor de la corriente (I), la tensión de salida V_o y el valor de la resistencia R para que el circuito tenga la corriente anterior (I). $Q1=Q2=Q3=\{|V_{BE}| = 0.7V; \beta \rightarrow \infty\}$. $V_z = 7.5V$ $I_z = 30mA$.

2.7.32 Hallar los puntos estáticos de cada transistor (V_{CEQ} e I_{CQ}), para los circuitos de la Figura 2.7.32.1a y la Figura 2.7.32.1b respectivamente. $Q1=Q2=Q3=\{\beta \rightarrow \infty; V_{BE} = 0.63V\}, C \rightarrow \infty$.

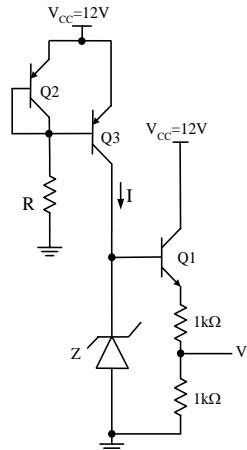


FIGURA 2.7.31.1. Circuito del problema 2.7.31.

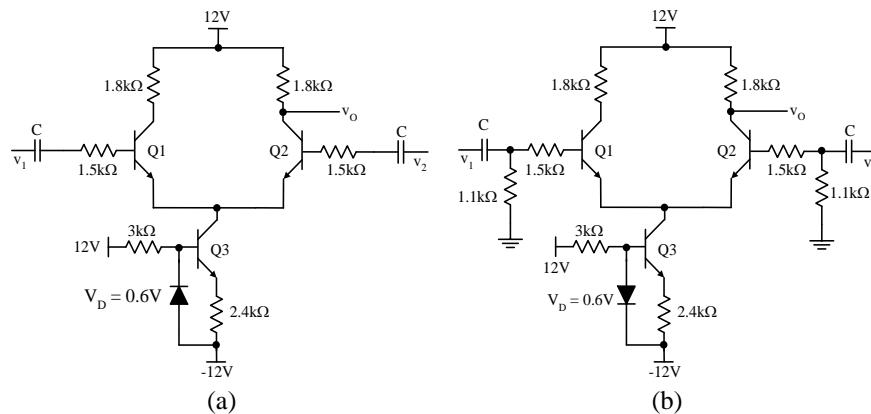


FIGURA 2.7.32.1. Circuitos del problema 2.7.32.

2.7.33 Para el circuito de la Figura 2.7.33.1 determinar el valor de R_1 , R_2 , R_3 y R_C . Sabiendo que $V_{CE1}=V_{CE2}=V_{CE3}=5V$, $I_{C1}=I_{C2}=1mA$, $R_E=4.5K$, $I_z=40mA$, $C\rightarrow\infty$ $Q1=Q2:\{\beta=260; V_{BE}=0.6V\}$ $Q3:\{\beta\rightarrow\infty; V_{BE}=0.6V\}$.

2.7.34 En el circuito de la Figura 2.7.34.1 (a) hallar V_{BB} para la máxima excursión simétrica y (b) Repetir la parte (a) suponiendo que el transistor se satura en $V_{CE,SAT}=2V$; $\beta=100$; $V_{BE}=0.7V$.

2.7.35 ¿Cuáles es la máxima excursión de tensión para el amplificador de la Figura 2.3.3.3?, donde $V_{CC}=15V$, $R_1=8k\Omega$, $R_2=2k\Omega$, $R_E=1k\Omega$, $R_L=1k\Omega$, $V_{BE}=0.7V$ y $\beta=80$.

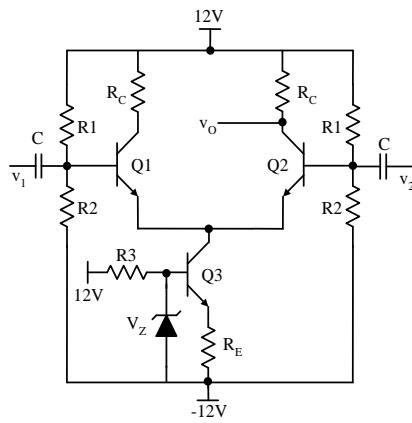


FIGURA 2.7.33.1. Circuito del problema 2.7.33.

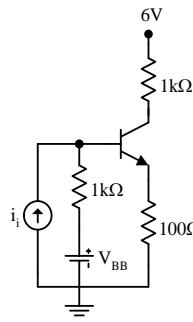


FIGURA 2.7.34.1. Circuito del problema 2.7.34.

2.7.36 En el problema 2.7.35, rediseñese el amplificador para la máxima excursión simétrica. ¿Cuáles son los nuevos valores para R_1 , R_2 y $V_{o(p-p)}$?

2.7.37 En el amplificador de potencia de la Figura 2.7.37.1 calcular la máxima excursión simétrica en la tensión de salida. Sabiendo que el arrollado del primario del transformador tiene una resistencia de 3Ω en DC y en AC $R_{\text{primario}} = a^2 * R_{\text{secundario}}$ donde $a=3$. $C \rightarrow \infty$, $V_{BE}=0.6V$ y $\beta=290$.

2.7.38 Calcular el punto de operación Q de un amplificador básico en configuración emisor común, Figura 2.3.2, sabiendo que el transistor es cualquier dispositivo indicado en las curvas 2.4.1.1.1 y 2.4.1.1.2. $R_1=10k\Omega$, $R_2=43k\Omega$, $R_C=820\Omega$, $R_E=180\Omega$, $V_{CC}=12V$ y $C \rightarrow \infty$.

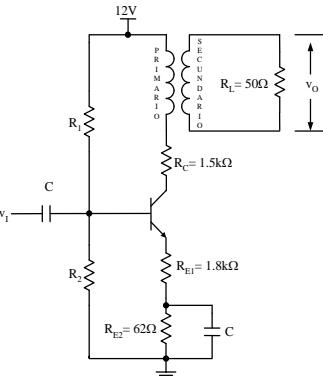


FIGURA 2.7.37.1. Amplificador de potencia del problema 2.7.37.

2.7.39 Diseñar el amplificador básico en configuración emisor común, Figura 2.3.2, para a) $I_C=6mA$ y b) $I_C=3mA$, sabiendo que el transistor es cualquier dispositivo indicado en las curvas 2.4.1.1.1 y 2.4.1.1.2. $R_C=820\Omega$, $R_E=180\Omega$, $V_{CC}=12V$ y $C \rightarrow \infty$.

2.7.40 En el amplificador de la Figura 2.7.40.1 calcular la ganancia de tensión a frecuencias medias. Los transistores empleados en el circuito poseen los parámetros que determinan la polarización ($V_i=0$) iguales y constantes: $\beta \rightarrow \infty$ y $V_{BE} = 0.65V$; en cambio, los incrementales dependen del punto de operación. Si la corriente de colector se expresa en mA los parámetros incrementales se pueden evaluar como: $h_{fe}=20I_C$ (I_C en mA); $h_{ie}=2.6/I_C$ (dado en k Ω); $h_{re}=h_{oe}=0$. $C \rightarrow \infty$. $R_1=2k\Omega$; $R_2=620\Omega$; $R_3=910\Omega$; $R_4=1k\Omega$; $R_5=150\Omega$ $V_{CC}=12V$.

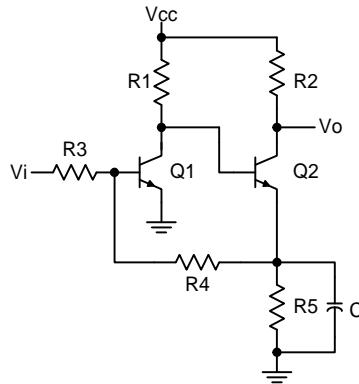


FIGURA 2.7.40.1. Amplificador del problema 2.7.40.

2.7.41 En el Amplificador de la Figura 2.7.41.1 calcular: Los puntos estáticos de cada transistor, Ganancia de tensión a frecuencias medias, Resistencia de entrada

y Resistencia de salida. $Q1=Q2:\{\beta=100; V_{BE}=0.6V; h_{fe}=200; h_{ie}=4.5k\Omega; h_{re}=h_{oe}=0\} C \rightarrow \infty$.

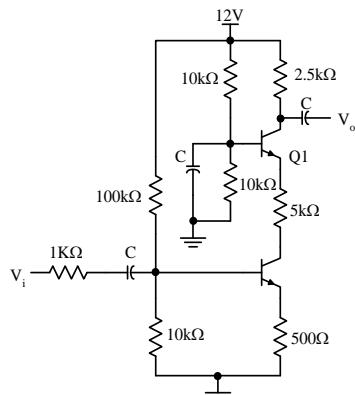


FIGURA 2.7.41.1. Amplificador del problema 2.7.41.

CAPÍTULO 3

TRANSISTOR DE EFECTO DE CAMPO (FET)

El transistor de efecto de campo (FET, Field-Effect Transistor) es un dispositivo semiconductor cuyo funcionamiento está basado en el control de la corriente mediante un campo eléctrico, que a su vez se establece mediante una tensión aplicada entre los terminales del dispositivo. El campo eléctrico controla el flujo de los portadores (o flujo de corriente) en un canal de conducción y depende sólo de un tipo de portador: el portador mayoritario (electrones o huecos), por esta razón, también se le llama al FET transistor unipolar. Así, el FET es una fuente de corriente controlada por tensión y tiene aplicaciones en los circuitos digitales y analógicos como interruptor o conmutador y como amplificador respectivamente.

El transistor de efecto de campo fue estudiado por primera vez como un dispositivo de estado sólido en 1952 por W. Shockley, pero, debido a sus dificultades de fabricación fue olvidado durante años, luego gracias a los progresos de las técnicas de fabricación, ha sido posible fabricar transistores FET con características eléctricas que les hacen particularmente interesantes en ciertas aplicaciones circuitales. Hay dos tipos de transistores de efecto de campo: el transistor de efecto de campo de unión (JFET, Junction Field-Effect Transistor) y el transistor de efecto de campo metal-oxido-semiconductor (MOSFET, metal-oxide-semiconductor field-effect transistor), este último conocido también como transistor de efecto de campo de puerta aislada (IGFET, Insulated-Gate Field-Effect Transistor).

Los JFET pueden combinarse con los transistores bipolares para obtener circuitos lineales de alto rendimiento (se llaman circuitos BIFET). La estructura de un JFET construido en arseniuro de galio con una unión de puerta metal-semiconductor se conoce como el MESFET, un dispositivo adecuado para usarse en circuitos amplificadores y lógicos en la frecuencia de los gigahertz.

Los FET tienen la particularidad de ser de fabricación más simple y de ocupar menos espacio en un circuito integrado que los BJT. La densidad de componentes resultante puede ser extraordinariamente alta, superando frecuentemente los 100000 MOSFET en un solo circuito integrado. Otra ventajosa cualidad es la de que los dispositivos MOS se pueden conectar como resistencias y como condensadores. Esto posibilita diseñar sistemas formados exclusivamente de MOSFET sin ningún otro componente. Aprovechando esta cualidad, el MOSFET es el dispositivo dominante en los sistemas integrados a muy grande escala (VLSI por sus siglas en inglés de “Very Large Scale Integration”) para microprocesadores e integrados de memoria. Las ventajas del FET y ciertas comparaciones generales entre los transistores FET y BJT son:

- 1) El FET es más pequeño que el BJT; comparado con el transistor BJT, particularmente el MOSFET es tan pequeño que sólo ocupa del 20% al 30%

de la superficie de un circuito integrado que ocupa un BJT típico. Los FET pueden ser implantados muy densamente sobre una pastilla de circuito integrado, por lo que son ampliamente utilizados en la integración a gran escala.

- 2) Los FET se pueden utilizar como resistencias en circuitos integrados; ya que en una de sus zonas de funcionamiento actúa como una resistencia controlada por tensión y ocupan una superficie mucho menor sobre una pastilla de circuito integrado que los resistores de circuitos integrados correspondiente.
- 3) El FET tiene una resistencia de entrada extremadamente alta con un valor típico de casi $100M\Omega$ (la resistencia de entrada típica del BJT es de $2k\Omega$). La alta impedancia de entrada de los FET permite almacenar cargas el tiempo suficiente para ser empleado como elemento de almacenamiento.
- 4) Los FET tienen la capacidad de disipar una potencia elevada y conmutar corrientes intensas en varios nanosegundos permitiéndolo usar como conmutador de alta potencia y alta frecuencia.
- 5) El FET constituye un excelente interruptor o muestreador de señal, ya que, entre los terminales que se utilicen como interruptor presenta una caída de tensión pequeña, en el orden de las decenas de milivoltios.
- 6) El FET es relativamente inmune a la radiación, el BJT es sumamente sensible (beta es afectada).
- 7) Los FET generan un nivel de ruido menor que los BJT y en consecuencia son más apropiados para etapas de entrada en amplificadores con bajo nivel de señal, se emplean ampliamente en los receptores de FM de alta fidelidad.
- 8) El FET tiene un punto de operación Q que es independiente de la temperatura.
- 9) En los FET el flujo de corriente es debido solamente por los portadores mayoritarios, mientras que en el BJT la corriente es debida tanto a los portadores mayoritarios como a los minoritarios.

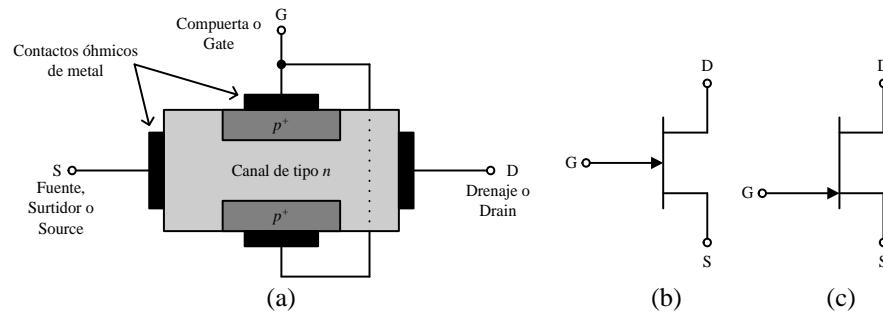
Dentro de las desventajas que presentan los FET para ser utilizados en algunas aplicaciones son:

- 1) Los FET exhiben una respuesta en frecuencia pobre debido a la alta capacitancia de entrada.
- 2) Los FET al manipularlos son susceptibles a dañarse por efecto de la electricidad estática.
- 3) El FET tiene menor transconductancia (g_m) que el BJT.

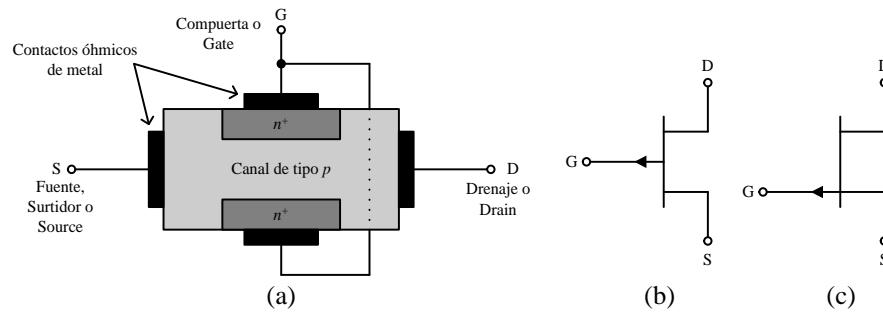
3.1 Introducción a la Teoría de Funcionamiento del JFET, Constitución Física. Curvas Características

Existen dos tipos de JFET: el de canal n y el de canal p . En la Figura 3.1.1a aparece el esquema de un JFET de canal n , que se construye empleando una barra de material tipo n dentro de la cual se difunden un par de regiones tipo p . La región n se llama el canal y se forma a partir de un material ligeramente impurificado (de baja conductividad) donde se colocan los contactos óhmicos de metal en cada extremo del canal, llamados fuente o surtidor (S, Source) y drenaje

o drenador (D, Drain). Las regiones de compuerta (G, Gate) se hacen con material tipo p^+ impurificado en exceso (de alta conductividad) y se unen eléctricamente por medio de contactos óhmicos de metal. El símbolo de un JFET de canal n se representa en la Figura 3.1.1b, donde la flecha apunta de la región de tipo p a la región de tipo n , o sea, en el sentido directo de la unión de compuerta a canal. Aunque los JFET son por lo general simétricos (esto es, el drenaje y la fuente son intercambiables), es conveniente en el diseño y en el análisis de los circuitos con JFET indicar cuál terminal es la fuente. Es por esta razón, que algunas bibliografías (por ejemplo, Dispositivos Electrónicos y Amplificación de Señales, A. SEDRA & K.C. SMITH) distinguen la fuente dibujando la línea de la compuerta más cercana al surtidor que al drenaje (ver Figura 3.1.1c).

FIGURA 3.1.1. Esquema y símbolo de un JFET de canal n .

Un JFET de canal p se elabora empleando una barra de material tipo p (que forma el canal) con regiones difundidas tipo n , como se muestra en la Figura 3.1.2a, además se observa que las regiones de compuerta (G) se hacen con material tipo n^+ y se unen eléctricamente por medio de contactos óhmicos de metal. El símbolo de un JFET de canal p aparece en la Figura 3.1.2b, la dirección de la flecha es opuesta a la dirección de la flecha de canal n . En la Figura 3.1.2c se encuentra otra simbología del JFET de canal p .

FIGURA 3.1.2. Esquema y símbolo de un JFET de canal p .

Los esquemas de las Figuras 3.1.1a y 3.1.2a permiten describir la actuación de los JFET y representan una vista lateral de la perspectiva detallada de un JFET que aparece en la Figura 3.1.3.

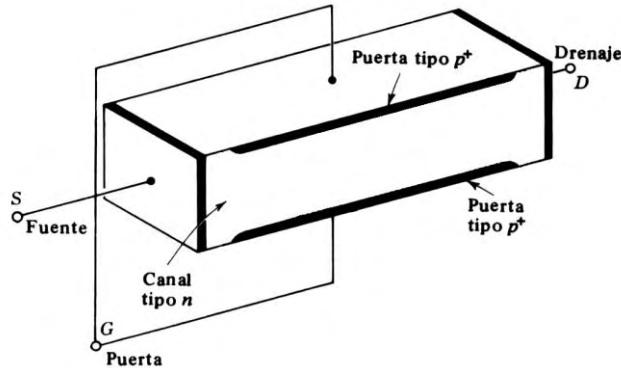


FIGURA 3.1.3. Vista detallada de un JFET.

La estructura de la Figura 3.1.3 no es práctica, ya que implica dificultades en la difusión de impurezas en ambos lados de la oblea del semiconductor. La Figura 3.1.4 corresponde a la sección recta de un JFET integrado planar de canal *n* y muestra la geometría del JFET cuya difusión se realiza en un solo lado. El sustrato es de tipo *p*, en el que se ha hecho crecer epitaxialmente un canal de tipo *n*. Seguidamente se difunde una puerta tipo *p* en el canal tipo *n*. La vista superior muestra cómo se hacen los contactos de aluminio con las regiones de fuente, drenaje y puerta.

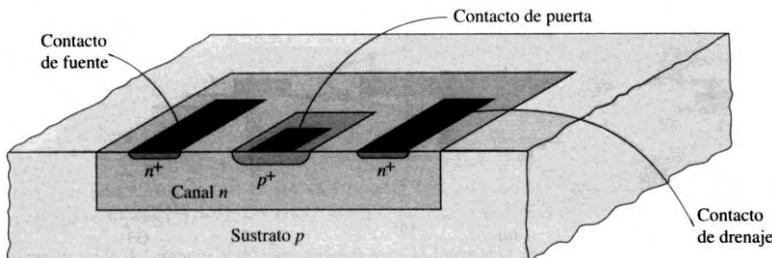


FIGURA 3.1.4. Estructura de un JFET integrado planar de canal *n*.

Seguidamente, se explicará el funcionamiento del dispositivo para un JFET de canal *n*, pero, éste estudio es igualmente aplicable al caso de un JFET de canal *p* donde hay que considerar las polaridades de las tensiones y el sentido de la corriente opuestos al de canal *n*. En la Figura 3.1.5 se encuentra el circuito externo para examinar la operación del JFET de canal *n*, la fuente de tensión V_{DD}

corresponde a la fuente de alimentación del dispositivo y la fuente de tensión V_{GG} es la fuente de polarización de la compuerta. La tensión V_{DD} proporciona una tensión drenaje a fuente (V_{DS}) que produce una corriente de drenaje (I_D o I_{DS}), desde el drenaje hacia la fuente, esta corriente de drenaje atraviesa el canal circundado por la compuerta tipo *p*. La tensión compuerta a fuente (V_{GS}) que es igual a $-V_{GG}$.

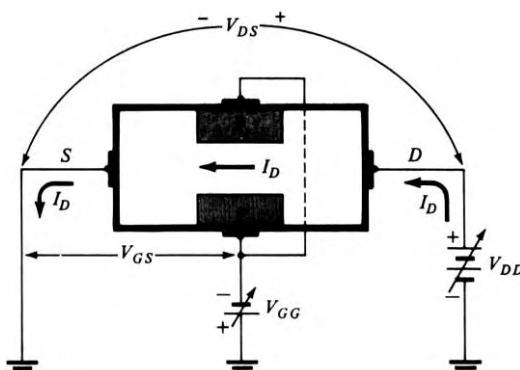


FIGURA 3.1.5. Circuito para la operación básica del JFET.

Para comenzar a entender el funcionamiento del JFET, se considera primero la tensión $V_{GS}=0$, con $V_{GG}=0$, y se aplica un pequeño potencial positivo al drenador. Puesto que hay una tensión positiva entre el drenador y el surtidor, los electrones fluirán desde el surtidor hasta el drenador (el flujo de corriente es del drenador al surtidor). Entre el surtidor (o drenador) y la puerla se tiene una unión *pn* que fluye una corriente despreciable por la polarización inversa existente con el potencial aplicado al drenador. La intensidad de la corriente que circula desde el drenador hasta el surtidor depende inicialmente de la diferencia de potencial drenador-surtidor V_{DS} y la resistencia del material *n* existente en el canal entre el drenador y el surtidor (r_{ds}). Esta resistencia es función del dopado (cantidad de impurezas) del material *n* y de la anchura, longitud y espesor del canal.

Cuando se aumenta el potencial del drenador-surtidor V_{DS} , aumenta la tensión del canal y, puesto que la puerla está a un potencial cero, el diodo *pn* formado por la unión puerla-canal es polarizado aún más inversamente. Veamos lo que sucede en el canal cuando esto ocurre. En la Figura 3.1.6 se muestra un diodo polarizado en sentido inverso. Inicialmente los huecos del material *p* fluyen hacia el terminal negativo de la batería y los electrones del material *n* fluyen hacia el terminal positivo de la misma. El resultado de ello es la formación de una región central de longitud l , que está carente o vacía de cargas libres (huecos y electrones). Como la región comprendida dentro de l ha sido empobrecida de cargas libres, se le llama región de empobrecimiento (también se conoce como región de agotamiento o región de deplexión). Cuando se aumenta la tensión

inversa, las cargas libres (huecos y electrones) se alejan en la unión y la longitud efectiva de separación l aumenta.

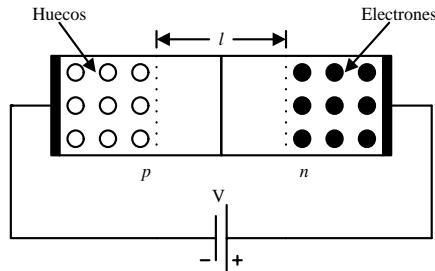


FIGURA 3.1.6. Diodo pn formado por la unión puerta-canal polarizado inversamente.

Esto es directamente aplicable al JFET, conforme la tensión V_{DD} aumenta, la tensión V_{DS} y la corriente I_D también aumenta, provocando que la unión pn formada por la puerta-canal se polarice más inversamente, e incrementando la región de deplexión como se observa en el área rayada de la Figura 3.1.7a. El aumento de la región de deplexión hace que se estreche el canal y el resultado es un aumento de su resistencia. Cuando la tensión V_{DS} llega a un valor dado, las regiones de deplexión a cada lado del canal llegan a unirse como se muestra en la Figura 3.1.7b; a esta tensión se le llama tensión de estricción o estrangulamiento (V_P o V_{GSOFF}), igualmente se le conoce como tensión de Pinch Off. En la Figura 3.1.7c la tensión V_{DS} es mayor que $|V_P|$. En esta región el área de empobrecimiento aumenta. Sin embargo, se ve que el potencial en el punto a se mantiene esencialmente igual a la tensión de estricción $|V_P|$. Así pues, la corriente I_{DS} se mantiene casi constante cuando V_{DS} aumenta por encima de $|V_P|$, esto es lo que se llama saturación en el JFET. Esta operación se describe en la curva característica $V_{GS}=0$ de la Figura 3.1.8. El valor de la corriente de drenaje con $V_{GS}=0$ es un parámetro importante que se emplea para especificar la operación del JFET y se denomina la corriente de drenaje de saturación (I_{DSS}).

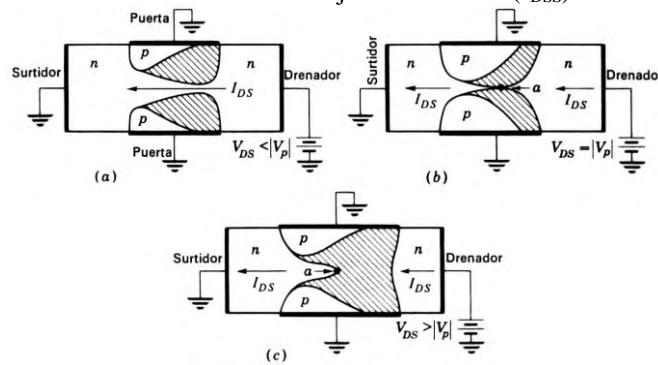
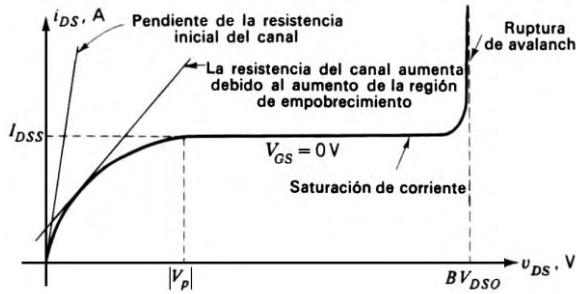


FIGURA 3.1.7. Representación esquemática del funcionamiento del JFET para $V_{GS}=0$. (a) $V_{DS} < |V_P|$; (b) $V_{DS} = |V_P|$; (c) $V_{DS} > |V_P|$

FIGURA 3.1.8. Característica de JFET con $V_{GS}=0$.

Como se puede ver en la Figura 3.1.8, la corriente de drenador i_{DS} aumenta rápidamente cuando v_{DS} aumenta hacia $|V_p|$, la corriente tiende a nivelarse en I_{DSS} y luego aumenta lentamente. Cuando v_{DS} es igual a la tensión de ruptura BV_{DS0} ocurre la ruptura de avalancha y la corriente aumenta de nuevo rápidamente.

Consideremos ahora una tensión fija drenador-surtidor V_{DS} y la variación de la tensión puerta-surtidor V_{GS} . Cuando la tensión V_{GS} se hace negativa, la unión pn se polariza más inversamente, aumentando la región de deplexión. Esto hace que disminuya la anchura del canal y aumente la resistencia de éste, ahora la corriente de drenador máxima será inferior. Cuando la tensión V_{GS} se hace positiva, la unión pn se polariza directamente, la región de deplexión disminuye hasta que, con grandes tensiones positivas de puerta, el canal se abre. En este caso, la corriente fluye desde la puerta hasta el surtidor (corriente en sentido directo de la unión pn) y será realmente muy pequeña, porque esta tensión de puerta está próxima a la tensión umbral V_γ para la unión del silicio. Si la tensión V_{GS} se aumenta por encima de la tensión umbral de la unión pn , es decir, se polariza más directamente la unión, se pierde efecto de estricción del canal y el JFET deja de funcionar según la característica mostrada en la Figura 3.1.8. Ordinariamente se hace funcionar al JFET de tipo n de modo que el potencial puerta-surtidor sea negativo o ligeramente positivo para evitar la corriente puerta-surtidor.

Curvas Características

La característica de drenaje de un JFET discreto típico de canal n se representa en la Figura 3.1.9, la cual da i_{DS} en función de v_{DS} con v_{GS} como parámetro. La tensión de estrangulamiento de este JFET en particular es de 5V cuando $v_{GS}=0$, y la corriente de drenador en este punto es de 10mA.

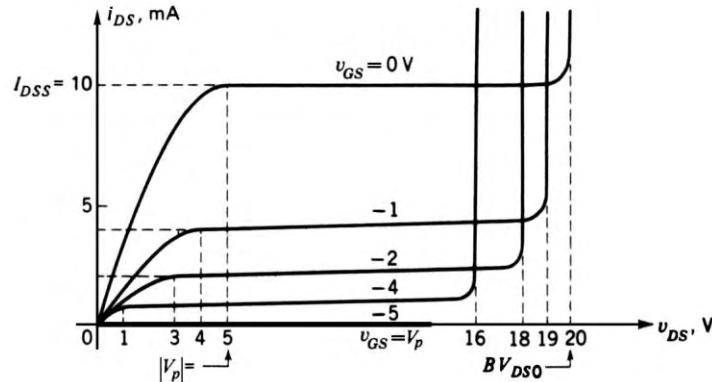


FIGURA 3.1.9. Característica de drenaje de un JFET discreto típico de canal *n*.

Cuando disminuye el potencial de puerta, la tensión de estrangulamiento también disminuye. La tensión drenador-surtidor en que ocurre el estrangulamiento viene dada aproximadamente por la siguiente ecuación:

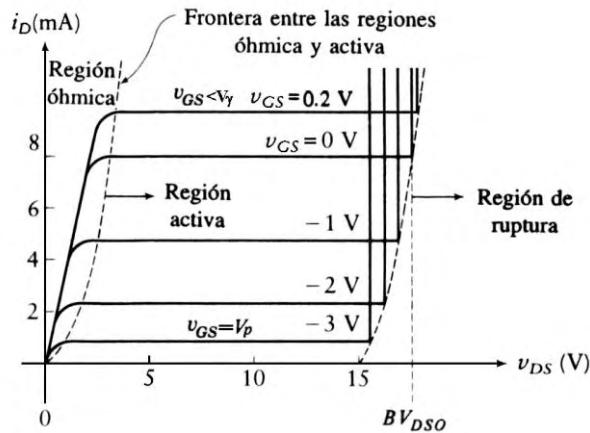
$$v_{DS(\text{en el estrangulamiento})} = |V_p| + v_{GS} \quad (3.1.1)$$

Así, cuando $v_{GS}=0$, $v_{DS}=|V_p|$, como era de esperar. Para las características v_i representadas en la Figura 3.1.9 la tensión de estrangulamiento es cero cuando $v_{GS}=-5\text{V}$. Con este potencial negativo de v_{GS} ($v_{GS}=V_p$) no hay corriente de drenador, ya que el canal queda completamente cerrado para cualquier valor de $V_{DS}\geq 0$. La tensión de ruptura también es función de la tensión puerta-surtidor. Esta variación viene dada por:

$$BV_{DS} \approx BV_{DS0} + v_{GS} \quad (3.1.2)$$

donde BV_{DS0} es la tensión de ruptura para $v_{GS}=0$ (en la característica de la Figura 3.1.9 $BV_{DS0}=20\text{V}$) y BV_{DS} es la tensión de ruptura para una v_{GS} arbitraria.

En la característica del JFET de canal *n* de la Figura 3.1.10 se distinguen las cuatro zonas de trabajo de los JFET, que son las de: resistencia óhmica, saturación, ruptura y corte, cada una de las cuales se tratará en detalle. Obsérvese que también se señala una curva para $V_{GS} = 0.2\text{V}$ ($V_{GS} < V_\gamma$) que corresponde a la polarización directa. Recordar que la corriente de puerta es muy pequeña, ya que la tensión es menor que la tensión umbral $V_\gamma=0.5\text{V}$ para el silicio. La corriente de puerta cuando $V_{GS} \leq 0$ es virtualmente nula y frecuentemente se desprecia. La curva punteada que se nota en la Figura 3.1.10 se debe su forma a la unión de los puntos de V_{DS} dados por la ecuación 3.1.1 para cada tensión de puerta-surtidor y marca el límite entre la región óhmica y la región de saturación.

FIGURA 3.1.10. Característica del JFET de canal *n*.Región óhmica.

En la región de resistencia variable de un JFET, V_{DS} es pequeño pero I_D puede ser apreciable. La situación corresponde a la de un interruptor cerrado. La relación V_{DS}/I_D en el origen se denomina resistencia de drenaje $r_{DS(ON)}$, en la Figura 3.1.8 se a trazado la recta que define la pendiente de la resistencia inicial del canal. El parámetro $r_{DS(ON)}$ tiene importancia en las aplicaciones como interruptor, ya que es un índice de cuánto se desvía el JFET de un interruptor ideal en el que la resistencia de encendido (ON) es cero. En las especificaciones de los fabricantes se citan valores de $r_{DS(ON)}$ que van desde unos pocos ohmios hasta varios centenares para los JFET de canal *n*. Puesto que la movilidad de los huecos es menor que la de los electrones $r_{DS(ON)}$ es mucho más alta para los JFET de canal *p* que en los de canal *n*. Esta mayor movilidad significa una mayor rapidez de conmutación y los factores anteriores contribuyen a que prevalezcan los dispositivos de canal *n* sobre los de canal *p*.

Región de corriente constante o de saturación (de estrección).

A lo largo de la porción de corriente constante de las características, la estrección se refiere al hecho de que V_{DS} se emplea para cerrar el canal casi enteramente. La tensión de estrección V_P se refiere a la tensión aplicada a la puerta que bloquea totalmente el canal independientemente de V_{DS} . En un JFET, la saturación se refiere al valor limitador de la velocidad de desplazamiento. Por consiguiente, el número de portadores que pueden ser transportados a través del canal por unidad de tiempo queda limitado o saturado e I_D permanece constante. El significado de saturación en el JFET es distinto que en el BJT.

Región de ruptura.

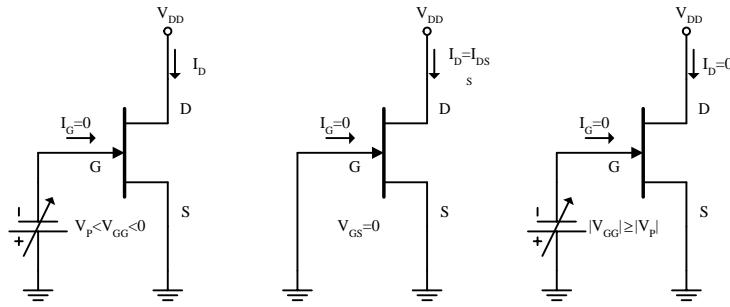
La máxima tensión que se puede aplicar entre dos terminales cualquiera de un JFET coincide con la mínima tensión capaz de producir ruptura por avalancha, a través de la unión de puerta. En la característica vi se ve que se

produce la avalancha a un valor menor de $|V_{DS}|$ cuando la puerta tiene polarización inversa que cuando V_{GS} es positiva o igual a cero. Esto es debido al hecho de que la tensión de polarización inversa de la puerta se suma a la de drenaje, ver ecuación 3.1.2, aumentando en consecuencia la tensión efectiva V_{DS} . Las especificaciones de los fabricantes indican cuál es la tensión de ruptura entre drenaje y surtidor estando la puerta cortocircuitada (BV_{DS0}), el valor va desde unos cuantos volts en dispositivos integrados hasta más de 50V en JFET de potencia.

Región de Corte.

Con el JFET trabajando a un valor fijo de V_{DS} en la región de corriente constante y a medida que V_{GS} aumenta en la dirección de polarización inversa de la unión de puerta, el canal se estrecha. Cuando $V_{GS}=V_p$, la anchura del canal se reduce a cero e $I_{DS}=0$, siendo ésta la correspondiente zona de corte. En un JFET real, aun estando en corte ($|V_{GS}| > |V_p|$), tiene siempre alguna corriente de fuga de drenaje ($I_{DS(OFF)}$). La corriente inversa de fuente denominada también corriente de corte de puerta y designada por I_{GSS} , es la corriente puerta a fuente con el drenaje cortocircuitado y $|V_{GS}| > |V_p|$. Los fabricantes especifican los valores máximos de $I_{DS(OFF)}$ y I_{GSS} para unos valores dados de V_{GS} y de V_{DS} . Cada una de estas corrientes ($I_{DS(OFF)}$ y I_{GSS}) están en el orden de unos pocos nanoamperios en JFET de silicio. En corte, $|V_{GS}| > |V_p|$, $I_D \approx 0$ y V_{DS} puede ser grande; éste es el comportamiento de un interruptor abierto.

En la Figura 3.1.11 se ofrece un resumen de la operación de un JFET de canal *n*. Cuando la tensión compuerta-fuente, V_{GS} , se hace menor que 0V pero mayor que la tensión de pinch-off existe una corriente de drenaje I_D a la cual es ajustada por la tensión V_{GS} , ver Figura 3.1.11a. Cuando el valor de la tensión es igual a 0V, el nivel de la corriente de drenaje es una cantidad importante y se designa como I_{DSS} (Figura 3.1.11b). Si la tensión compuerta-fuente se aumenta mas allá del valor de la tensión pinch-off (más negativo que el necesario para ocluir el canal) la corriente de drenaje se reduce casi a cero y el dispositivo JFET en esas condiciones se corta (Figura 3.1.11c). En todos los casos la corriente de compuerta (I_G) es cero, puesto que no pasa ninguna corriente a través de la compuerta-fuente polarizada inversamente.



Características de transferencia del JFET

La característica tensión-corriente de la Figura 3.1.10 indica que en la región de saturación el valor de la corriente de drenaje I_D depende de la tensión V_{GS} de polarización inversa. La característica de transferencia relaciona I_D en función de la tensión V_{GS} , por encima del estrangulamiento. Se gráfica con V_{DS} igual a una constante, aunque la característica de transferencia es en esencia independiente de V_{DS} pues, luego de que el JFET llega al estrangulamiento, I_D permanece constante para valores de V_{DS} mayores que $|V_P| + V_{GS}$, esto ya se estudió anteriormente y se puede ver en las curvas de i_D-v_{DS} (Figuras 3.1.9 y 3.1.10). La Figura 3.1.12 corresponde a la característica de transferencia del JFET de canal n , donde se muestra que cuando $V_{GS}=0$, $I_D=I_{DSS}$ y cuando $I_D=0$, $V_{GS}=V_P$.

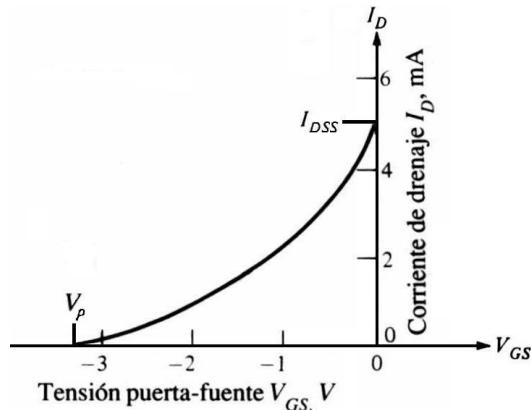


FIGURA 3.1.12. Característica de transferencia del JFET canal n .

Para los JFET fabricados comercialmente, I_{DSS} va desde algunas decenas de microamperios hasta centenares de miliamperios. Los valores más bajos de I_{DSS} son propios de los JFET integrados, y los más altos de los dispositivos de potencia. La característica de transferencia puede expresarse analíticamente como la ley cuadrática siguiente:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (3.1.3)$$

V_{GS} y V_P son negativos en un JFET de canal n y positivos en uno de canal p , por tanto la ecuación de transferencia 3.1.3 es válida para ambos tipos. La característica de transferencia demuestra nuevamente el comportamiento como fuente controlada del JFET. Si se considera V_{GS} como entrada e I_D como salida, la ecuación y la Figura 3.1.12 describen una fuente de corriente controlada por tensión; funcionamiento que es la base de los circuitos amplificadores que emplean JFET. Cabe resaltar, el intervalo de validez de la parábola que describe la

ecuación 3.1.3 es entre V_P y 0, el cual es el intervalo donde se traza la curva de la característica de transferencia (Figura 3.1.12).

En la Figura 3.1.13, se muestran las características de transferencia y las características i_D - v_{DS} para un JFET de canal n . Se han trazado ambas curvas con el eje i_D común. Las características de transferencia se pueden obtener de una extensión de las curvas i_D - v_{DS} .

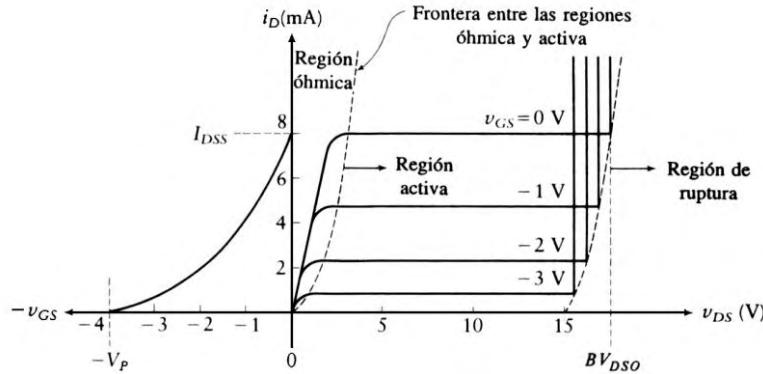


FIGURA 3.1.13. Característica de transferencia y característica i_D - v_{DS} para un JFET de canal n .

3.1.1 Descripción del Funcionamiento para una Estructura de un JFET Integrado Planar de Canal n

En esta sección se describirá cualitativamente el funcionamiento de un JFET integrado planar de canal n representado en la Figura 3.1.4. Primero se detalla la operación del JFET para valores pequeños de la tensión drenaje a fuente y luego se describe para valores grandes de la tensión drenaje a fuente.

Descripción del JFET para valores pequeños de la tensión drenaje a fuente.

El JFET integrado planar de canal n se fabrica difundiendo una región de tipo p altamente dopada, en un canal de tipo n como se muestra en la Figura 3.1.4 y 3.1.1.1. En ambos lados del canal se conectan los terminales de fuente y drenaje con contactos óhmicos implantados n^+ . El terminal de compuerta también se conecta a la implantación tipo p con un contacto óhmico. La estructura, en efecto genera una unión pn , con una región de agotamiento entre la compuerta de tipo p y el canal de tipo n , ver Figura 3.1.1.1, creando una resistencia entre el drenaje y la fuente. La resistencia del canal quedará determinada por la resistividad ρ del semiconductor de tipo n , la longitud L del canal, medida desde el drenaje hasta la fuente, y el área transversal efectiva A del canal medida perpendicularmente a la página, ver Figura 3.1.1.1.

En esta operación de V_{DS} pequeño es para valores menores que los aplicados en V_{GS} , con una tensión de polarización negativa en la unión compuerta a canal. Esta tensión de polarización negativa amplía la región de agotamiento

entre la compuerta y el canal, reduciendo por tanto la sección transversal efectiva A del canal. Los portadores móviles pueden transportar corriente únicamente sobre la porción del canal que no está restringida por la región de agotamiento. Los terminales de drenaje y fuente del JFET por consiguiente funcionan como una resistencia variable, cuyo valor queda controlado por la tensión de compuerta V_{GS} . La corriente que fluye en la compuerta es la correspondiente a un diodo con polarización inversa (esencialmente cero).

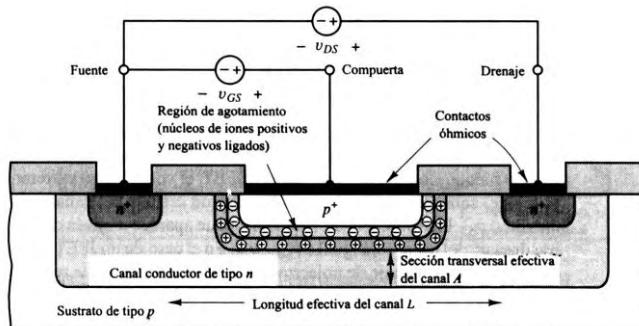


FIGURA 3.1.1.1. Vista transversal simplificada de un JFET integrado planar de canal n .

Si V_{GS} se hace suficientemente negativo e igual a V_P , la región de agotamiento se extenderá completamente a través del canal, ver Figura 3.1.1.2, y la resistencia del mismo se hará infinita. Esta restricción del canal es la que se conoce como estriccción del canal.

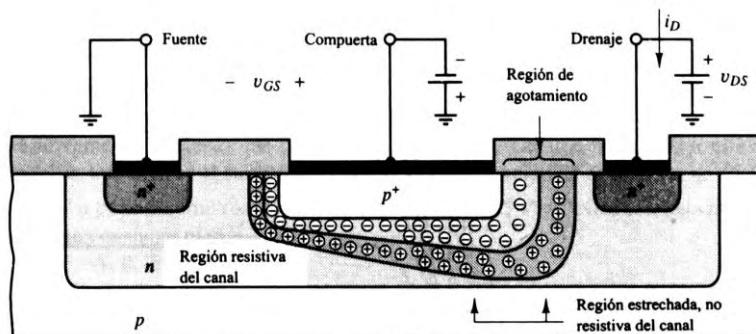


FIGURA 3.1.1.2. JFET integrado planar de canal n con V_{DS} pequeño y V_{GS} igual a V_P .

Descripción del JFET para valores grandes de la tensión drenaje a fuente.

La descripción anterior se realizó para V_{DS} menores que V_{GS} . Para valores más grandes de V_{DS} , la conducción del canal se convierte en no lineal y el JFET se sale de su comportamiento resistivo. Si V_{DS} se hace suficientemente grande, la corriente del canal se vuelve constante e independiente de V_{DS} .

Cuando se aplica una tensión drenaje-fuente V_{DS} al JFET, éste se distribuirá a lo largo del canal conductor. La tensión del canal en relación con la fuente será entonces una función creciente de la distancia a la fuente. La tensión en el extremo fuente del canal (en relación con la fuente) será cero, y la tensión en el extremo drenaje del canal será más positiva que la fuente en la cantidad V_{DS} . La diferencia de tensión neta que aparece a través de la región de agotamiento en el extremo drenaje del canal será igual a $V_{GS}-V_{DS}$. En el caso de un JFET en conducción, V_{GS} será negativo y por tanto la caída de tensión de polarización inversa a través de la región de agotamiento será mayor cerca del extremo drenaje que en el extremo fuente del canal. Como consecuencia, la región de agotamiento cerca del extremo drenaje será más ancha y el área transversal del canal conductor más pequeña. Esta situación se ilustra en la Figura 3.1.1.3. La variación en el área del canal como función de la distancia hace que la corriente de drenaje I_D sea una función no lineal de V_{DS} .

Si V_{DS} se incrementa aún más, se llega a un punto donde el espesor del canal en el extremo drenaje se acerca a cero. Esta situación se muestra en la Figura 3.1.1.4. Aunque el canal no se estrecha completamente, la región reducida ya no se comporta de una manera resistiva. Los electrones que llegan a este estrechamiento desde el extremo fuente del canal, pasan a través del estrechamiento a una velocidad constante. Mientras tanto, la magnitud de la corriente que fluye a través del JFET queda determinada por la caída de tensión a lo largo de la porción resistiva del canal (en la Figura 3.1.1.4, a la izquierda de la constrictión).

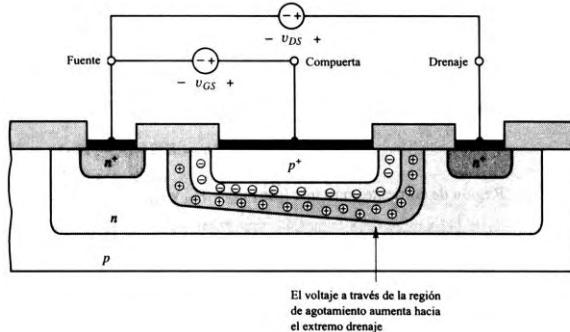


FIGURA 3.1.1.3. JFET integrado planar de canal n en la región óhmica con $V_{DS} < V_{GS} - V_P$.

Conforme V_{DS} se aumenta más allá del valor en el cual empieza a estrecharse el canal, cualquier incremento en V_{DS} aparece como una caída adicional de tensión a lo largo de la región estrechada. La caída de tensión a lo largo de la región resistiva del canal se mantiene sin cambio. Como consecuencia, el flujo de corriente a través del JFET se mantiene constante e igual al valor existente justo antes del estrechamiento del canal.

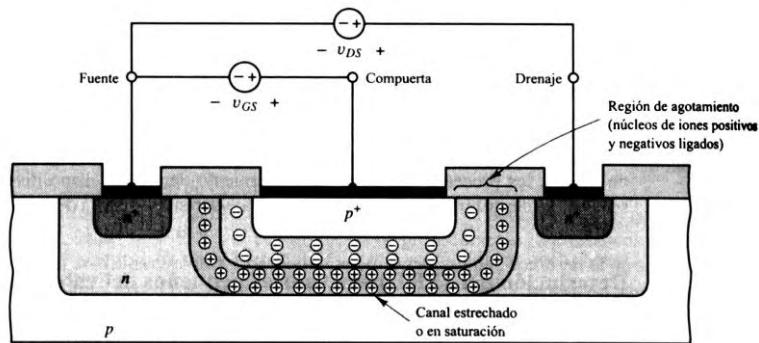


FIGURA 3.1.1.4. JFET integrado planar de canal n en la región de corriente constante con $V_{DS} > V_{GS} - V_P$.

3.2 Introducción a la Teoría de Funcionamiento del MOSFET, Constitución Física. Curvas Características

Los FET de metal-óxido semiconductor (MOSFET, también conocidos como MOS) han llegado a ser muy populares por su utilización cada vez más en circuitos integrados (CI). La fabricación de los MOSFET es relativamente simple, comparada con la de los transistores bipolares. El dispositivo MOSFET puede hacerse pequeño, y ocupa un área pequeña del silicio en el microcircuito del CI. En la actualidad, los MOSFET se emplean en circuitos con una escala de integración muy grande (VLSI), como los microprocesadores y los integrados de memoria. Igualmente, la tecnología del MOSFET ha mostrado ser aplicable en el diseño de circuitos integrados analógicos. Por ejemplo, los circuitos de filtros de precisión han sido manufacturados en circuitos integrados utilizando amplificadores operacionales MOSFET, capacitores MOSFET e interruptores analógicos MOSFET.

Los transistores MOSFET tienen una impedancia de entrada muy alta y consumen poca potencia estática. Este hecho los convierte en muy útiles para el diseño de los circuitos de micropotencia, tanto digital como lineal, y en el diseño de amplificadores con impedancia de entrada extremadamente alta. En comparación con el JFET, el MOSFET resulta con una menor capacidad e impedancia de entrada más alta. Además, los MOSFET son de mayor importancia comercial que los JFET. Otra diferencia, debida a la estructura física, es que el MOSFET es un dispositivo de puerta aislada y el JFET es un dispositivo de puerta

de unión. Los MOSFET en función de su estructura física y su funcionamiento se dividen en:

- MOSFET de acumulación (o conocidos también como: de enriquecimiento, de ensanchamiento, incremental o de acrecentamiento).
- MOSFET de deplexión (o conocido también como: de empobrecimiento, de agotamiento, de estrechamiento, decremental o de vaciamiento).

Existe una configuración de MOSFET que se utilizan en conexión complementaria (CMOS) para circuitos digitales y tienen la ventaja de una disipación de potencia en reposo prácticamente nula. La conexión complementaria de los MOSFET (CMOS) se realiza en un mismo circuito integrado.

MOSFET de acumulación.

Existen dos tipos de MOSFET de acumulación: de canal *n* y de canal *p*. La estructura física del MOSFET de canal *n* está constituida por un sustrato (o cuerpo del dispositivo) tipo *p*, ligeramente contaminado, en el cual se difunden dos regiones *n*⁺, fuertemente contaminadas, tal como se muestra en la Figura 3.2.1a. La estructura física del MOSFET de canal *p* está constituida por un sustrato tipo *n*, ligeramente contaminado, en el cual se difunden dos regiones *p*⁺, fuertemente contaminadas, tal como se muestra en la Figura 3.2.1b. Las regiones fuertemente contaminadas implantadas en el sustrato forman el surtidor y el drenador.

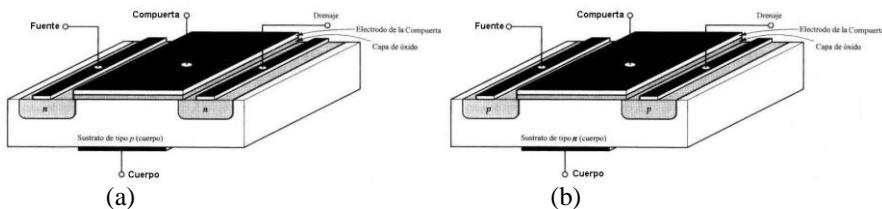


FIGURA 3.2.1. Estructura Física del MOSFET de acumulación. (a) canal *n*; (b) canal *p*.

Para ambos tipos de MOSFET de acumulación la distancia entre el surtidor y el drenador es de aproximadamente unos 10 a 20 μm . En la fabricación del dispositivo, primero, se deposita una fina capa (1000 a 2000 Å) de aislante de dióxido de silicio (SiO_2) sobre la superficie de la estructura. Posteriormente se cubre la región entera del canal con una superficie metálica (Aluminio) que hace las veces de puerta. Simultáneamente, se hacen los contactos de metal de la fuente y del drenaje tal como se indica en la Figura 3.2.1. El contacto con el metal depositado sobre el área del canal es el terminal de puerta. El área de un circuito integrado de un MOSFET es de 125 μm^2 o menos, lo que representa cerca de un 5% del área que requiere un transistor bipolar. El área metálica de la puerta y el canal semiconductor forman un condensador de placas planas paralelas siendo la capa de óxido (aislante) el dieléctrico. Por la formación de puerta con metal, óxido

y un semiconductor el dispositivo recibe el nombre de MOSFET. La capa aislante de óxido justifica que se le denomine transistor de efecto de campo de puerta aislada y denominado en muchos casos como IGFET. Esta capa proporciona una resistencia de entrada extremadamente elevada (10^{10} a $10^{15}\Omega$), este hecho ocasiona que la corriente de puerta sea despreciablemente pequeña (10^{-12} a $10^{-15}A$). La Figura 3.2.2a representa la sección transversal lateral de la estructura de un MOSFET de acumulación canal *n* y en la Figura 3.2.2b el de canal *p* y se conocen comúnmente como transistores NMOS y PMOS respectivamente.

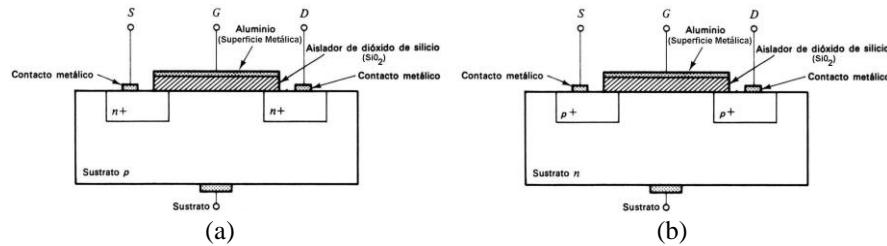


FIGURA 3.2.2. Sección Transversal de un MOSFET de acumulación. (a) canal *n*; (b) canal *p*.

Se observa tanto en la Figura 3.2.1 y 3.2.2 que se tiene un contacto metálico al sustrato, suministrando de esta manera un cuarto terminal al MOSFET. En dispositivos discretos, el surtidor por lo general está directamente conectado con el sustrato, ya que el surtidor, el sustrato y el drenador forman un BJT y para que no exista ninguna acción de BJT se debe cerciorar de que el BJT esté en corte. En el caso de un NMOS el sustrato está conectado al potencial más negativo existente en el circuito. La tensión surtidor-sustrato (V_{SB}) afecta el comportamiento del circuito. En circuitos de multitransistores, particularmente aquellos que se encuentran en un circuito integrado, el surtidor de todos los dispositivos no pueden quedar conectados a su cuerpo. En los estudios que se realizarán en esta sección se considera el sustrato conectado al surtidor. En la Figura 3.2.3 se tienen los símbolos del MOSFET de acumulación:

- Figura 3.2.3a1 dispositivo de canal *n* con el terminal del sustrato (B).
- Figura 3.2.3a2 símbolo simplificado del dispositivo de canal *n*, el sustrato está conectado al surtidor.
- Figura 3.2.3b1 dispositivo de canal *p* con el terminal del sustrato (B).
- Figura 3.2.3b2 símbolo simplificado del dispositivo de canal *p*, el sustrato está conectado al surtidor.

El MOSFET de acumulación, que se muestra en la Figura 3.2.1 y 3.2.2 no tiene canal entre drenaje y la fuente como parte de la construcción básica del dispositivo, no se incorpora realmente canal alguno en su fabricación en comparación con el JFET.

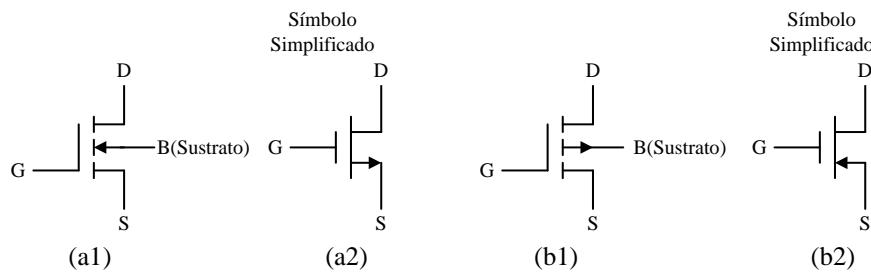


FIGURA 3.2.3 Símbolos del MOSFET de acumulación. (a1) dispositivo de canal n con el terminal del sustrato (B); (a2) símbolo simplificado del dispositivo de canal n ; (b1) dispositivo de canal p con el terminal del sustrato (B); (b2) símbolo simplificado del dispositivo de canal p .

Al igual que en la sección 3.1, se estudiará el funcionamiento del MOSFET de acumulación de canal n siendo el análisis igualmente aplicable para un MOSFET de acumulación de canal p . Como el dispositivo no posee canal, éste se debe crear de manera inducida. Si v_{GS} es igual a cero la trayectoria de drenaje a fuente incluye dos diodos en serie y en contraposición, ver Figura 3.2.4, lo que significa que no podrá fluir corriente. Para hacer que fluya corriente de drenaje a fuente, primero se tiene que crear un canal n . Esto puede hacerse aplicando una tensión positiva de v_{GS} . Esta tensión positiva en la compuerta atraerá electrones del sustrato haciendo que se acumulen en la superficie por debajo de la capa de óxido.

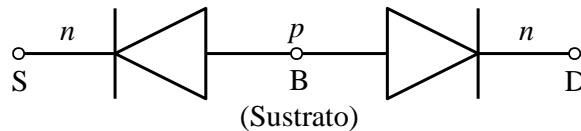


FIGURA 3.2.4. Modelo drenaje a fuente con $v_{GS}=0$.

En la Figura 3.2.5 se ve un transistor de acumulación canal n en el que la fuente y el sustrato están conectados a tierra y se aplica una tensión positiva a la puerta. La tensión positiva aplicada a la puerta crea un campo eléctrico dirigido perpendicularmente a través del óxido. Este campo hace que los huecos sean repelidos de la superficie del sustrato, dejando atrás iones receptores enlazados del material de tipo p . No habiendo huecos cargados positivamente para neutralizarlos, estos iones receptores “descubiertos” proporcionan la carga negativa en el lugar donde acaba el campo eléctrico de la capa de óxido, las cargas negativas *inducidas* en la proximidad de la superficie semiconductor se observan en la Figura 3.2.5. Puesto que el sustrato tipo p contiene muy pocos electrones las cargas positivas superficiales son principalmente electrones procedentes de la fuente y del drenaje de tipo n . Estas cargas móviles, que son portadores

minoritarios en el sustrato tipo *p*, forman una capa de inversión, que se forma únicamente si v_{GS} excede un valor crítico, conocido como tensión de umbral (V_T , V_{TR} , V_{TN} o V_t). Para atraer un número suficiente de electrones para formar un canal, la tensión v_{GS} tiene que ser igual a o mayor que V_T ; en otras palabras, no fluirá una corriente apreciable i_D hasta que v_{GS} sea igual a V_T . Cuando $v_{GS}=V_T$, la corriente es muy pequeña y v_{GS} es el valor mínimo necesario para establecer el canal.

Las cargas inducidas bajo la capa de óxido forman el canal *n* y conforme aumenta la tensión positiva de la puerta, aumenta la carga negativa inducida en el semiconductor. La región por debajo del óxido tiene ahora portadores tipo *n*, la conductividad aumenta y circula una corriente desde el drenador a la fuente a través del canal inducido. Así, la corriente de drenaje se acrecienta a un valor apreciable cuando la tensión positiva de puerta sea mayor que V_T .

Para un MOSFET dado, el valor de la tensión V_T quedará determinado por los niveles de dopado del sustrato, así como por otros parámetros de fabricación. Los posibles valores de V_T , en el caso de un MOSFET de acumulación de canal *n*, están comprendidos en el rango de 0.5 a 3V.

Es de hacer notar, que en un MOSFET de acumulación de canal *n* los electrones son responsables de la conducción de corriente del dispositivo (Figura 3.2.5) aún cuando el canal esté localizado dentro de un sustrato de tipo *p*.

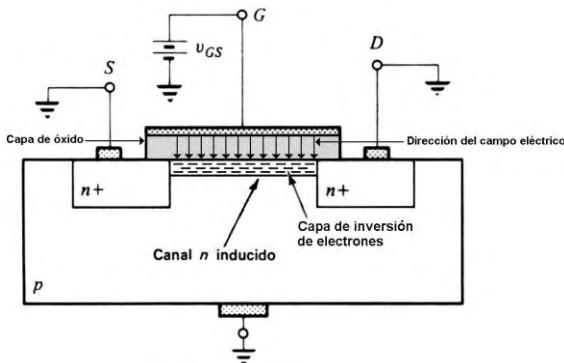
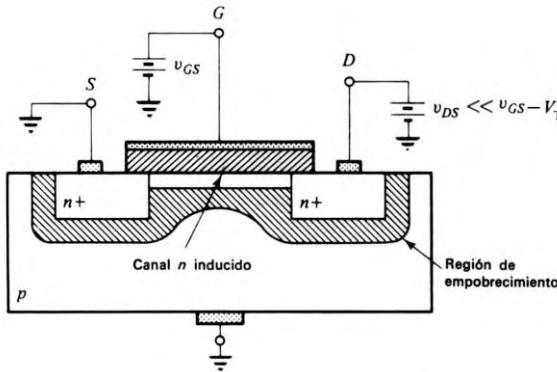
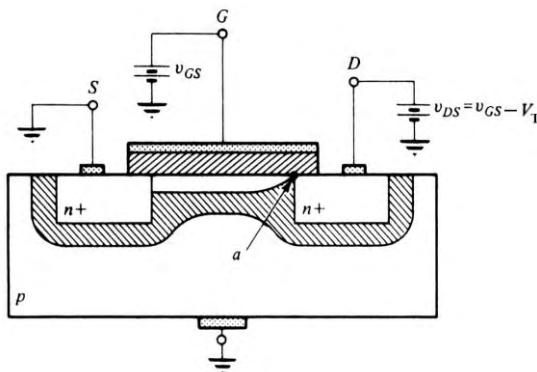


FIGURA 3.2.5. MOSFET de acumulación canal *n* mostrando el canal inducido, polarizado con $v_{DS}=0$ y $v_{GS}>0$.

Consideremos ahora la situación en la que v_{DS} aumenta desde cero manteniéndose v_{GS} a un valor positivo constante mayor que V_T . Con valores pequeños de v_{DS} ($v_{DS} \ll v_{GS}-V_T$) un aumento de v_{DS} va acompañado de un aumento de la corriente de drenaje i_D . El comportamiento del MOSFET es el de una resistencia y a esta zona se le denomina región óhmica. En este estado de funcionamiento la densidad de los electrones en el canal de la capa de inversión es uniforme y se forma una región de empobrecimiento, según se ve en la Figura 3.2.6, (para v_{DS} pequeños) que estrechará el canal cuando aumente la tensión v_{DS} .

FIGURA 3.2.6. MOSFET de acumulación canal n , cuando $v_{GS}>V_T$ y v_{DS} pequeño.

A medida que crece v_{DS} la región de empobrecimiento estrecha el canal y llega un punto donde el canal se estrangula. La región de empobrecimiento en la condición de estrangulamiento está representada esquemáticamente en la Figura 3.2.7. Un ulterior aumento del potencial drenador-surtidor sólo da lugar a un ligero aumento de la corriente de drenador. Idealmente una vez llegado a la estrechamiento, un nuevo incremento de v_{DS} no afecta a i_D habiéndose llegado a la corriente de saturación. Esta región de saturación es de naturaleza similar al JFET. El valor de i_D que se alcanza en saturación depende de v_{GS} . Los aumentos de $v_{GS}>V_T$ aumentan los valores de saturación de i_D . El punto a , que se muestra en la Figura 3.2.7, denota el punto de estrangulamiento, se desplaza ligeramente hacia el surtidor y está comprendido entre el drenador y la puerta. El potencial en el punto a es función de v_{GD} , siendo $v_{GD}=v_{DS}-v_{GS}$. Esta diferencia de tensión disminuye el valor del campo eléctrico en el extremo de drenaje del dieléctrico, lo que se traduce en menos inversión de cargas en la porción del canal inducido.

FIGURA 3.2.7. MOSFET de acumulación canal n en el punto de estrangulamiento.

Curvas Características.

Cuando v_{DS} es muy pequeño (del orden de 1V o menor) y v_{GS} mayor que V_T , la corriente de drenaje i_D se incrementa casi linealmente con v_{DS} , como se muestra en la Figura 3.2.8. En estas condiciones el MOSFET se comporta como una resistencia y la relación de v_{DS} a i_D es una constante que depende sólo del valor de v_{GS} .

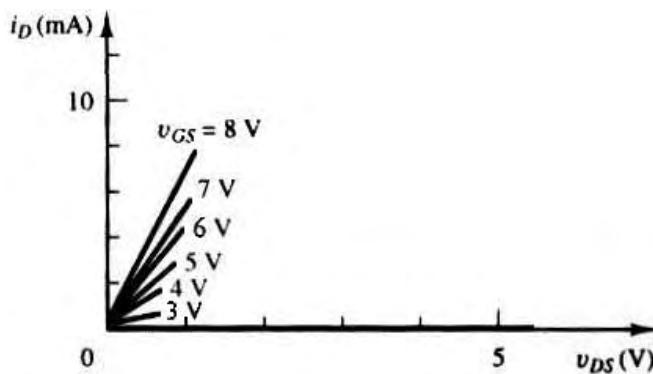


FIGURA 3.2.8. Característica vi del MOSFET de acumulación canal n para v_{DS} muy pequeños.

Esta región de funcionamiento, se conoce como región óhmica (también llamada resistiva, de no saturación o triodo, este último término proviene de las propiedades del triodo de vacío, uno de los primeros antecedentes del MOSFET) y su característica vi queda descrita por la ecuación:

$$i_D = 2K(v_{GS} - V_T)v_{DS} \quad (3.2.1)$$

La ecuación 3.2.1 obedece a la ley de Ohm. La resistencia del canal, dada por $v_{DS}/i_D = [2K(v_{GS} - V_T)]^{-1}$, es una función de la tensión excedente de puerta ($v_{GS} - V_T$). Este último está definido como la cantidad en la cual v_{GS} excede la tensión de umbral V_T . La constante K , es un parámetro de conductancia y tiene unidades en mA/V^2 . Por lo general, para un MOSFET de acumulación de canal n se encuentran en el orden de 0.5 mA/V^2 y está dada por la expresión:

$$K = \frac{\mu_e \epsilon_{ox}}{2 t_{ox}} \frac{W}{L} \quad (3.2.2)$$

donde μ_e es un parámetro que depende del material, llamado movilidad de electrones y ϵ_{ox} es la permitividad dieléctrica del material de óxido de la puerta. Tanto μ_e como ϵ_{ox} son constantes físicas fundamentales del semiconductor y del óxido, respectivamente. La variable L es la longitud del canal, W es el ancho medido perpendicular a L y t_{ox} es el espesor de la capa de óxido, todas estas variables quedan determinadas en el momento de la fabricación. Escogiendo

valores apropiados de W y L en la fabricación es posible producir dispositivos con valores relativos predeterminados de K. En un circuito integrado, t_{ox} será el mismo para todos los transistores, por estar fabricados en forma simultánea. Para un MOSFET de acumulación de canal *p*, K está dado por la misma expresión 3.2.2, sustituyendo por μ_e la movilidad de huecos μ_h . La relación ϵ_{ox}/t_{ox} es equivalente a C_{ox} , que es la capacitancia de la capa de óxido por unidad de área. Así, el parámetro de conductancia del MOSFET también se puede expresar como:

$$K = \frac{1}{2} \mu_e C_{ox} \frac{W}{L} \quad (3.2.3)$$

Cabe destacar, que V_T depende también de C_{ox} así como de la densidad de dopado del drenaje, de la fuente y del sustrato.

Al aumentar v_{DS} , pero con $v_{DS} < v_{GS} - V_T$ y v_{GS} mayor que V_T , se hace que la característica i_D se convierta en no lineal. Un análisis teórico de la región óhmica conduce al resultado de que la no linealidad de la característica de drenaje viene dado por un término v_{DS}^2 a la ecuación 3.2.1, resultando:

$$i_D = K [2(v_{GS} - V_T)v_{DS} - v_{DS}^2] \quad (3.2.4)$$

La ecuación 3.2.4 muestra que el MOSFET tendrá un comportamiento resistivo sólo cuando v_{DS} es lo suficientemente pequeño para que se pueda ignorar el término cuadrático de la ecuación. Las características i_D del MOSFET de la Figura 3.2.9 incluyen esta región no lineal de operación, que sigue considerándose parte de la región óhmica.

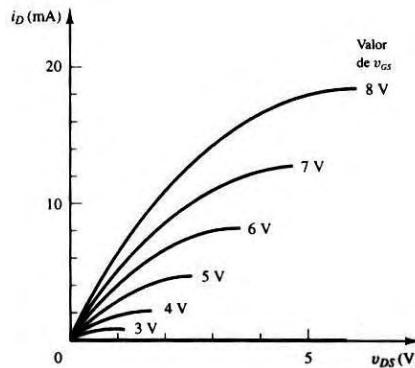


FIGURA 3.2.9. Característica i_D del MOSFET de acumulación canal *n* para $v_{DS} < v_{GS} - V_T$.

Si v_{DS} se incrementa aún más, tomando valores iguales a $v_{DS} \geq v_{GS} - V_T$, se llega a un punto donde el espesor de la capa de inversión en el extremo del drenaje llega a ser cero, es decir, el punto donde el canal se estrangula. Como se muestra en la Figura 3.2.7, la capa de inversión existe a todo lo largo del canal, excepto en el extremo drenaje. El valor crítico de v_{DS} para el estrangulamiento es:

$$V_{DS} (\text{en el estrangulamiento}) = V_{GS} - V_T \quad (3.2.5)$$

Cuando V_{DS} llega a este valor crítico, el flujo de corriente en el MOSFET no cesa. Los electrones, de la capa de inversión, que llegan al extremo del drenaje son atraídos por el campo eléctrico de la región de agotamiento que rodea al drenaje, permitiendo así mantener una trayectoria de flujo de corriente para i_D . Al incrementar V_{DS} por encima del valor crítico, aparece una caída de tensión adicional de la región de agotamiento drenaje a sustrato. Esta caída de tensión adicional aumentará la fuerza del campo en la región de agotamiento. Este campo reforzado aún captura electrones que llegan al extremo drenaje de la capa de inversión y por tanto, el flujo de corriente en el canal se conserva constante conforme V_{DS} es mayor que el valor crítico. Esta región de operación se llama región de saturación y se describe mediante la ecuación:

$$i_D = K(V_{GS} - V_T)^2 \quad (3.2.6)$$

La línea divisoria entre las regiones óhmica y de saturación viene dada por $V_{DS} = V_{GS} - V_T$. Sustituyendo este valor en la ecuación 3.2.4 se obtiene la ecuación 3.2.6. Las curvas características v_i del MOSFET de acumulación de canal n de la Figura 3.2.10 incluye la región de saturación y la curva de trazos que se muestra señala la separación entre ambas regiones.

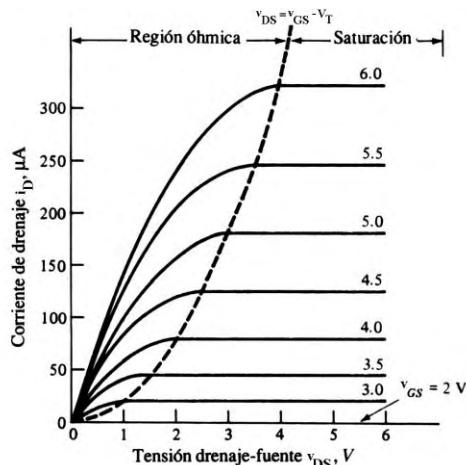


FIGURA 3.2.10. Característica v_i del MOSFET de acumulación canal n .

La ecuación de la curva de separación viene dada por:

$$i_D = Kv_{DS}^2 \quad (3.2.7)$$

Existe un valor de V_{DS} donde ocurre la ruptura, denotado por V_{BD} , que provoca una ruptura en avalancha en el canal y la corriente de drenaje aumenta rápidamente. Debe evitarse este modo de operación porque la disipación excesiva de potencia puede destruir el dispositivo. Una tensión típica especificada por los

fabricantes oscila entre 20 y 100V. Asimismo, un valor grande de v_{GS} provocará una ruptura dieléctrica en la capa de óxido del MOSFET.

Las características de la Figura 3.2.10 se consideran ideales, aunque con la tecnología existente se pueden conseguir dispositivos discretos e integrados con esta características. En realidad i_D crece ligeramente con v_{DS} en la región de saturación, debido a la “modulación de longitud del canal” que es un efecto análogo a la modulación del espesor de base en un BJT. En la Figura 3.2.11 se ve que al prolongar las características reales hacia el segundo cuadrante, todas ellas concurren en $v_{DS} = -1/\lambda$. Por su semejanza con el efecto Early en los BJT, la cantidad $1/\lambda$ se denomina también tensión Early, los valores típicos de λ van desde 0.01 a 0.03 V⁻¹. Comúnmente el factor $(1+\lambda v_{DS})$ es despreciable en circuitos digitales, pero puede tener su importancia en circuitos analógicos. Para tener en cuenta la modulación de longitud del canal, se modifica la ecuación 3.2.6 introduciendo el factor $(1+\lambda v_{DS})$:

$$i_D = K(v_{GS} - V_T)^2(1 + \lambda v_{DS}) \quad (3.2.8)$$

Otra zona de funcionamiento, similar al BJT y al JFET, es la región de corte. En esta región, la tensión puerta-fuente es menor que la tensión de umbral: $v_{GS} < V_T$. El MOSFET está apagado y la corriente de drenaje es cero: $i_D=0$.

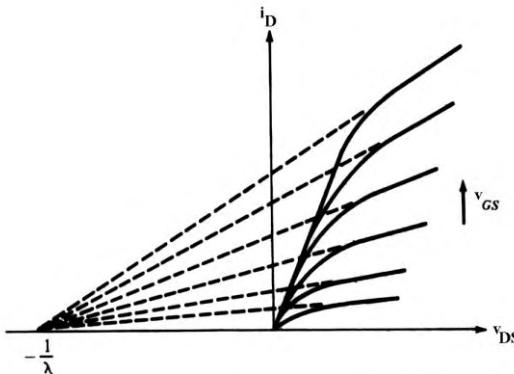


FIGURA 3.2.11. Prolongación de las curvas paramétricas hacia el segundo cuadrante en la característica v_i del MOSFET de acumulación canal n mostrando la tensión Early.

La característica de transferencia del MOSFET de acumulación de canal n , al igual que en el JFET es una gráfica de i_D en función de v_{GS} con un valor constante de v_{DS} en la región de saturación. La curva de la Figura 3.2.12 es la característica de transferencia de un MOSFET de acumulación de canal n y en las características de transferencia de la Figura 3.2.13 se ilustra en conjunto para un MOSFET de acumulación de canal n y canal p .

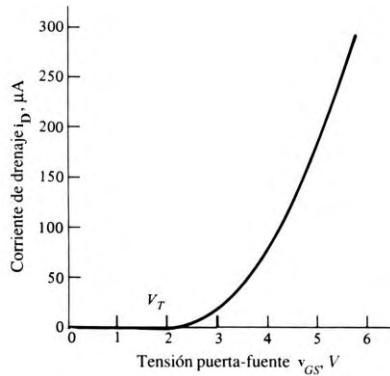


FIGURA 3.2.12. Característica de transferencia de un MOSFET de acumulación de canal *n*.

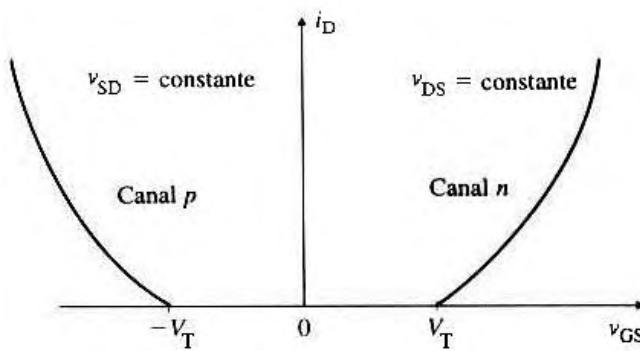


FIGURA 3.2.13. Características de transferencia de un MOSFET de acumulación de canal *n* y canal *p*.

MOSFET de deplexión.

La construcción de un MOSFET de deplexión es muy semejante a la de un MOSFET de acumulación, la única diferencia es el fino canal de impurezas entre el drenaje y la fuente que se deposita exactamente bajo la puerta de óxido durante la fabricación, generalmente por implantación iónica. Existen dos tipos de MOSFET de deplexión: de canal *n* y de canal *p*. En la estructura física del MOSFET de deplexión de canal *n* se difunde en el sustrato *p* el canal *n*, tal como se muestra en la Figura 3.2.14a. En la estructura física del MOSFET de deplexión de canal *p* se difunde en el sustrato *n* el canal *p*, tal como se muestra en la Figura 3.2.14b.

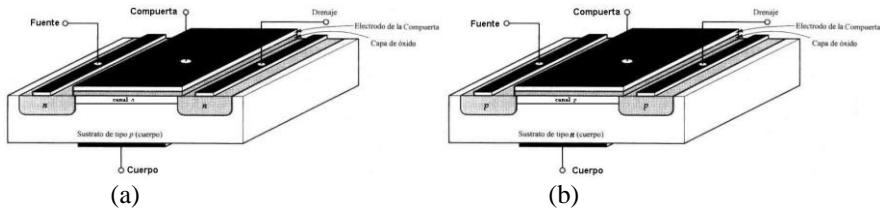


FIGURA 3.2.14. Estructura Física del MOSFET de deplexión. (a) canal *n*; (b) canal *p*.

Los símbolos del MOSFET de deplexión se muestran en la Figura 3.2.15, donde se tiene:

- Figura 3.2.15a1 dispositivo de canal *n* con el terminal del sustrato (B).
- Figura 3.2.15a2 símbolo simplificado del dispositivo de canal *n*, el sustrato está conectado al surtidor.
- Figura 3.2.15b1 dispositivo de canal *p* con el terminal del sustrato (B).
- Figura 3.2.15b2 símbolo simplificado del dispositivo de canal *p*, el sustrato está conectado al surtidor.

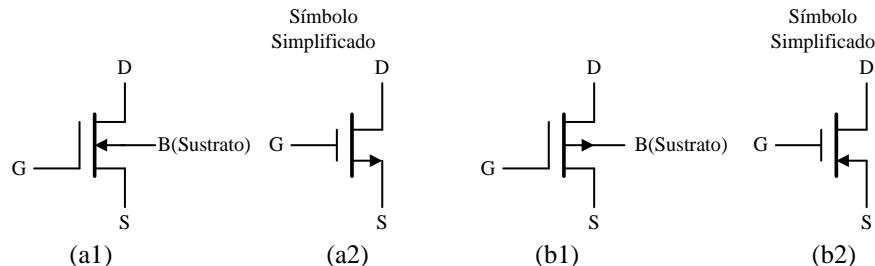


FIGURA 3.2.15. Símbolos del MOSFET de deplexión. (a1) dispositivo de canal *n* con el terminal del sustrato (B); (a2) símbolo simplificado del dispositivo de canal *n*; (b1) dispositivo de canal *p* con el terminal del sustrato (B); (b2) símbolo simplificado del dispositivo de canal *p*.

Consideremos el funcionamiento de un MOSFET de deplexión de canal *n*. Debido a la existencia física del canal cuando $V_{GS}=0$ circulará una corriente de drenador apreciable. Al aplicar una tensión positiva a la puerta, de modo que se induzcan cargas negativas en el canal *n* la conductividad del canal y la corriente de drenaje aumentan. Para valores negativos de la tensión de puerta algunos electrones (portador mayoritario en el canal *n*) en el área del canal serán repelidos y se creará así una región de agotamiento o deplexión por debajo de la capa de óxido. El resultado será un canal más estrecho y un incremento de su resistencia. Este fenómeno en el canal que provoca una deplexión de portadores mayoritarios es la razón de donde procede el nombre de MOSFET de deplexión y es análogo a la estricción de los JFET en el extremo del canal próximo al drenaje. Si la tensión

de puerta se hace más negativa pueden eliminarse los portadores mayoritarios y con ello desaparece el canal. En estas condiciones la corriente de drenaje es nula. El valor negativo de v_{GS} con el que el canal queda libre de portadores mayoritarios constituye la tensión umbral V_T , conocida también en algunas literaturas (Sedra-Smith) como tensión de estricción ó estrangulamiento V_P de la misma manera que en el JFET. Algunos fabricantes indican a esta tensión de estricción como $V_{GS,OFF}$.

Para v_{DS} pequeños, el dispositivo funciona como una resistencia lineal controlada por tensión. Para v_{DS} grandes, el canal se estrangula en el extremo del drenador, produciendo curvas controladas por tensión de corriente constante. El efecto fundamental del canal estrangulado es que el MOSFET de deplexión se comporta exactamente como un MOSFET de acumulación con una tensión umbral negativa. Las ecuaciones (3.2.1, 3.2.4, 3.2.5, 3.2.6, 3.2.7 y 3.2.8), zonas de operación y modelos de los dos dispositivos son idénticos.

Las características tensión-corriente de un MOSFET de deplexión de canal *n* aparecen indicadas en la Figura 3.2.16a y la curva de transferencia en la Figura 3.2.16b. Las regiones de deplexión y de acumulación, que corresponden a una v_{GS} negativa y positiva, respectivamente, aparecen diferenciadas. El valor de corriente de drenaje cuando v_{GS} es igual a cero se denota I_{DSS} , igual que en el JFET.

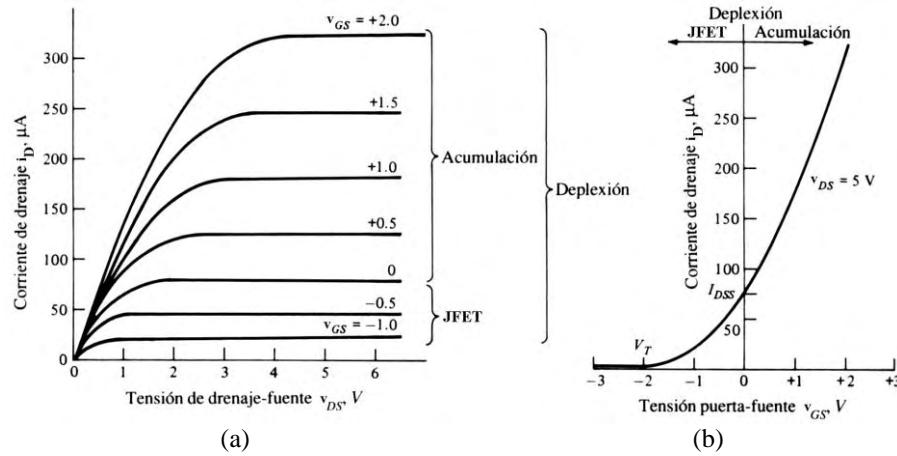


FIGURA 3.2.16. Característica (a) vi y (b) de trasferencia de un MOSFET de deplexión canal *n*.

Las características de transferencia de un MOSFET de deplexión de canal *n* y canal *p* aparecen en la Figura 3.2.17.

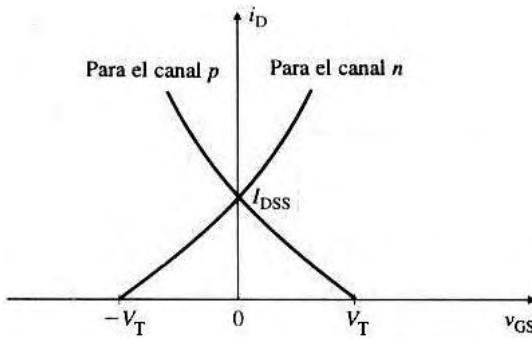


FIGURA 3.2.17. Características de transferencia de un MOSFET de deplexión de canal n y canal p .

Notar que, el símbolo no simplificado del MOSFET de acumulación, que se ilustra en la Figura 3.2.3, muestra una línea quebrada entre fuente y drenaje para indicar que no existe un canal inicial. Mientras que el símbolo no simplificado del MOSFET de deplexión, que se ilustra en la Figura 3.2.15, muestra una línea continua entre fuente y drenaje para indicar que existe un canal inicial. En cuanto al símbolo simplificado el MOSFET de deplexión tiene la línea más gruesa entre fuente y drenaje.

3.2.1 Comparación de los Diferentes Tipos de FET

Es de gran utilidad la comparación de los diversos tipos de FET en base a sus características de transferencia. En la región normal de funcionamiento entre el estrangulamiento y la ruptura, la corriente de drenador es independiente de la tensión drenador-surtidor. La característica de transferencia de cada dispositivo en esta región es aproximadamente una sola curva, como se muestra en la Figura 3.2.1.1.

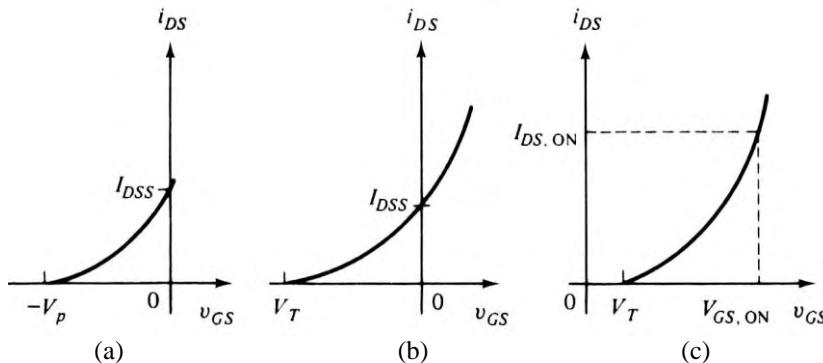


FIGURA 3.2.1.1 Características de transferencia: (a) JFET; (b) MOSFET de deplexión de canal n ; (c) MOSFET de acumulación de canal n .

La Figura 3.2.1.1a es la característica de transferencia de un JFET. En la gráfica se observa que hay una considerable corriente de drenador para $v_{GS}=0$. Esta corriente es controlada aplicando una v_{GS} negativa. Si se emplea un dispositivo de canal n para funcionar como amplificador, será necesario una tensión negativa de polarización entre la puerta y el surtidor para que la señal aplicada haga que la corriente de drenador esté por encima y por debajo del valor ajustado por la polarización. Los fabricantes suelen especificar valores típicos de I_{DSS} y V_P .

La Figura 3.2.1.1b muestra la característica de transferencia de un MOSFET de deplexión de canal n . Aquí están presentes ambas regiones de deplexión y de acumulación; hay una apreciable corriente de drenador para $v_{GS}=0$, pero normalmente es menor que en el JFET. La corriente de drenador se inicia únicamente cuando v_{GS} llega a ser mayor que la tensión negativa de umbral V_T . Para este dispositivo los fabricantes especifican V_T e I_{DSS} .

La Figura 3.2.1.1c expone la característica de transferencia de un MOSFET de acumulación de canal n . Aquí no hay corriente de drenador para $v_{GS}=0$; ésta comienza justamente a fluir cuando es aplicada una tensión positiva igual a la tensión umbral V_T . Según esto, la característica es similar a la del MOSFET de deplexión para $v_{GS}>V_T$. En la práctica, el fabricante especificará V_T y un valor particular de $I_{DS,ON}$ corresponde a un valor especificado de $V_{GS,ON}$.

Notar que las curvas son las mismas pero trasladadas horizontalmente y con diferentes intervalos de validez.

3.3 Bibliografía

BOYLESTAD R. & NASHELSKY L., "Electrónica Teoría de Circuitos", Prentice-Hall Hispanoamericana, S.A., Cuarta Edición.

GRAY PAUL R. & MEYER ROBERT G., "Análisis y Diseño de Circuitos Integrados Analógicos", Prentice-Hall Hispanoamericana, S.A., Tercera Edición.

HORENSTEIN MARK N., "Microelectrónica: Circuitos y Dispositivos", Prentice-Hall Hispanoamericana, S.A., Segunda Edición.

MALIK NORBERT R., "Circuitos Electrónicos. Análisis, Diseño y Simulación", Prentice-Hall, 1998.

MILLMAN J. & HALKIAS CH. C., "Dispositivos y Circuitos Electrónicos", Ediciones Anaya, S.A., 1971.

MILLMAN J. & HALKIAS CH. C., "Electrónica Integrada. Circuitos y Sistemas, Analógicos y Digitales", Editorial Hispano Europea, S.A. Cuarta Edición.

MILLMAN J. & GRABEL A., "Microelectrónica", Editorial Hispano Europea, S.A. Sexta Edición.

RASHID MUHAMMAD H., "Circuitos Microelectrónicos análisis y diseño", International Thomson Editores, 2000.

SAVANT C. J. Jr., RODEN M. S. & CARPENTER G. L., "Diseño Electrónico. Circuito y Sistemas". Addison-Wesley Iberoamericana. Segunda Edición (Primera en español).

SEDRA A. & SMITH K. C., "Dispositivos Electrónicos y Amplificación de Señales", McGraw-Hill, 1991.

SCHILLING D. L. & BELOVE CH., "Circuitos Electrónicos Discretos e Integrados", Marcombo Boixareu Editores, Segunda Edición.

3.4 Preguntas y Problemas Propuestos

3.4.1 ¿Por qué se le llama al transistor FET, transistor unipolar?

3.4.2 ¿Cuáles son los diferentes tipos de FET? Clasifíquelos todos.

3.4.3 ¿Cuáles es el esquema y el símbolo circuital de los JFET?

3.4.4 Explicar el funcionamiento del dispositivo JFET. Sugerencia: escoja cualquiera de los JFET.

3.4.5 Defina la tensión de estricción, conocida también como tensión de estrangulamiento o tensión de Pinch-Off.

3.4.6 ¿A que se le llama saturación en el JFET?

3.4.7 Defina la corriente de drenaje de saturación.

3.4.8 Dibujar la familia de características de drenaje de un JFET (canal *n* o canal *p*) y explicar cualitativamente su forma.

3.4.9 ¿Se puede aumentar la tensión V_{GS} por encima de la tensión umbral de la unión *pn* formada entre la puerta y el canal? Justifique su respuesta.

3.4.10 ¿A que es igual la tensión drenador-surtidor cuando ocurre el estrangulamiento?

3.4.11 Nombre las diferentes regiones de funcionamiento del JFET y explíquelas.

3.4.12 Represente circuitalmente las diferentes operaciones del JFET de canal *n*.

3.4.13 Represente circuitalmente las diferentes operaciones del JFET de canal *p*.

3.4.14 Dibujar la curva de transferencia de un JFET de canal *n* y de un JFET de canal *p*. Indique los puntos de interés.

3.4.15 ¿Cómo varía la corriente de drenaje con la tensión de puerta-surtidor en la región de saturación?

3.4.16 Esbozar la geometría de un JFET en forma integrada.

3.4.17 Describa el funcionamiento de un JFET integrado planar de canal *n*.

3.4.18 Diga los diferentes tipos de MOSFET.

3.4.19 Dibujar la estructura física de un MOSFET de acumulación canal *n* y canal *p*.

3.4.20 Dibujar la sección transversal de un MOSFET de acumulación canal *n* y canal *p*.

3.4.21 Dibujar los símbolos circuitales empleados para los MOSFET de acumulación.

3.4.22 ¿Cuáles el modelo drenaje a fuente con $v_{GS}=0$ de un MOSFET de acumulación de canal *n*?

3.4.23 Describa el funcionamiento de un MOSFET de acumulación de canal *n*.

3.4.24 Dibujar las características de drenaje y la curva de transferencia de un MOSFET de acumulación (canal *n* y canal *p*). Explicar cualitativamente sus formas.

3.4.25 Defina la tensión de Early y diga como afecta esta tensión en la ecuación de la corriente de drenaje en la región de saturación.

3.4.26 ¿Cuáles el significado de la constante K de un MOSFET?

3.4.27 Dibujar la estructura física de un MOSFET de deplexión canal *n* y canal *p*.

3.4.28 Dibujar los símbolos circuitales empleados para los MOSFET de deplexión.

3.4.29 Dibujar las características de drenaje y la curva de transferencia de un MOSFET de deplexión (canal n y canal p). Explicar cualitativamente sus formas.

3.4.30 ¿Cuáles es el significado de la tensión umbral V_T en un MOSFET de acumulación y en un MOSFET de deplexión.

3.4.31 Determinar para los circuitos de las Figuras: 3.4.31.1a, 3.4.31.1b, 3.4.31.2a y 3.4.31.2b el punto de operación Q.

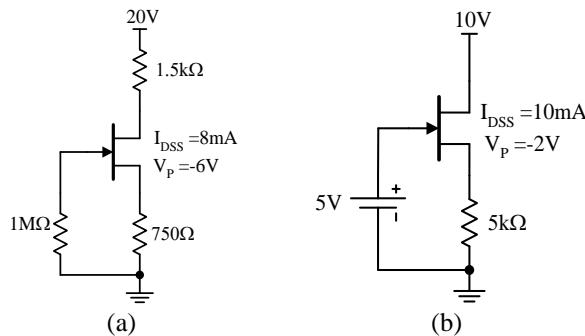


FIGURA 3.4.31.1 Circuito del problema 3.4.31.

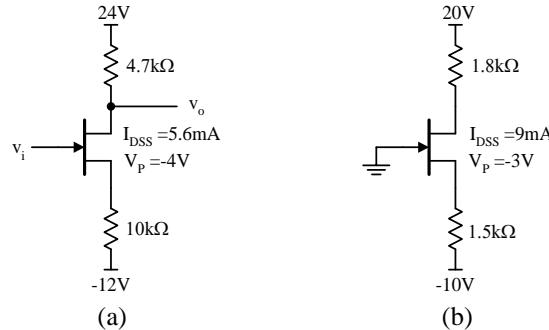


FIGURA 3.4.31.2. Circuito del problema 3.4.31.

3.4.32 Para los amplificadores de la Figura 3.4.32.1a y 3.4.32.1b determinar el punto de operación Q. C $\rightarrow\infty$.

3.4.33 Para el amplificador de la Figura 3.4.33.1 determinar el punto de operación Q. C → ∞.

3.4.34 En el circuito de la Figura 3.4.34.1 determinar R_D y R_S para que $I_D = -4\text{mA}$ y $V_{DS} = -6\text{V}$.

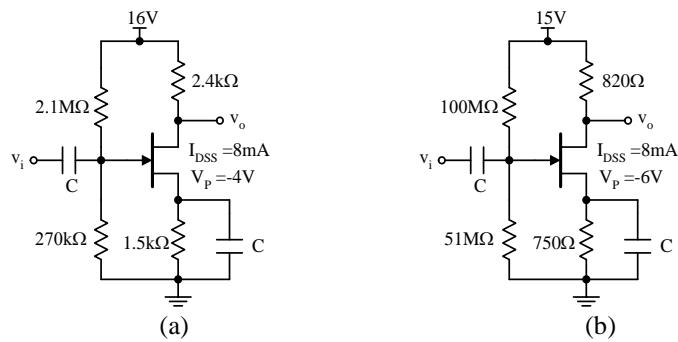


FIGURA 3.4.32.1. Circuito del problema 3.4.32.

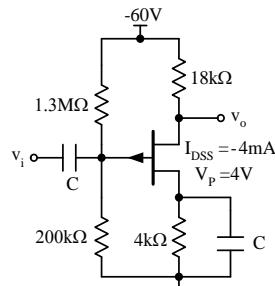


FIGURA 3.4.33.1. Circuito del problema 3.4.33.

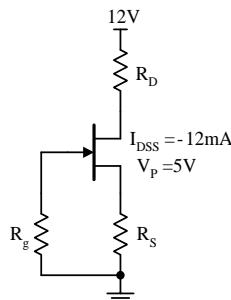


FIGURA 3.4.34.1. Circuito del problema 3.4.34.

3.4.35 En el amplificador de la Figura 3.4.35.1. Hallar el valor de R_1 para que el transistor se encuentre polarizado con una tensión de Drenador $V_D=10V$. $Q=\{I_{DSS}=1mA; V_p=-1V\}$. $C \rightarrow \infty$.

3.4.36 En el circuito de la Figura 3.4.36.1 hallar los puntos de operación de cada transistor, sabiendo que $Q1=Q2=\{Idss=10mA \text{ y } Vp=-4V\}$.

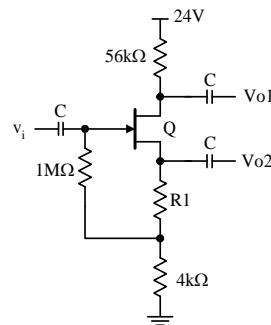


FIGURA 3.4.35.1. Circuito del problema 3.4.35.

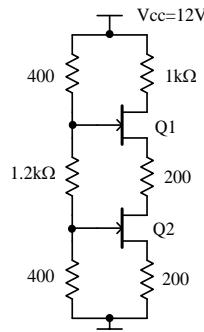


FIGURA 3.4.36.1. Circuito del problema 3.4.36.

3.4.37 En el circuito de la Figura 3.4.37.1 calcular: a) V_S , b) R_S , c) La ecuación de la recta de carga estática y dibujar la recta sobre la característica de drenaje de la Figura 3.4.37.2, indicando todos los puntos de interés y d) V_{DD} . $C \rightarrow \infty$.

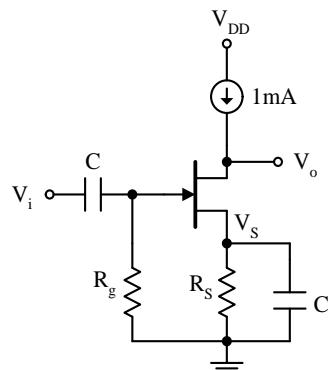


FIGURA 3.4.37.1. Circuito del problema 3.4.37.

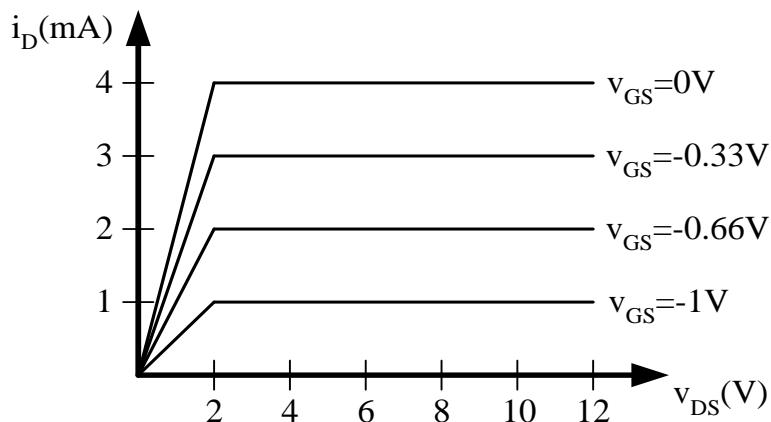


FIGURA 3.4.37.2. Característica de drenaje del transistor del problema 3.4.37.

3.4.38 Para el MOSFET de la Figura 3.4.38.1 demostrar que el transistor está funcionando por encima del punto de estrangulamiento, es decir, saturado. Hallar i_X en función de v_{DS} y representarla suponiendo que $K=3/16 \times 10^{-3} \text{ A/V}^2$ y $V_T=1\text{V}$. Sugerencia: $i_X=i_{DS}$. ¿Por qué?

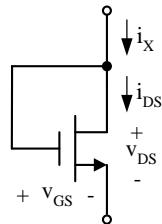


FIGURA 3.4.38.1. MOSFET del problema 3.4.38.

3.4.39 Un MOSFET de acumulación de canal n con parámetros $K=2 \text{ mA/V}^2$ y $V_T=1.5\text{V}$ está conectado al circuito de la Figura 3.4.39.1 con $R=4.7\text{k}\Omega$ y $V=10\text{V}$. Determinar el valor de v_I requerido para hacer que el valor de v_{DS} sea 6.2V .

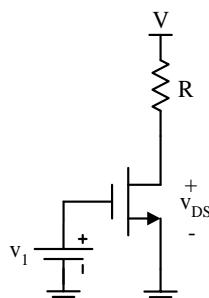


FIGURA 3.4.39.1. Circuito del problema 3.4.39.

3.4.40 Un MOSFET de deplexión de canal *n* con $V_T=-2V$ opera en la región de corriente constante con $I_D=4mA$ cuando $V_{GS}=2V$. ¿Cuáles el valor de K para este dispositivo? ¿Cuáles el valor mínimo de V_{DS} que asegurará operación en la región de corriente constante?

3.4.41 En la Figura 3.4.41.1 se muestra un circuito para un MOSFET de deplexión de canal *n*. Los parámetros del transistor son $V_T=-5V$ e $I_{DSS}=10mA$. Calcular V_{GS} y el punto de operación Q.

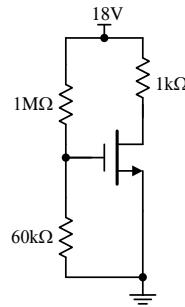


FIGURA 3.4.41.1. Circuito del problema 3.4.41.

3.4.42 Hallar el punto de operación Q del transistor de la Figura 3.4.42.1. Los parámetros del transistor son: $K=1\text{ mA/V}^2$ y $V_T=2V$.

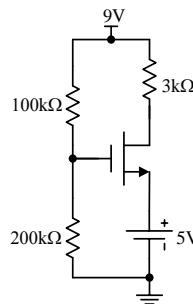


FIGURA 3.4.42.1. Circuito del problema 3.4.42.