

UNIVERSIDAD CENTRAL DE VENEZUELA  
FACULTAD DE INGENIERÍA  
ESCUELA DE INGENIERÍA ELÉCTRICA  
DEPARTAMENTO DE ELECTRÓNICA, COMPUTACIÓN Y  
CONTROL

**Pre-Laboratorio 5 : Polarización del JFET**

Estudiante:

Santana Ricardo C.I.:29571461

15 de febrero de 2024

# 1. Introducción

Existen diversos tipos de transistores con distintas aplicaciones, de los cuales cabe señalar el transistor de efecto de campo (FET), el cual controla la corriente que circula por uno de sus pines a través del voltaje aplicado entre sus otros dos terminales, a diferencia del BJT que controla la corriente respecto a otra corriente; por tal motivo el FET suele utilizarse en los circuitos como amplificador y como interruptor.

Sin importar el tipo de FET, sea canal N o canal P, cuenta con tres terminales denominados puerta (Gate), drenador (Drain) y surtidor (Source). Cada uno cuenta con su característica de transferencia específicas y datos particulares que permitan polarizar el transistor y operarlo en la zona deseada, las más comunes son el voltaje de Pinch-Off y la corriente de drenador con  $V_{GS} = 0$ .

## **2. Objetivos**

### **2.1. Objetivo General**

- Analizar el modo de operación de un transistor JFET canal n.

### **2.2. Objetivos Específicos**

- Estudiar la polarización de un JFET de canal n.
- Reconocer y trabajar con la característica de transferencia y la característica de salida de un JFET de canal n.

### 3. Marco Teórico

#### 3.1. Transistor FET.

El transistor de efecto de campo FET (Field Effect Transistor), es un dispositivo semiconductor de portadores mayoritarios, de tres terminales, cuya operación depende de la aplicación de un campo eléctrico para el control de las corrientes, esto es, el FET es una fuente de corriente controlada por tensión. Los FET pueden plantearse como resistencias controladas por diferencia de potencial. Tienen tres terminales, denominadas Puerta (gate), Drenador (drain) y Fuente (source). La puerta es la terminal equivalente a la base del BJT. El transistor de efecto de campo se comporta como un interruptor controlado por tensión, donde el voltaje aplicado a la puerta permite hacer que fluya o no corriente entre drenador y fuente. Así como los transistores bipolares se dividen en NPN y PNP, los de efecto de campo o FET son también de dos tipos: canal N y canal P.

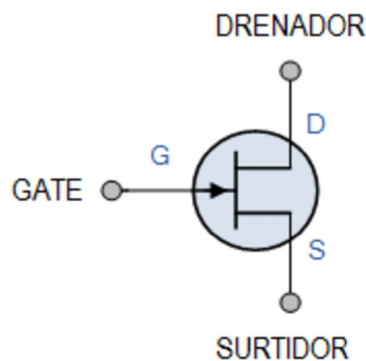


Figura 3.1: Transistor FET canal n

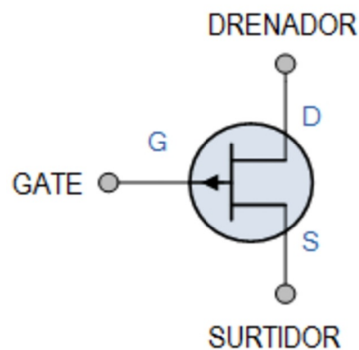


Figura 3.2: Transistor FET canal p

### 3.2. Polarización FET

El modo normal de polarización de un FET de canal N requiere que la tensión entre puerta y fuente sea negativa ( $V_{GS} < 0$ ) mientras que la tensión entre Drenador y Fuente tiene que ser positiva ( $V_{DS} > 0$ ).

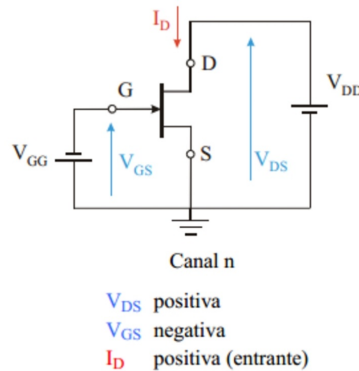


Figura 3.3: Polarización del FET

### 3.3. Tipos de transistores de efecto de campo FET.

Hay muchas formas de definir los diferentes tipos de FET disponibles. Los diferentes tipos significan que, durante el diseño del circuito electrónico, hay una elección del componente electrónico adecuado para el circuito. Al seleccionar el dispositivo correcto, es posible obtener el mejor rendimiento para el circuito dado.

Los FET pueden clasificarse de varias formas. Hay muchos tipos diferentes de FET en el mercado para los que existen varios nombres. Algunas de las categorías principales son:

- JFET
- MOSFET

### 3.4. Transistor JFET.

El transistor de efecto de campo de unión o JFET es un dispositivo semiconductor unipolar de tres terminales.

Es básicamente una barra semiconductor N o P (canal), en unión con otros dos semiconductores contrarios al tipo del canal. Si el canal es de semiconductor N, los otros 2 semiconductores serán P o si el canal es de semiconductor P, los otros 2 semiconductores serán N. Tiene

3 contactos unidos a los semiconductores por contactos óhmicos, El drenador (D) y la fuente (F) en los extremos del canal, y otra patilla llamada Puerta o Gate (G) en uno de los otros 2 semiconductores.

### **3.5. Estructura del JFET**

La ruta de corriente entre estos dos terminales (fuente y drenador) se denomina “canal”, que puede estar hecho de un material semiconductor tipo P o tipo N.

- Si el canal es del tipo semiconductor N se llama JFET de canal N (las otras patillas serán P).
- Si el canal es del tipo semiconductor P se llaman JFET de canal P (las otras patillas serán N).

### **3.6. Funcionamiento del JFET**

En un JFET de canal N tenemos una 2 uniones PN entre el gate (G), que es semiconductor P y la fuente (N) que es el canal y la otra entre el otro semiconductor P y el canal. Si esta unión PN la polarizamos inversamente, la unión PN entre G y el canal tenemos la tensión  $V_{GS}$ .

Al aumentar esta tensión aumentará la zona de agotamiento y por lo tanto disminuirá el ancho del canal, lo que hace que tendrá más resistencia al paso de la corriente. La zona de agotamiento a veces también se llama zona de depleción. Si disminuye el canal, la corriente entre el drenador (D) y la fuente (S) disminuye.

### **3.7. Voltaje de “pinch off”**

El voltaje de Pinch off es el voltaje que se aplica a la puerta o compuerta de un transistor JFET para estrangular el canal y reducir la corriente de drenaje a un nivel muy bajo. El voltaje de Pinch off también determina la transición del transistor de la región lineal a la región de saturación, donde el transistor actúa como una fuente de corriente constante. El voltaje de Pinch off depende del tipo y las dimensiones del canal.

## 3.8. Regiones de operación del JFET

### 3.8.1. JFET en región de corte

En esta región la intensidad entre drenador y fuente es nula ( $I_D=0$ ). En este caso, la tensión entre puerta y fuente es suficientemente negativa que las zonas de inversión bloquean y estrangulan el canal cortando la corriente entre drenador y fuente.

En las hojas técnicas se denomina a esta tensión como de estrangulamiento o pinch-off y se representa por  $V_{GS}(\text{off})$  o  $V_p$ .

### 3.8.2. JFET en región lineal

En esta región, el JFET se comporta como una resistencia no lineal que es utilizada en muchas aplicaciones donde se precise una resistencia variable controlada por tensión.

### 3.8.3. JFET en región de saturación

En esta región, de similares características que un BJT en la región lineal, el JFET tiene unas características lineales que son utilizadas en amplificación.

Se comporta como una fuente de intensidad controlada por la tensión  $V_{GS}$  cuya  $I_D$  es prácticamente independiente de la tensión  $V_{DS}$ . La ecuación que relaciona la  $I_D$  con la  $V_{GS}$  se conoce como ecuación cuadrática o ecuación de Schockley que viene dada por

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_p} \right)^2$$

donde  $V_p$  es la tensión de estrangulamiento y la  $I_{DSS}$  es la corriente de saturación. Esta corriente se define como el valor de  $I_D$  cuando  $V_{GS} = 0$ , y esta característica es utilizada con frecuencia para obtener una fuente de corriente de valor constante ( $I_{DSS}$ ).

Esta relación junto a las características del JFET permiten obtener gráficamente el punto estático de operaciones Q del transistor en la región de saturación. La figura 4 muestra la representación gráfica de este punto Q y la relación existente en ambas curvas, la característica de transferencia y, las cuales permiten determinar el punto de polarización de un transistor utilizando métodos gráficos.

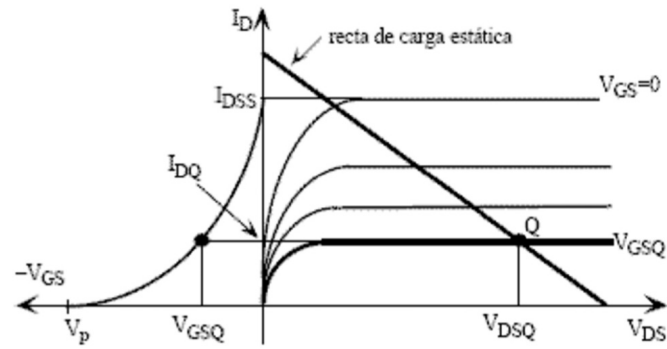


Figura 3.4: Curva característica de transferencia y el punto de operaciones Q

#### 3.8.4. FET en región de ruptura

Una tensión alta en los terminales del JFET puede producir ruptura por avalancha a través de la unión de puerta. Las especificaciones de los fabricantes indican la tensión de ruptura entre drenaje y fuente con la puerta cortocircuitada con la fuente; esta tensión su valor está comprendido entre 20 y 50V. Las tensiones de polarización nunca deben superar estos valores para evitar que el dispositivo se deteriore.



## 4. Metodología

### 4.1. Trabajo Previo al Laboratorio

1. Determine el punto estático de operación para el circuito de la Figura 4.1. Para el valor de  $I_{DSS}$  y  $V_p$ , deben obtenerlo del manual del fabricante según el transistor a utilizar.
2. Obtenga la tensión en cada uno de los terminales del JFET: tensión en el Drenador ( $V_D$ ), tensión en la Puerta ( $V_G$ ) y la tensión en el Surtidor ( $V_S$ ).

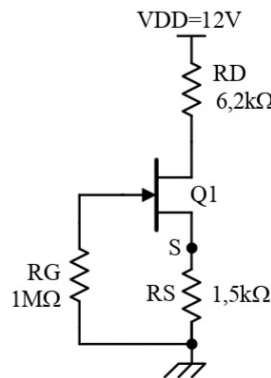


Figura 4.1: Polarización del JFET canal n.

### 4.2. Trabajo de Laboratorio

1. Para el circuito de la Figura 4.1, mida la tensión en el Drenador ( $V_D$ ), tensión en la Puerta ( $V_G$ ) y la tensión en el Surtidor ( $V_S$ ). Determine el punto estático de operación: la tensión Drenador-Surtidor ( $V_{DS}$ ) haciendo  $V_D - V_S$  de los valores medidos y la corriente de Drenador ( $I_D$ ) de manera indirecta haciendo  $(V_{DD} - V_D)/R_D$ ; para  $R_D$  emplear su valor nominal.
2. Para el circuito de la Figura 4.2, varíe el potenciómetro de hasta conseguir el punto de estático de operación. Anote las mediciones.
3. Varíe el potenciómetro hacia un sentido para conseguir una variación de 0,1V en la tensión del Drenador ( $V_D$ ) con respecto al medido en el punto 2, anote el valor y mida la tensión en los otros terminales del transistor.
4. Siga variando el potenciómetro en el mismo sentido que el punto ?? para obtener variaciones de 0,1V en la tensión del Drenador ( $V_D$ ) hasta llegar al extremo del potenciómetro.

En cada variación mida las tensiones en cada uno de los terminales del transistor. Realice una tabla.

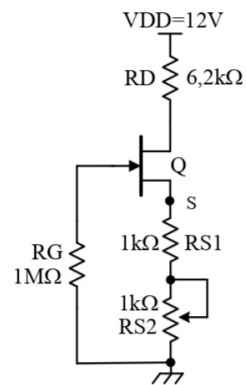


Figura 4.2: Variación en la Polarización del JFET.

## 5. Cálculos previos

Se trabajará con el transistor FET canal n MPF102, el cual posee las siguientes especificaciones:

Tabla 1: Características del transistor MPF102

電気的特性 ELECTRICAL CHARACTERISTICS ( $T_a = 25^\circ\text{C}$ )

CHARACTERISTIC	SYMBOL	CONDITION	MIN.	TYP.	MAX.	UNIT
ゲート漏れ電流	$I_{GSS}$	$V_{GS} = -0.5\text{V}, V_{DS} = 0$	—	—	-10	nA
ゲート・ドレイン間降伏電圧	$V_{(BR)GD}$	$I_G = -100\mu\text{A}, \text{Common Drain}$	-18	—	—	V
ドレイン電流 (Note 1)	$I_{DSS}$	$V_{GS} = 0, V_{DS} = 10\text{V}$	1.0	—	1.0	mA
ピンチオフ電圧	$V_P$	$V_{DS} = 10\text{V}, I_D = 1\mu\text{A}$	0.4	—	4.0	V
相互コンダクタンス (Note 2)	$g_m$	$V_{GS} = 0, V_{DS} = 10\text{V}$ $f = 1\text{kHz}$	—	9	—	mS
帰還容量	$C_{rss}$	$V_{GD} = -10\text{V}, f = 1\text{MHz}$	—	0.10	0.15	pF
電力利得 (Fig. 1) (Note 2)	$G_{PS}$	$V_{DD} = 10\text{V}, f = 100\text{MHz}$	—	18	—	dB
雑音指数 (Fig. 1) (Note 2)	NF	$V_{DD} = 10\text{V}, f = 100\text{MHz}$	—	2.5	3.5	dB

de las cuales se deduce por promediación que:

$$V_P = -2.2\text{V}$$

$$I_{DSS} = 5\text{mA}$$

Entonces analizando el siguiente circuito, para encontrar el punto de operación  $Q(V_{DSQ}, I_{DQ})$

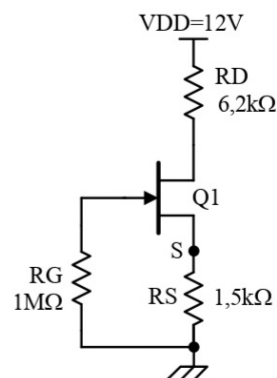


Figura 4.1. Polarización del JFET canal n.

Se tiene un JFET autopolarizado. Esto es debido a que la corriente circulando por  $R_G$  es cero y, por tanto, toda la corriente ( $I_D$ ) que entra por el drenador D sale por la fuente S.

Analizando la malla relacionada al circuito de la compuerta con  $I_G = 0$ ,

$$V_{GS} = -I_D R_S \rightarrow I_D = -\frac{V_{GS}}{R_S}$$

$$I_D = -\frac{V_{GS}}{R_S} \quad (1)$$

Conociendo la características de transferencia de un JFET que relaciona  $V_{GS}$  e  $I_D$

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad (2)$$

Entonces

$$I_{DQ} = I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P}\right)^2 = -\frac{V_{GSQ}}{R_S}$$

buscando  $V_{GSQ}$

$$\begin{aligned} I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P}\right)^2 &= -\frac{V_{GSQ}}{R_S} \\ 1 - 2\frac{V_{GSQ}}{V_P} + \left(\frac{V_{GSQ}}{V_P}\right)^2 &= -\frac{V_{GSQ}}{I_{DSS}R_S} \\ 1 - 2\frac{V_{GSQ}}{V_P} + \frac{V_{GSQ}^2}{V_P^2} + \frac{V_{GSQ}}{I_{DSS}R_S} &= 0 \\ \frac{1}{V_P^2}V_{GSQ}^2 + \left(\frac{1}{I_{DSS}R_S} - \frac{2}{V_P}\right)V_{GSQ} + 1 &= 0 \end{aligned} \quad (3)$$

Reemplazando valores conocidos en (3) y resolviendo ecuación de segundo grado

$$V_{GSQ} = -1,29V$$

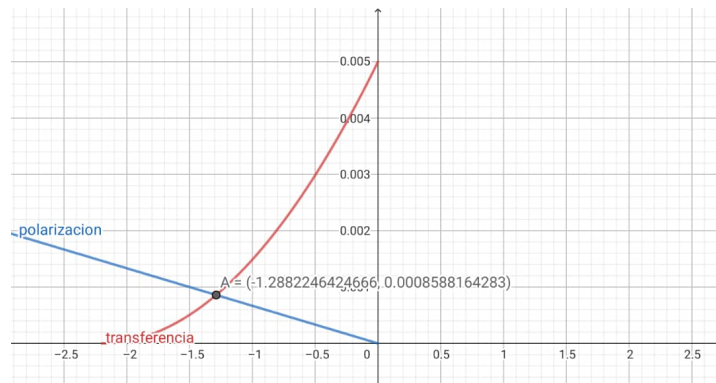


Figura 5.1: Intersección de las ecuaciones (1) y (2)

Sustituyendo en (1)

$$I_{DQ} = -\frac{V_{GSQ}}{R_S} = -\frac{(-1,29V)}{1,5k\Omega} = 0,86mA$$

Analizando malla relacionada al drenador

$$V_{DD} = I_D R_D + V_{DS} + I_D R_S$$

Particularizando para calcular  $V_{DSQ}$

$$\begin{aligned} V_{DD} &= I_{DQ} R_D + V_{DSQ} + I_{DQ} R_S \\ I_{DQ} R_D + V_{DSQ} + I_{DQ} R_S &= V_{DD} \\ V_{DSQ} &= V_{DD} - I_{DQ} (R_D + R_S) \end{aligned} \quad (4)$$

Reemplazando valores en (4)

$$V_{DSQ} = 12V - 0,86mA(6,2 + 1,5)k\Omega = 5,378V$$

Punto de operacion

$$Q : (5,378V, 0,86mA)$$

Entonces el transistor se encuentra en zona de saturación

Como  $I_G = 0$ , entonces no hay caída de tensión en  $R_G$  y  $V_G = 0$

$$V_S = -V_{GS} = 1,29V$$

$$V_{DS} = V_D - V_S \rightarrow V_D = V_{DS} + V_S = 5,378V + 1,29V = 6,668V$$

Tabla 2: Voltajes teóricos en Puerta, Drenador y Fuente

$V_G[V]$	$V_D[v]$	$V_S[v]$
0	6.668	1.290

## 6. Materiales e Instrumentos

- Transistor FET canal n 2SK61
- Resistencia de carbon de  $6,2k\Omega$  serie del 5 % y potencia de 1/4 W.
- Resistencia de carbon de  $1,5k\Omega$  serie del 5 % y potencia de 1/4 W.
- Resistencia de carbon de  $1M\Omega$  serie del 5 % y potencia de 1/4 W.
- Resistencia de carbon de  $1k\Omega$  serie del 5 % y potencia de 1/4 W.
- Potenciómetro Preset de  $1k\Omega$  serie del 10 %