

ESP32-C3 系列芯片

技术规格书

搭载 RISC-V 32 位单核处理器的极低功耗 SoC

支持 2.4 GHz Wi-Fi (802.11b/g/n) 和 Bluetooth® 5 (LE)

封装内可叠封 4 MB flash

QFN32 (5×5 mm) 封装

包括：

ESP32-C3

ESP32-C3FN4 – [不推荐用于新设计 \(NRND\)](#)

ESP32-C3FH4

ESP32-C3FH4AZ

ESP32-C3FH4X



版本 1.6

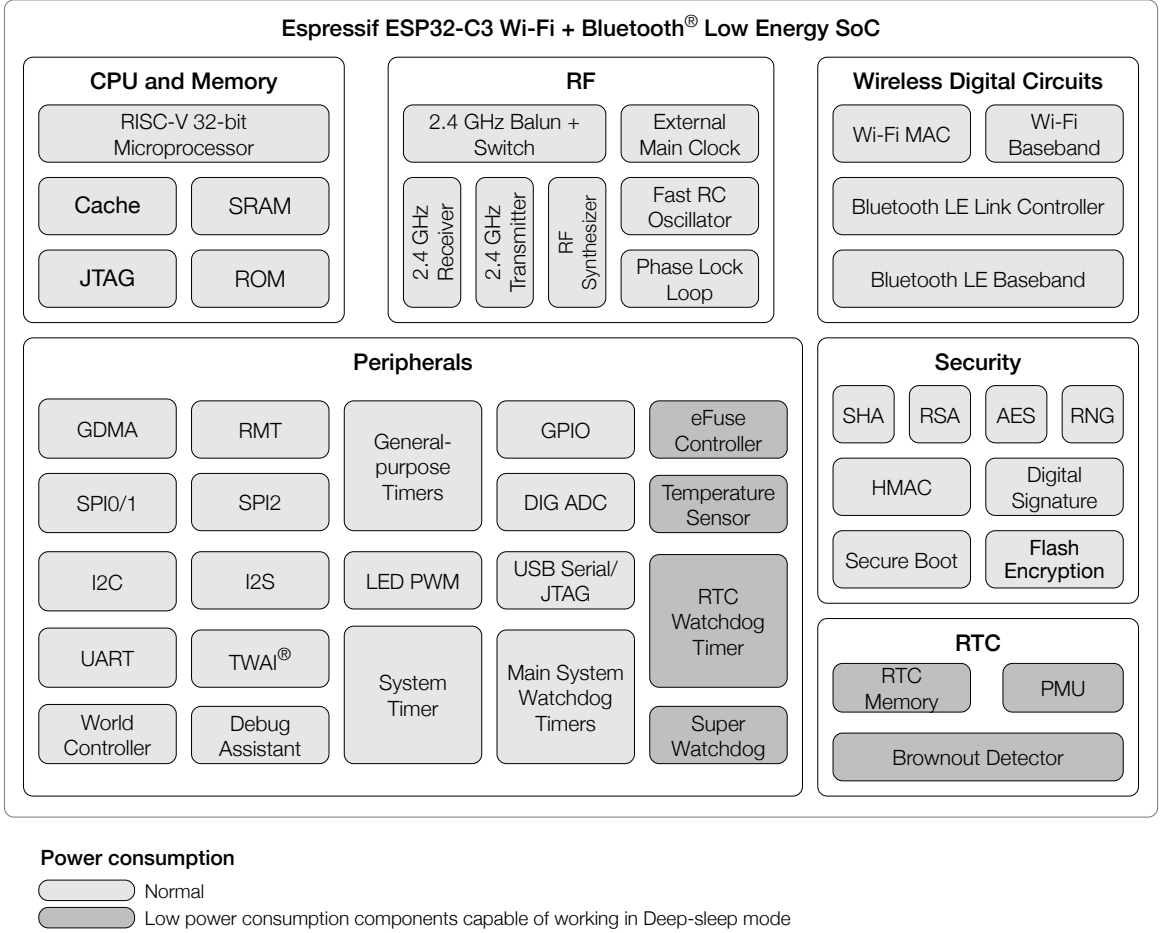
乐鑫信息科技

版权 © 2024

产品概述

ESP32-C3 是一款低功耗、高集成度的 MCU 系统级芯片 (SoC)，集成 2.4 GHz Wi-Fi 和低功耗蓝牙 (Bluetooth® LE) 无线通信。

芯片的功能框图如下图所示。



ESP32-C3 功能框图

更多关于功耗的信息，请参考[章节 3.7 电源管理](#)。

产品特性

Wi-Fi

- 支持 IEEE 802.11b/g/n 协议
- 在 2.4 GHz 频带支持 20 MHz 和 40 MHz 频宽
- 支持 1T1R 模式，数据速率高达 150 Mbps
- 无线多媒体 (WMM)
- 帧聚合 (TX/RX A-MPDU, TX/RX A-MSDU)
- 立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation and defragmentation)
- 传输机会 (Transmit opportunity, TXOP)
- Beacon 自动监测 (硬件 TSF)
- 4 × 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式、Station + SoftAP 模式和混杂模式
请注意 ESP32-C3 系列芯片在 Station 模式下扫描时，SoftAP 信道会同时改变
- 天线分集
- 802.11mc FTM

蓝牙

- 低功耗蓝牙 (Bluetooth LE): Bluetooth 5、Bluetooth mesh
- 高功率模式 (20 dBm)
- 速率支持 125 Kbps、500 Kbps、1 Mbps、2 Mbps
- 广播扩展 (Advertising Extensions)
- 多广播 (Multiple Advertisement Sets)
- 信道选择 (Channel Selection Algorithm #2)
- Wi-Fi 与蓝牙共存，共用同一个天线

CPU 和存储

- 32 位 RISC-V 单核处理器，主频高达 160 MHz
- CoreMark® 分数：
 - 单核 160 MHz: 407.22 CoreMark; 2.55 CoreMark/MHz
- 384 KB ROM
- 400 KB SRAM (其中 16 KB 专用于 cache)
- 8 KB RTC SRAM

- 封装内 flash（不同型号有差异，详见章节 1 [ESP32-C3 系列型号对比](#)）
- SPI、Dual SPI、Quad SPI、QPI 接口外接多个 flash
- 通过 cache 加速 flash 访问
- 支持 flash 在线编程 (ICP)

高级外设接口

- 22 或 16 个 GPIO 口
- 数字接口：
 - 3 × SPI
 - 2 × UART
 - 1 × I2C
 - 1 × I2S
 - 红外收发器，2 个发送通道和 2 个接收通道
 - LED PWM 控制器，多达 6 个通道
 - 全速 USB 串口/JTAG 控制器
 - 通用 DMA 控制器 (简称 GDMA)，3 个接收通道和 3 个发送通道
 - 1 × TWAI[®] 控制器，兼容 ISO11898-1 (CAN 规范 2.0)
- 模拟接口：
 - 2 × 12 位 SAR 模/数转换器，多达 6 个通道
 - 1 × 温度传感器
- 定时器：
 - 2 × 54 位通用定时器
 - 3 × 数字看门狗定时器
 - 1 × 模拟看门狗定时器
 - 1 × 52 位系统定时器

功耗管理

- 通过选择时钟频率、占空比、Wi-Fi 工作模式和单独控制内部器件的电源，实现精准电源控制
- 针对典型场景设计的四种功耗模式：Active、Modem-sleep、Light-sleep、Deep-sleep
- Deep-sleep 模式下功耗低至 5 μ A
- Deep-sleep 模式下 RTC 存储器仍保持工作

安全机制

- 安全启动 - 内部和外部存储器的权限控制
- Flash 加密 - 加密和解密存储器
- 4096 位 OTP，用户可用的高达 1792 位
- 加密硬件加速器：
 - AES-128/256 (FIPS PUB 197)
 - SHA 加速器 (FIPS PUB 180-4)
 - RSA 加速器
 - 随机数生成器 (RNG)
 - HMAC
 - 数字签名

RF 模块

- 天线开关、射频巴伦 (balun)、功率放大器、低噪声放大器
- 802.11b 传输功率高达 +21 dBm
- 802.11n 传输功率高达 +20 dBm
- 低功耗蓝牙接收器灵敏度 (125 Kbps) 高达 -105 dBm

应用

低功耗芯片 ESP32-C3 专为物联网 (IoT) 设备而设计，应用领域包括：

- | | |
|----------|--------------------|
| • 智能家居 | • POS 机 |
| • 工业自动化 | • 服务机器人 |
| • 医疗保健 | • 音频设备 |
| • 消费电子产品 | • 通用低功耗 IoT 传感器集线器 |
| • 智慧农业 | • 通用低功耗 IoT 数据记录器 |

说明:

点击链接或扫描二维码确保您使用的是最新版本的文档:

https://www.espressif.com/documentation/esp32-c3_datasheet_cn.pdf



目录

产品概述

产品特性	2
应用	3

1 ESP32-C3 系列型号对比

1.1 命名规则	11
1.2 型号对比	11

2 管脚

2.1 管脚布局	12
2.2 管脚概述	12
2.3 IO 管脚	14
2.3.1 IO MUX 和 GPIO 功能	17
2.3.2 模拟功能	19
2.3.3 GPIO 的限制	20
2.4 模拟管脚	21
2.5 电源	22
2.5.1 电源管脚	22
2.5.2 电源管理	22
2.5.3 芯片上电和复位	23
2.6 Strapping 管脚	24
2.6.1 芯片启动模式控制	25
2.6.2 ROM 日志打印控制	25
2.7 芯片与 flash 的管脚对应关系	27

3 功能描述

3.1 CPU 和存储	28
3.1.1 CPU	28
3.1.2 片上存储	28
3.1.3 封装外 flash	28
3.1.4 存储器映射	29
3.1.5 Cache	29
3.2 系统时钟	30
3.2.1 CPU 时钟	30
3.2.2 RTC 时钟	30
3.3 模拟外设	30

3.3.1	模/数转换器 (ADC)	30
3.3.2	温度传感器	31
3.4	数字外设	31
3.4.1	通用输入/输出接口 (GPIO)	31
3.4.2	串行外设接口 (SPI)	31
3.4.3	通用异步收发器 (UART)	32
3.4.4	I2C 接口	32
3.4.5	I2S 接口	33
3.4.6	红外遥控器	33
3.4.7	LED PWM 控制器	33
3.4.8	通用 DMA 控制器	33
3.4.9	USB 串口/JTAG 控制器	33
3.4.10	TWAI® 控制器	34
3.5	射频和 Wi-Fi	34
3.5.1	2.4 GHz 接收器	34
3.5.2	2.4 GHz 发射器	34
3.5.3	时钟生成器	35
3.5.4	Wi-Fi 射频和基带	35
3.5.5	Wi-Fi MAC	35
3.5.6	联网特性	36
3.6	低功耗蓝牙	36
3.6.1	低功耗蓝牙射频和物理层	36
3.6.2	低功耗蓝牙链路层控制器	36
3.7	电源管理	37
3.8	定时器	38
3.8.1	通用定时器	38
3.8.2	系统定时器	38
3.8.3	看门狗定时器	39
3.9	加密硬件加速器	39
3.10	物理安全特性	39
3.11	外设管脚分配	40
4	电气特性	42
4.1	绝对最大额定值	42
4.2	建议电源条件	42
4.3	VDD_SPI 输出特性	42
4.4	直流电气特性 (3.3 V, 25 °C)	43
4.5	ADC 特性	43
4.6	功耗特性	44
4.6.1	Active 模式下的 RF 功耗	44
4.6.2	其他功耗模式下的功耗	44
4.7	可靠性	45
4.8	Wi-Fi 射频	45
4.8.1	Wi-Fi 射频发射器 (TX) 规格	45
4.8.2	Wi-Fi 射频接收器 (RX) 规格	46
4.9	低功耗蓝牙射频	47

4.9.1	低功耗蓝牙射频发射器 (TX) 规格	47
4.9.2	低功耗蓝牙射频接收器 (RX) 规格	49
5	封装	52
6	相关文档和资源	53
附录 A – ESP32-C3 管脚总览		54
修订历史		55

表格

1-1	ESP32-C3 系列芯片对比	11
2-1	管脚概述	15
2-2	芯片上电过程中的管脚毛刺	16
2-3	IO MUX 管脚功能	18
2-4	模拟功能	19
2-5	模拟管脚	21
2-6	电源管脚	22
2-7	电压稳压器	22
2-8	上电和复位时序参数说明	23
2-9	Strapping 管脚默认配置	24
2-10	Strapping 管脚的时序参数说明	24
2-11	芯片启动模式控制	25
2-12	ROM 日志打印控制	26
2-13	芯片与封装内 flash 的管脚对应关系	27
3-1	模块和电源域	38
3-2	外设和传感器管脚分配	40
4-1	绝对最大额定值	42
4-2	建议电源条件	42
4-3	VDD_SPI 内部和输出特性	42
4-4	直流电气特性 (3.3 V, 25 °C)	43
4-5	ADC 特性	43
4-6	ADC 校准结果	43
4-7	不同 RF 模式下的 Wi-Fi 功耗	44
4-8	Modem-sleep 模式下的功耗	44
4-9	低功耗模式下的功耗	44
4-10	可靠性认证	45
4-11	Wi-Fi 频率	45
4-12	频谱模板和 EVM 符合 802.11 标准时的发射功率	45
4-13	发射 EVM 测试	46
4-14	接收灵敏度	46
4-15	最大接收电平	47
4-16	接收邻道抑制	47
4-17	低功耗蓝牙频率	47
4-18	发射器特性 - 低功耗蓝牙 1 Mbps	48
4-19	发射器特性 - 低功耗蓝牙 2 Mbps	48
4-20	发射器特性 - 低功耗蓝牙 125 Kbps	48
4-21	发射器特性 - 低功耗蓝牙 500 Kbps	49
4-22	接收器特性 - 低功耗蓝牙 1 Mbps	49
4-23	接收器特性 - 低功耗蓝牙 2 Mbps	50
4-24	接收器特性 - 低功耗蓝牙 125 Kbps	50
4-25	接收器特性 - 低功耗蓝牙 500 Kbps	51

插图

1-1	ESP32-C3 系列芯片命名规则	11
2-1	ESP32-C3 管脚布局（俯视图）	12
2-2	ESP32-C3FH4AZ 管脚布局（俯视图）	13
2-3	ESP32-C3 电源管理	23
2-4	上电和复位时序参数图	23
2-5	Strapping 管脚的时序参数图	25
3-1	地址映射结构	29
3-2	模块和电源域	37
5-1	QFN32 (5×5 mm) 封装	52

1 ESP32-C3 系列型号对比

1.1 命名规则

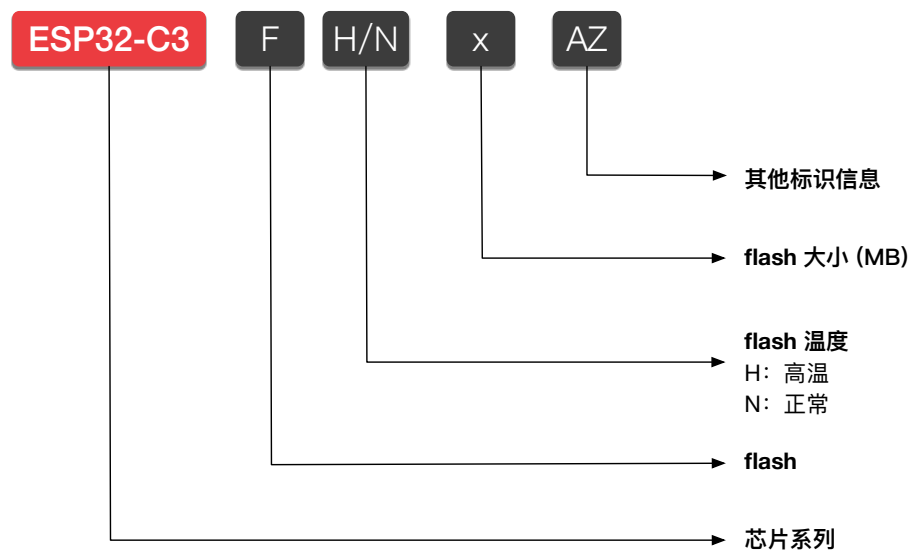


图 1-1. ESP32-C3 系列芯片命名规则

1.2 型号对比

表 1-1. ESP32-C3 系列芯片对比

订购代码 ¹	封装内 flash	环境温度 ² (°C)	封装 (mm)	GPIO 数量 ⁴	芯片版本 ⁵
ESP32-C3 ³	—	−40 ~ 105	QFN32 (5*5)	22	v0.4
ESP32-C3FN4 (NRND)	4 MB	−40 ~ 85	QFN32 (5*5)	22	v0.4
ESP32-C3FH4	4 MB	−40 ~ 105	QFN32 (5*5)	22	v0.4
ESP32-C3FH4AZ	4 MB	−40 ~ 105	QFN32 (5*5)	16	v0.4
ESP32-C3FH4X	4 MB	−40 ~ 105	QFN32 (5*5)	22	v1.1
ESP32-C3FH4XAZ	4 MB	−40 ~ 105	QFN32 (5*5)	16	v1.1

¹ 更多关于芯片丝印和包装的信息，请参考章节 [5 封装](#)。

² 环境温度指乐鑫芯片外部的推荐环境温度。

³ ESP32-C3 须在芯片封装外连接 SPI flash。更多关于 SPI 模式的信息，请参考章节 [2.7 芯片与 flash 的管脚对应关系](#)。

⁴ GPIO 数量为 16 的型号未引出用于连接 flash 的 SPIO/SPI1 相关管脚。

⁵ 所有芯片版本的 SRAM 大小相同，但芯片版本 v1.1（即 ESP32-C3FH4X 和 ESP32-C3FH4XAZ）比芯片版本 v0.4 多约 35 KB 供用户使用。芯片版本的识别，请参考 [《ESP32-C3 系列芯片勘误表》](#)。

2 管脚

2.1 管脚布局

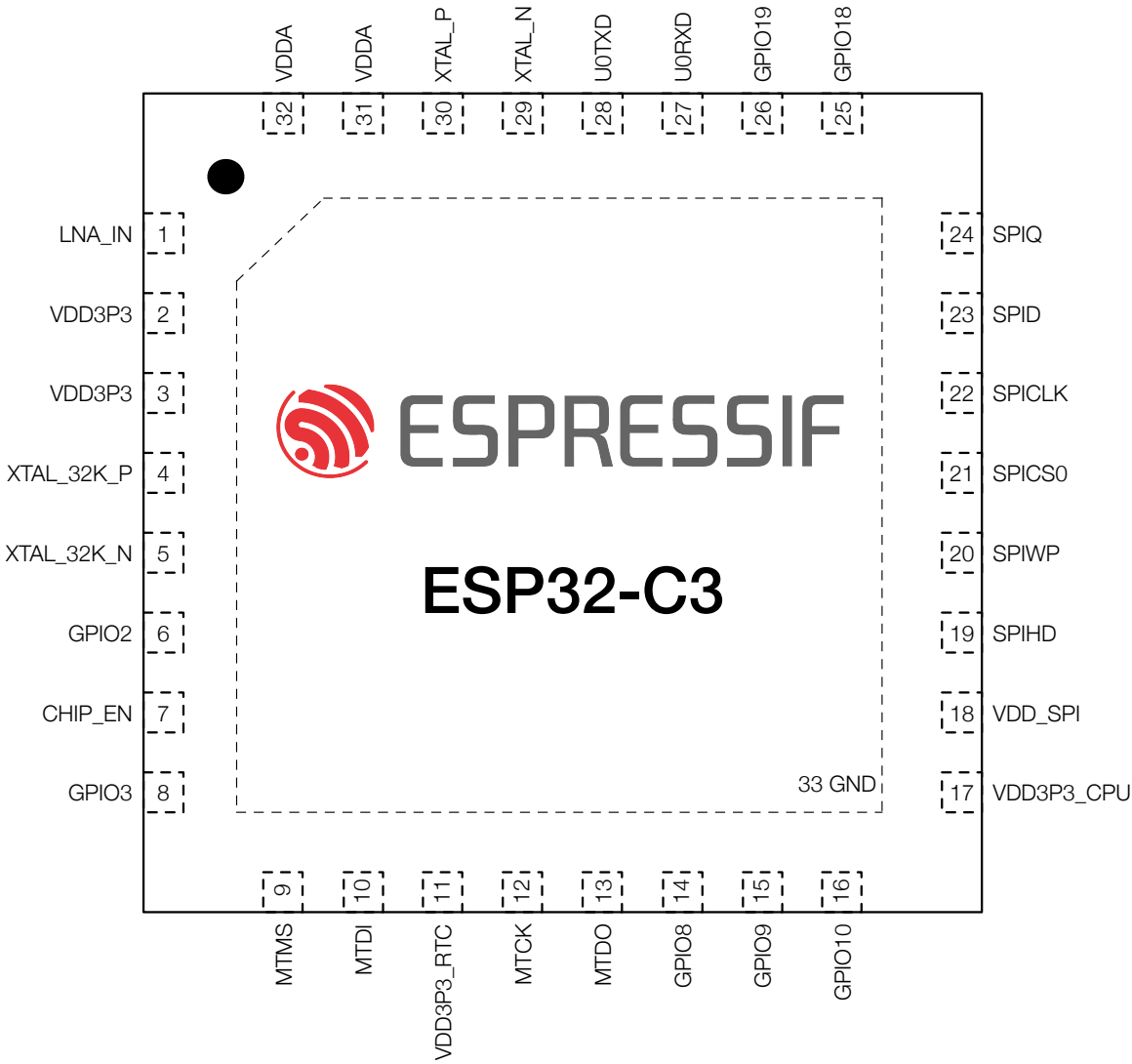


图 2-1. ESP32-C3 管脚布局（俯视图）

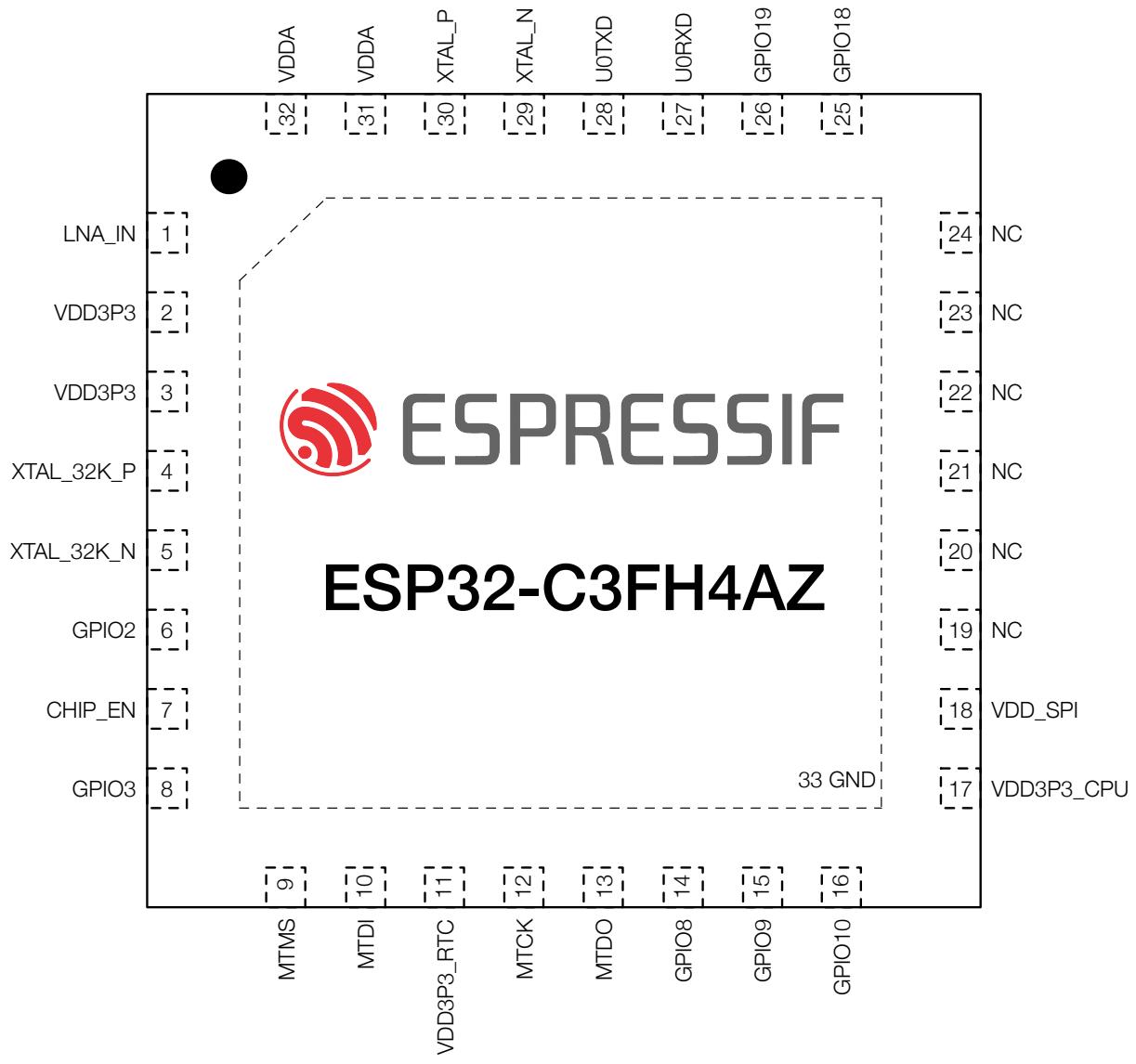


图 2-2. ESP32-C3FH4AZ 管脚布局（俯视图）

2.2 管脚概述

ESP32-C3 芯片集成了多个需要与外界通讯的外设。由于芯片封装尺寸小、管脚数量有限，传送所有输入输出信号的唯一方法是管脚多路复用。管脚多路复用由软件可编程的寄存器控制（详见 [《ESP32-C3 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵）。

总体而言，ESP32-C3 芯片的管脚可分为以下几类：

- **IO 管脚**，具有以下预设功能：
 - 每个 IO 管脚都预设了 **IO MUX 和 GPIO 功能** – 见表 [2-3 IO MUX 和 GPIO 功能](#)
 - 部分管脚预设了 **模拟功能** – 见表 [2-4 模拟功能](#)

预设功能即每个 IO 管脚直接连接至一组特定的片上外设。运行时，可通过映射寄存器配置连接管脚的外设（详见技术参考手册）。

- **模拟管脚**，专用于 **模拟功能** – 见表 [2-5 模拟管脚](#)
- **电源管脚**，为芯片外设和非电源管脚供电 – 见表 [2-6 电源管脚](#)

表 2-1 管脚概述 说明：

1. 更多信息，详见下文相应章节，或参考[附录 A – ESP32-C3 管脚总览](#)。
2. **加粗**功能为默认启动模式下管脚的默认功能，详见章节 [2.6.1 芯片启动模式控制](#)。
3. **供电管脚**一栏，由 VDD_SPI 供电的管脚：
 - 电源实际来自给 VDD_SPI 供电的内部电源轨，详见章节 [2.5.2 电源管理](#)。
4. **供电管脚**一栏，由 VDD3P3_CPU / VDD_SPI 供电的管脚：
 - 供电管脚（VDD3P3_CPU 或 VDD_SPI）可通过寄存器配置，详见 [《ESP32-C3 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵。
5. 除 GPIO18、GPIO19 的管脚默认驱动电流为 40 mA，其余管脚的默认驱动电流为 20 mA。
6. **管脚配置**一栏为复位时和复位后预设配置缩写：
 - IE – 输入使能
 - WPU – 内部弱上拉电阻使能
 - WPD – 内部弱下拉电阻使能
 - USB_PU – USB 上拉电阻使能
 - USB 管脚 (GPIO18 和 GPIO19) 默认开启 USB 功能，此时管脚是否上拉由 USB 上拉电阻决定。USB 上拉电阻由 USB_SERIAL_JTAG_DP/DM_PULLUP 控制，具体阻值可通过 USB_SERIAL_JTAG_PULLUP_VALUE 位控制，详见 [《ESP32-C3 技术参考手册》](#) > 章节 *USB 串口/JTAG 控制器*
 - USB 管脚关闭 USB 功能时，用作普通 GPIO，默认禁用管脚内部弱上下拉电阻，可通过 IO_MUX_FUNC_WPU/WPD 配置
7. EFUSE_DIS_PAD_JTAG 的值为
 - 0 - 初始默认值，输入使能，内部弱上拉电阻使能 (IE & WPU)
 - 1 - 输入使能 (IE)

8. 输出使能

9. 该管脚默认用于给封装内外的 flash 供电。若芯片在封装外部连接 flash 且外接 flash 电源，该电源管脚可用作 GPIO。详细信息请参考[《ESP32-C3 技术参考手册》](#) > 章节 IO MUX 和 GPIO 交换矩阵。

10. 管脚 19 ~ 管脚 24 未引出至 ESP32-C3FH4AZ 芯片，在该芯片中为空管脚。

表 2-1. 管脚概述

管脚 序号	管脚 名称	管脚 类型 ¹	供电 管脚 ³⁻⁵	管脚配置 ⁶		管脚功能 ^{1,2}	
				复位时	复位后	IO MUX	模拟
1	LNA_IN	模拟					
2	VDD3P3	电源					
3	VDD3P3	电源					
4	XTAL_32K_P	IO	VDD3P3_RTC			IO MUX	模拟
5	XTAL_32K_N	IO	VDD3P3_RTC			IO MUX	模拟
6	GPIO2	IO	VDD3P3_RTC	IE	IE	IO MUX	模拟
7	CHIP_EN	模拟					
8	GPIO3	IO	VDD3P3_RTC	IE	IE	IO MUX	模拟
9	MTMS	IO	VDD3P3_RTC		IE	IO MUX	模拟
10	MTDI	IO	VDD3P3_RTC		IE	IO MUX	模拟
11	VDD3P3_RTC	电源					
12	MTCK	IO	VDD3P3_CPU		IE ⁷	IO MUX	
13	MTDO	IO	VDD3P3_CPU		IE	IO MUX	
14	GPIO8	IO	VDD3P3_CPU	IE	IE	IO MUX	
15	GPIO9	IO	VDD3P3_CPU	IE, WPU	IE, WPU	IO MUX	
16	GPIO10	IO	VDD3P3_CPU		IE	IO MUX	
17	VDD3P3_CPU	电源					
18	VDD_SPI ⁹ 10	电源	VDD3P3_CPU			IO MUX	
19	SPIHD	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU	IO MUX	
20	SPIWP	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU	IO MUX	
21	SPICSO	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU	IO MUX	
22	SPICLK	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU	IO MUX	
23	SPID	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU	IO MUX	
24	SPIQ	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU	IO MUX	
25	GPIO18	IO	VDD3P3_CPU			IO MUX	模拟
26	GPIO19	IO	VDD3P3_CPU		USB_PU	IO MUX	模拟
27	UORXD	IO	VDD3P3_CPU		IE, WPU	IO MUX	
28	UOTXD	IO	VDD3P3_CPU		WPU ⁸	IO MUX	
29	XTAL_N	模拟					
30	XTAL_P	模拟					
31	VDDA	电源					
32	VDDA	电源					
33	GND	电源					

部分管脚在芯片上电过程中有毛刺，具体见表 2-2。

表 2-2. 芯片上电过程中的管脚毛刺

管脚	毛刺类型 ¹	典型持续时间 (ns)
MTCK	低电平毛刺	5
MTDO	低电平毛刺	5
GPIO10	低电平毛刺	5
UORXD	低电平毛刺	5
GPIO18	高电平毛刺	50000

¹ 低电平毛刺：在持续期间维持低电平输出状态；
高电平毛刺：在持续期间维持高电平输出状态；
下拉毛刺：在持续期间维持内部弱下拉状态；
上拉毛刺：在持续期间维持内部弱上拉状态。
关于高/低电平和上/下拉的相关具体参数，请参考
[表 4-4](#)。

2.3 IO 管脚

2.3.1 IO MUX 和 GPIO 功能

ESP32-C3 的管脚可分配表 2-3 IO MUX 和 GPIO 功能 列出的任一 IO MUX 功能 (F0-F2)。

每组 IO MUX 功能都有通用输入/输出功能 (如 GPIO0、GPIO1 等)。若分配给一个管脚 GPIO 功能，则该管脚的信号通过 GPIO 交换矩阵传输。GPIO 交换矩阵包含内部信号传输线路，用于映射信号，可以赋予管脚任一 IO MUX 功能。这种映射虽然灵活，但可能影响传输信号的速度和延迟。

表 2-3 IO MUX 和 GPIO 功能 说明：

1. **加粗**表示默认启动模式下的默认管脚功能，详见章节 2.6.1 芯片启动模式控制。
2. **高亮**的单元格，详见章节 2.3.3 GPIO 的限制。
3. 每个 IO MUX 功能 (F_n , $n = 0 \sim 2$) 均对应一个“类型”。以下是各个“类型”的含义：
 - I – 输入。O – 输出。T – 高阻。
 - I1 – 输入；如果该管脚分配了 F_n 以外的功能，则 F_n 的输入信号恒为 1。
 - IO – 输入；如果该管脚分配了 F_n 以外的功能，则 F_n 的输入信号恒为 0。

4. 功能名称：

GPIO...	通用输入输出，信号通过 GPIO 交换矩阵传输。更多关于 GPIO 交换矩阵的信息，详见 《ESP32-C3 技术参考手册》 > 章节 IO MUX 和 GPIO 交换矩阵。
U...RXD	} UART0/1 接收/发送信号。
U...TXD	

5. 功能组（详见表格标识）：

- (a) 用于调试功能的 JTAG 接口。
- (b) 用于调试功能的 UART 接口。
- (c) 用于连接封装内或封装外 flash 的 SPI0/1 接口。支持单线、双线、四线 SPI 模式。参见章节 2.7 芯片与 flash 的管脚对应关系。
- (d) 用于快速 SPI 传输的 SPI2 主接口。支持单线、双线、四线 SPI 模式。

表 2-3. IO MUX 管脚功能

管脚 序号	IO MUX / GPIO 名称	IO MUX 功能 ^{1,4}					
		0	类型 ³	1	类型	2	类型
4	GPIO0	GPIO0	I/O/T	GPIO0	I/O/T		
5	GPIO1	GPIO1	I/O/T	GPIO1	I/O/T		
6	GPIO2	GPIO2	I/O/T	GPIO2	I/O/T	FSPIQ	I1/O/T
8	GPIO3	GPIO3	I/O/T	GPIO3	I/O/T		
9	GPIO4	MTMS	I1	GPIO4	I/O/T	FSPIHD	I1/O/T
10	GPIO5	MTDI	I1	GPIO5	I/O/T	FSPIWP	I1/O/T
12	GPIO6	MTCK	I1	GPIO6	I/O/T	FSPICK	I1/O/T
13	GPIO7	MTDO	O/T	GPIO7	I/O/T	FSPID	I1/O/T
14	GPIO8	GPIO8	I/O/T	GPIO8	I/O/T		
15	GPIO9	GPIO9	I/O/T	GPIO9	I/O/T		
16	GPIO10	GPIO10	I/O/T	GPIO10	I/O/T	FSPICS0	I1/O/T
18	GPIO11	GPIO11	I/O/T	GPIO11	I/O/T		
19	GPIO12	SPIHD	I1/O/T	GPIO12	I/O/T		
20	GPIO13	SPIWP	I1/O/T	GPIO13	I/O/T		
21	GPIO14	SPICS0	O/T	GPIO14	I/O/T		
22	GPIO15	SPICK	O/T	GPIO15	I/O/T		
23	GPIO16	SPID	I1/O/T	GPIO16	I/O/T		
24	GPIO17	SPIQ	I1/O/T	GPIO17	I/O/T		
25	GPIO18	GPIO18	I/O/T	GPIO18	I/O/T		
26	GPIO19	GPIO19	I/O/T	GPIO19	I/O/T		
27	GPIO20	UORXD	I1	GPIO20	I/O/T		
28	GPIO21	UOTXD	O	GPIO21	I/O/T		

2.3.2 模拟功能

表 2-4 模拟功能 说明：

- 1. **加粗**表示默认启动模式下的默认管脚功能，详见章节 2.6.1 芯片启动模式控制。
- 2. **高亮**的单元格，详见章节 2.3.3 GPIO 的限制。
- 3. 功能名称：
 - XTAL_32K_P } 连接 ESP32-C3 有源晶振的外部 32 kHz 时钟输入/输出。
 - XTAL_32K_N } P/N 指差分时钟负极/正极端。
 - ADC1_CH... } ADC1 或 ADC2 的模拟数字转换通道。
 - ADC2_CH... }
 - USB_D- } USB 串口/JTAG 功能。USB 信号为差分信号，通过一对 D+ 和 D- 线传输。
 - USB_D+ }

表 2-4. 模拟功能

管脚 序号	模拟 IO 名称	模拟功能 ³	
		0	1
4	GPIO0	XTAL_32K_P	ADC1_CH0
5	GPIO1	XTAL_32K_N	ADC1_CH1
6	GPIO2		ADC1_CH2
8	GPIO3		ADC1_CH3
9	GPIO4		ADC1_CH4
10	GPIO5		ADC2_CH0
25	GPIO18	USB_D-	
26	GPIO19	USB_D+	

2.3.3 GPIO 的限制

ESP32-C3 的所有 IO 管脚都有 GPIO 功能。不过，所有管脚都已多路复用，有其他重要功能。选择用于通用输入输出的管脚时应当考虑这一点。

表 2-3 *IO MUX 和 GPIO 功能* 和表 2-4 *模拟功能* 中，部分管脚功能有 **高亮** 标记。推荐优先使用没有高亮的 GPIO 管脚。如需更多管脚，请谨慎选择高亮的 GPIO 管脚，避免与重要功能冲突。

高亮的 IO 管脚有以下重要功能：

- **GPIO** – 用于与封装内 flash 通讯，不建议作其他用途。更多信息，详见章节 2.7 *芯片与 flash 的管脚对应关系*。
- **GPIO** – 具有以下重要功能之一：
 - **Strapping 管脚** – 启动时逻辑电平需为特定值。详见章节 2.6 *Strapping 管脚*。
 - **USB_D+/-** – 默认情况下连接 USB 串口/JTAG 控制器。此类管脚需重新配置，方可用作 GPIO。详细信息请参考 [《ESP32-C3 技术参考手册》](#) > 章节 *IO MUX 和 GPIO 交换矩阵*。
 - **JTAG 接口** – 通常用于调试功能。详见表 2-3 *IO MUX 和 GPIO 功能* 的说明 5a。要释放这类管脚，可用 [《ESP32-C3 技术参考手册》](#) *USB 串口/JTAG 控制器的 USB_D+/- 功能* 代替。
 - **UART 接口** – 通常用于调试功能。详见表 2-3 *IO MUX 和 GPIO 功能* 的说明 5b。
 - **ADC2** – 无限制，除非 **Wi-Fi** 一直保持连接。ADC2_CH... 模拟功能（见表 2-4 *模拟功能*）不能和 Wi-Fi 同时使用。

附录 A – *ESP32-C3 管脚总览* 也可参考。

2.4 模拟管脚

表 2-5. 模拟管脚

管脚 序号	管脚 名称	管脚 类型	管脚 功能
1	LNA_IN	I/O	低噪声放大器 (RF LNA) 输入/输出信号
7	CHIP_EN	I	高电平：芯片启动； 低电平：芯片关闭； 注意不能让 CHIP_EN 管脚浮空
29	XTAL_N	—	连接 ESP32-C3 有源晶振的外部时钟输入/输出。 P/N 指差分时钟负极/正极端。
30	XTAL_P	—	

2.5 电源

2.5.1 电源管脚

表 2-6 电源管脚 列举了为芯片供电的电源管脚。

表 2-6. 电源管脚

管脚 序号	管脚 名称	方向	电源 ^{1,2}	
			电源域 / 其他	IO 管脚 ⁴
2	VDD3P3	输入	模拟电源域	
3	VDD3P3	输入	模拟电源域	
11	VDD3P3_RTC	输入	RTC 和部分数字电源域	RTC IO
17	VDD3P3_CPU	输入	数字电源域	数字 IO
18	VDD_SPI ³	输入	封装内 flash （备用电源线）	
		输出	封装内和封装外 flash	
31	VDDA	输入	模拟电源域	
32	VDDA	输入	模拟电源域	
33	GND	—	外部接地	

¹ 请结合章节 2.5.2 电源管理 阅读。

² 电压、电流的推荐值和最大值，详见章节 4.1 绝对最大额定值 和章节 4.2 建议电源条件。

³ 配置 VDD_SPI 为输入或输出，请参考 [《ESP32-C3 技术参考手册》](#) > 章节 低功耗管理。

⁴ 数字 IO 管脚即由 VDD3P3_CPU 供电的管脚，RTC IO 管脚即由 VDD3P3_RTC 供电的管脚，如图 2-3 ESP32-C3 电源管理 所示，也可参考表 2-1 管脚概述 > 供电管脚一栏。

2.5.2 电源管理

电源管理如图 2-3 ESP32-C3 电源管理 所示。

芯片上的元器件通过电压稳压器供电。

表 2-7. 电压稳压器

电压稳压器	输出	电源
数字	1.1 V	数字电源域
低功耗	1.1 V	RTC 电源域

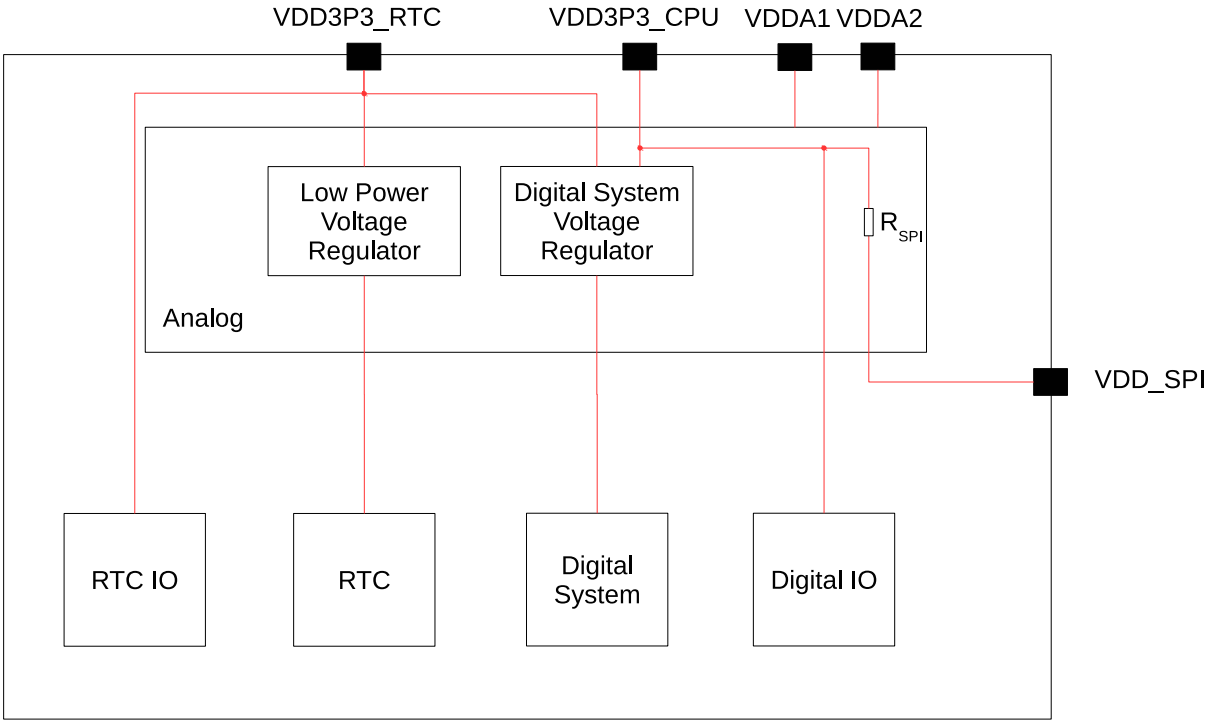


图 2-3. ESP32-C3 电源管理

2.5.3 芯片上电和复位

芯片上电后，其电源轨需要一点时间方可稳定。之后，用于上电和复位的管脚 CHIP_EN 拉高，激活芯片。更多关于 CHIP_EN 及上电和复位时序的信息，请见图 2-4 和表 2-8。

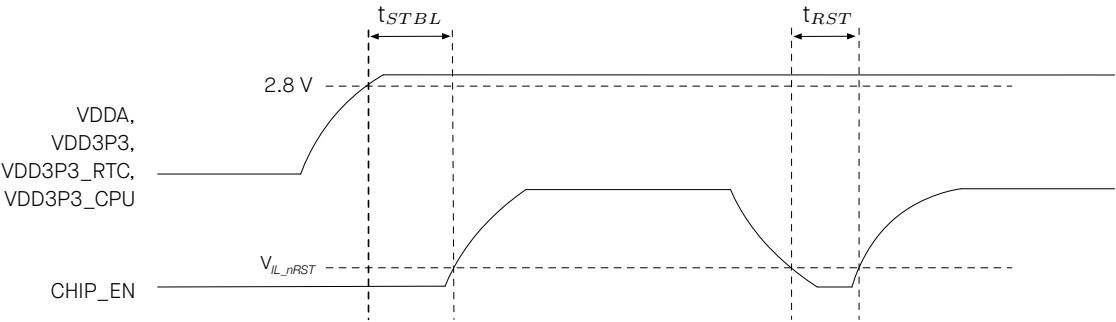


图 2-4. 上电和复位时序参数图

表 2-8. 上电和复位时序参数说明

参数	说明	最小值 (μs)
t_{STBL}	CHIP_EN 管脚拉高激活芯片前，VDDA、VDD3P3、VDD3P3_RTC 和 VDD3P3_CPU 达到稳定所需的时间	50
t_{RST}	CHIP_EN 电平低于 V_{IL_nRST} （具体数值参考表 4-4）从而复位芯片的时间	50

2.6 Strapping 管脚

芯片每次上电或复位时，都需要一些初始配置参数，如加载芯片的启动模式等。这些参数通过 strapping 管脚控制。复位放开后，strapping 管脚和普通 IO 管脚功能相同。

芯片复位时，strapping 管脚在复位时控制以下参数：

- 芯片启动模式 – GPIO2、GPIO8 和 GPIO9
- ROM 代码日志打印 – GPIO8

GPIO9 在芯片复位时连接芯片内部的弱上拉电阻。如果该管脚没有外部连接或者连接的外部线路处于高阻抗状态，其电阻将决定该管脚的默认值。

表 2-9. Strapping 管脚默认配置

Strapping 管脚	默认配置	值
GPIO2	浮空	–
GPIO8	浮空	–
GPIO9	上拉	1

要改变 strapping 管脚的值，可以连接外部下拉/上拉电阻。如果 ESP32-C3 用作主机 MCU 的从设备，strapping 管脚的电平也可通过主机 MCU 控制。

所有 strapping 管脚都有锁存器。系统复位时，锁存器采样并存储相应 strapping 管脚的值，一直保持到芯片掉电或关闭。锁存器的状态无法用其他方式更改。因此，strapping 管脚的值在芯片工作时一直可读取，并可在芯片复位后作为普通 IO 管脚使用。

Strapping 管脚的时序参数包括 建立时间和 保持时间。更多信息，详见表 2-10 和图 2-5。

表 2-10. Strapping 管脚的时序参数说明

参数	说明	最小值 (ms)
t_{SU}	建立时间，即拉高 CHIP_EN 激活芯片前，电源轨达到稳定所需的时间	0
t_H	保持时间，即 CHIP_EN 已拉高、strapping 管脚变为普通 IO 管脚开始工作前，可读取 strapping 管脚值的时间	3

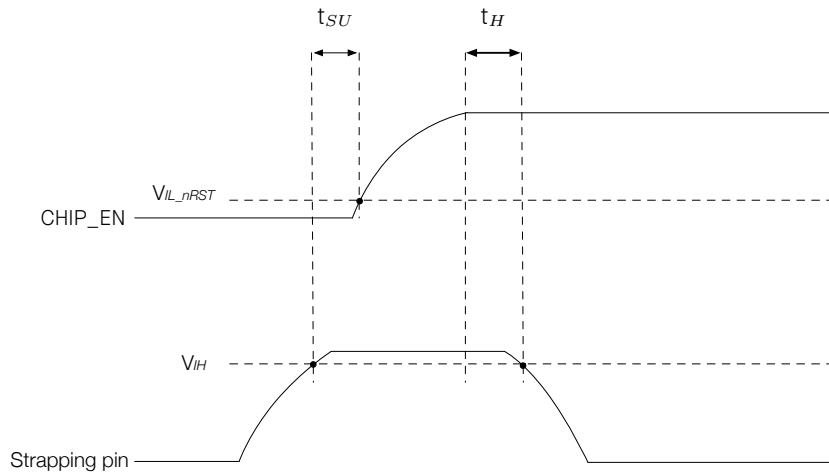


图 2-5. Strapping 管脚的时序参数图

2.6.1 芯片启动模式控制

复位释放后，GPIO2、GPIO8 和 GPIO9 共同决定启动模式。详见表 2-11 芯片启动模式控制。

表 2-11. 芯片启动模式控制

启动模式	GPIO2 ^a	GPIO8	GPIO9
默认配置	- (浮空)	- (浮空)	1 (上拉)
SPI Boot (默认)	1	任意值	1
Joint Download Boot ^b	1	1	0

^a GPIO2 实际不控制 SPI Boot 和 Joint Download Boot 模式，但由于管脚毛刺建议将此管脚上拉。

^b Joint Download Boot 模式下支持以下下载方式：

- USB-Serial-JTAG Download Boot
- UART Download Boot

在 SPI Boot 模式下，ROM 引导加载程序通过从 SPI flash 中读取程序来启动系统。

在 Joint Download Boot 模式下，用户可通过 UART0 或 USB 接口将二进制文件下载至 flash，或将二进制文件下载至 SRAM 并运行 SRAM 中的程序。

2.6.2 ROM 日志打印控制

系统启动过程中，ROM 代码日志可打印至：

- **USB 串口/JTAG 控制器。**此时，需将 EFUSE_USB_PRINT_CHANNEL 和 EFUSE_DIS_USB_SERIAL_JTAG 置 0。
- **UART。**此时，需将 EFUSE_DIS_USB_SERIAL_JTAG 置 1。EFUSE_UART_PRINT_CONTROL 和 GPIO8 控制 ROM 日志打印，如表 2-12 ROM 日志打印控制 所示。

表 2-12. ROM 日志打印控制

eFuse ¹	GPIO8	ROM 日志打印
0	忽略	始终使能
1	0	使能
	1	关闭
2	0	关闭
	1	使能
3	忽略	始终关闭

¹ eFuse:
EFUSE_UART_PRINT_CONTROL

2.7 芯片与 flash 的管脚对应关系

表 2-13 列出了所有 SPI 模式下芯片与 flash 的管脚对应关系。

封装内带有 flash 的芯片变型（见表 1-1 型号对比）与封装内 flash 连接的管脚取决于所使用的 SPI 模式。

封装外 flash 的推荐连接管脚也可参照下表。

更多关于 SPI 控制器的信息，可参考章节 3.4.2 串行外设接口 (SPI)。

注意：

不建议将连接 flash 的管脚用于其他用途。

表 2-13. 芯片与封装内 flash 的管脚对应关系

管脚 序号	管脚名称	Single SPI	Dual SPI	Quad SPI / QPI
		Flash	Flash	Flash
22	SPICLK	CLK	CLK	CLK
21	SPICSO ¹	CS#	CS#	CS#
23	SPID	DI	DI	DI
24	SPIQ	DO	DO	DO
20	SPIWP	WP#	WP#	WP#
19	SPIHD	HOLD#	HOLD#	HOLD#

¹ CS0 用于封装内 flash

3 功能描述

本章描述 ESP32-C3 系列芯片的各个功能模块。

3.1 CPU 和存储

3.1.1 CPU

ESP32-C3 系列芯片搭载低功耗 RISC-V 32 位单核处理器，具有以下特性：

- 四级流水线架构，支持 160 MHz 的时钟频率
- RV32IMC ISA
- 支持 32 位乘法器、32 位除法器
- 支持最多 32 个向量中断，共 7 个优先级
- 支持最多 8 个硬件断点/观察点
- 支持最多 16 个 PMP 区域
- 用于调试的 JTAG 接口

更多信息请参考《ESP32-C3 技术参考手册》中的 [ESP-RISC-V CPU](#) 章节。

3.1.2 片上存储

ESP32-C3 系列芯片片上存储包括：

- **384 KB 的 ROM**：用于程序启动和内核功能调用
- **400 KB 片上 SRAM**：用于数据和指令存储，时钟频率可配置，最大 160 MHz。400 KB SRAM 中，有 16 KB 配置为 cache 专用
- **RTC 快速存储器**：为 8 KB 的 SRAM，可被主 CPU 访问，在 Deep-sleep 模式下可以保存数据
- **4 Kbit 的 eFuse**：其中 1792 位保留给您使用，例如用于存储密钥和设备 ID
- **封装内 flash**：不同型号有差异，详见章节 1 [ESP32-C3 系列型号对比](#)

更多信息请参考《ESP32-C3 技术参考手册》中的 [系统和存储器](#) 章节。

3.1.3 封装外 flash

ESP32-C3 系列芯片支持在芯片封装外连接多个 SPI、Dual SPI、Quad SPI 和 QPI flash。

CPU 的指令空间、只读数据空间可以映射到封装外 flash，封装外 flash 可以最大支持 16 MB。ESP32-C3 系列芯片支持基于 XTS-AES 的硬件加解密功能，从而保护开发者 flash 中的程序和数据。

通过高速缓存，ESP32-C3 系列芯片一次最多可以同时有：

- 8 MB 的指令空间以 64 KB 的块映射到 flash，支持 8 位、16 位和 32 位读取。
- 8 MB 的数据空间以 64 KB 的块映射到 flash，支持 8 位、16 位和 32 位读取。

说明：

ESP32-C3 系列芯片启动完成后，软件可以自定义封装外 flash 到 CPU 地址空间的映射。

更多信息请参考《ESP32-C3 技术参考手册》中的[系统和存储器](#)章节。

3.1.4 存储器映射

ESP32-C3 系列芯片的地址映射结构如图 3-1 所示。

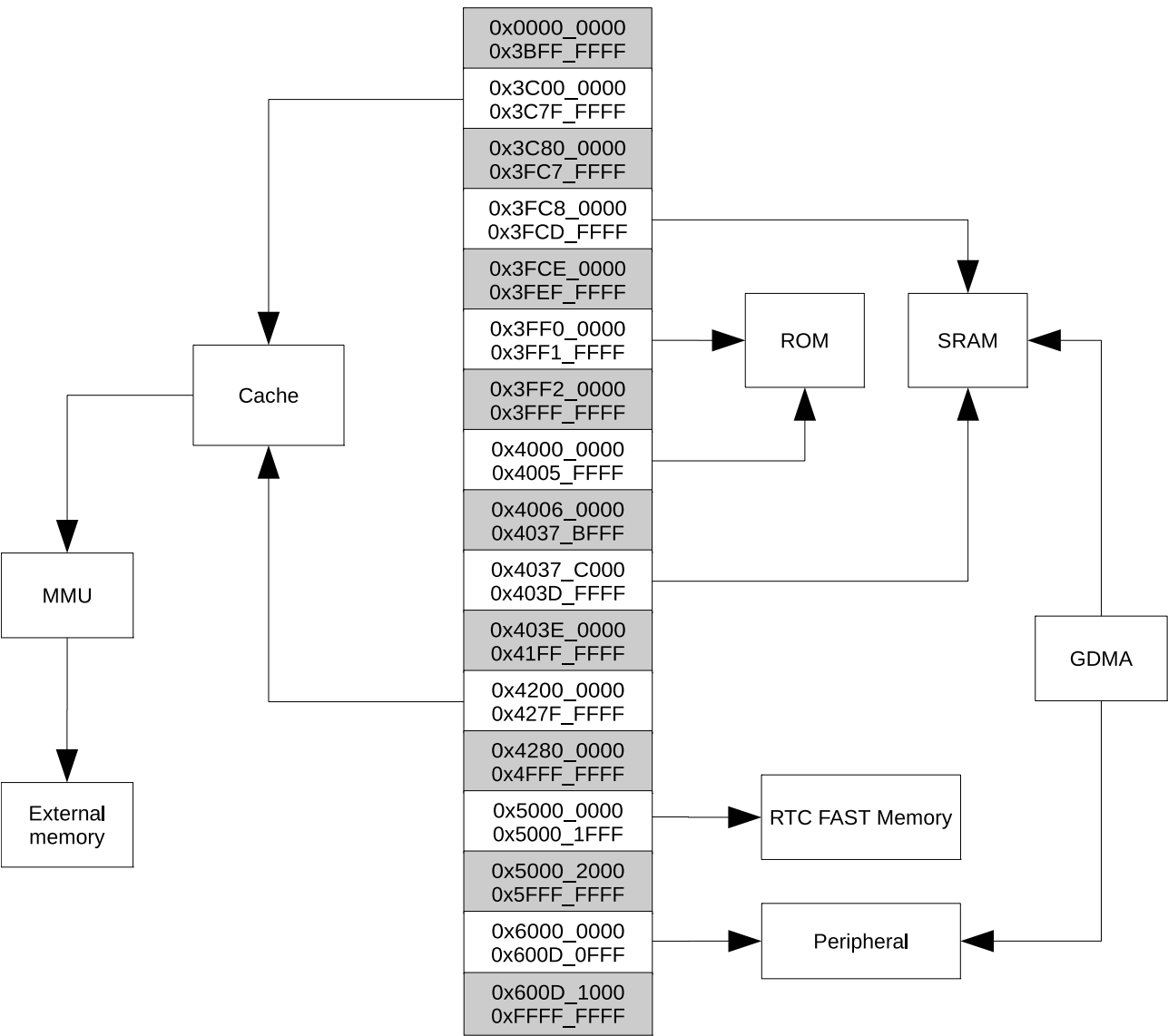


图 3-1. 地址映射结构

说明：
图中灰色背景标注的地址空间不可用。

3.1.5 Cache

ESP32-C3 系列芯片采用八路组相连只读 cache 结构，具有以下特性：

- cache 的大小为 16 KB
- cache 的块大小为 32 字节

- 支持 pre-load 功能
- 支持 lock 功能
- 支持关键字优先 (critical word first) 和提前重启 (early restart)

3.2 系统时钟

更多信息请参考《ESP32-C3 技术参考手册》中的[复位和时钟](#)章节。

3.2.1 CPU 时钟

CPU 时钟有三种可能的时钟源：

- 外置主晶振时钟
- 快速 RC 振荡器时钟（通常为 17.5 MHz，频率可调节）
- PLL 时钟

应用程序可以在外置主晶振、PLL 时钟和快速 RC 振荡器时钟中选择一个作为时钟源。根据不同的应用程序，被选择的时钟源直接或在分频之后驱动 CPU 时钟。CPU 一旦发生复位后，CPU 的时钟源默认选择为外置主晶振时钟，且分频系数为 2。

说明：

ESP32-C3 必须有外部主晶振时钟才可运行。

3.2.2 RTC 时钟

RTC 慢速时钟应用于 RTC 计数器、RTC 看门狗和低功耗控制器，有三种可能的时钟源：

- 外置低速 (32 kHz) 晶振时钟
- 内置慢速 RC 振荡器（通常为 136 kHz，频率可调节）
- 内置快速 RC 振荡器分频时钟（由内置快速 RC 振荡器时钟经 256 分频生成）

RTC 快速时钟应用于 RTC 外设和传感器控制器，有 2 种可能的时钟源：

- 外置主晶振二分频时钟
- 内置快速 RC 振荡器的 N 分频时钟（通常为 17.5 MHz，频率可调节）

3.3 模拟外设

更多信息请参考《ESP32-C3 技术参考手册》中的[片上传感器与模拟信号处理](#)章节。

3.3.1 模/数转换器 (ADC)

ESP32-C3 系列芯片集成了两个 12 位 SAR ADC，共支持 6 个模拟通道输入。

- ADC1 支持 5 个模拟通道输入，已在工厂校准。
- ADC2 支持 1 个模拟通道输入，未在工厂校准。

说明:

部分芯片版本的 ADC2 无法工作，详见 [《ESP32-C3 系列芯片勘误表》](#)。

有关 ADC 特性，请参考表 4.5。

ADC 可用 GPIO 管脚，详见表 3-2。

3.3.2 温度传感器

温度传感器生成一个随温度变化的电压。内部 ADC 将传感器电压转化为一个数字量。

温度传感器的测量范围为-40 °C 到 125 °C。温度传感器一般只适用于监测芯片内部温度的变化，该温度值会随着微控制器时钟频率或 IO 负载的变化而变化。一般来讲，芯片内部温度会高于工作环境温度。

3.4 数字外设

3.4.1 通用输入/输出接口 (GPIO)

ESP32-C3 系列芯片有 22 或 16 个 GPIO 管脚，通过配置对应的寄存器，可以为这些管脚分配不同的功能。除作为数字信号管脚外，部分 GPIO 管脚也可配置为模拟功能管脚，比如 ADC 等管脚。

所有 GPIO 都可选择内部上拉/下拉，或设置为高阻。GPIO 配置为输入管脚时，可通过读取寄存器获取其输入值。输入管脚也可经设置产生边缘触发或电平触发的 CPU 中断。数字 IO 管脚都是双向、非反相和三态的，包括带有三态控制的输入和输出缓冲器。这些管脚可以复用作其他功能，例如 UART、SPI 等。当芯片低功耗运行时，GPIO 可设定为保持状态。

IO MUX 和 GPIO 交换矩阵用于将信号从外设传输至 GPIO 管脚。两者共同组成了芯片的 IO 控制。利用 GPIO 交换矩阵，可配置外设模块的输入信号来源于任何的 IO 管脚，并且外设模块的输出信号也可连接到任意 IO 管脚。

更多信息请参考《ESP32-C3 技术参考手册》中的 [IO MUX 和 GPIO 交换矩阵 \(GPIO, IO_MUX\)](#) 章节。

3.4.2 串行外设接口 (SPI)

ESP32-C3 具有以下 SPI 接口：

- **SPI0**，供 ESP32-C3 的 GDMA 控制器与 Cache 访问封装内或封装外 flash
- **SPI1**，供 CPU 访问封装内或封装外 flash
- **SPI2**，通用 SPI 控制器，通过 GDMA 分配 DMA 通道进行访问

SPI0 和 SPI1 特性

- 支持 SPI、Dual SPI、Quad SPI、QPI 模式
- 时钟频率可配置，STR 模式下最高可达 120 MHz
- 数据传输以字节为单位

SPI2 特性

- 支持主机或从机模式

- 通过 GDMA 分配 DMA 通道进行访问
- 支持 SPI、Dual SPI、Quad SPI、QPI 模式
- 时钟极性 (CPOL) 和相位 (CPHA) 可配置
- 时钟频率可配置
- 数据传输以字节为单位
- 读写数据位序可配置：最高有效位 (MSB) 优先，或最低有效位 (LSB) 优先
- 主机模式
 - 支持双线全双工通信，时钟频率最高可达 80 MHz
 - 支持单线、双线和四线半双工通信，时钟频率最高可达 80 MHz
 - 具有六个 SPI_CS 管脚，可与六个独立 SPI 从机相连
 - CS 建立和保持时间可配置
- 从机模式
 - 支持双线全双工通信，时钟频率最高可达 60 MHz
 - 支持单线、双线和四线半双工通信，时钟频率最高可达 60 MHz

SPI 可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [SPI 控制器 \(SPI\)](#) 章节。

3.4.3 通用异步收发器 (UART)

ESP32-C3 系列芯片有两个 UART 接口，即 UART0 和 UART1，支持异步通信 (RS232 和 RS485) 和 IrDA，通信速率可达到 5 Mbps。UART 支持 CTS 和 RTS 信号的硬件流控以及软件流控 (XON 和 XOFF)。两个 UART 接口通过共用的 UHCIO 接口与 GDMA 相连，均可被 GDMA 访问或者 CPU 直接访问。

UART 可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [UART 控制器 \(UART\)](#) 章节。

3.4.4 I2C 接口

ESP32-C3 系列芯片有一个 I2C 总线接口，根据您的配置，总线接口可以用作 I2C 主机或从机模式。I2C 接口支持：

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 800 Kbit/s，但受制于 SCL 和 SDA 上拉强度
- 7 位寻址模式和 10 位寻址模式
- 双寻址模式
- 7 位广播地址

您可以配置指令寄存器来控制 I2C 接口，从而实现更多灵活的应用。

I2C 可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [I2C 控制器 \(I2C\)](#) 章节。

3.4.5 I2S 接口

ESP32-C3 系列芯片有一个标准 I2S 接口，可以以主机或从机模式，在全双工或半双工模式下工作，并且可被配置为 I2S 串行 8 位、16 位、24 位、32 位的收发数据模式，支持频率从 10 kHz 到 40 MHz 的 BCK 时钟。

I2S 接口连接 GDMA 控制器。支持 TDM PCM、TDM MSB 对齐、TDM 标准和 PDM 标准。

I2S 可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [I2S 控制器 \(I2S\)](#) 章节。

3.4.6 红外遥控器

红外遥控器 (RMT) 支持双通道的红外发射和双通道的红外接收。通过程序控制脉冲波形，遥控器可以支持多种红外协议和单线协议。四个通道共用一个 192×32 位的存储模块来存放收发的波形。

红外遥控器可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [红外遥控 \(RMT\)](#) 章节。

3.4.7 LED PWM 控制器

LED PWM 控制器可以用于生成六路独立的数字波形，具有如下特性：

- 波形的周期和占空比可配置，占空比精度可达 14 位
- 多种时钟源选择，包括 APB 总线时钟、外置主晶振时钟
- 可在 Light-sleep 模式下工作
- 支持硬件自动步进式地增加或减少占空比，可用于 LED RGB 彩色梯度发生器

LED PWM 可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [LED PWM 控制器 \(LEDC\)](#) 章节。

3.4.8 通用 DMA 控制器

ESP32-C3 系列芯片包含一个六通道的通用 DMA 控制器（简称 GDMA），包括三个发送通道和三个接收通道，每个通道之间相互独立。这六个通道被具有 DMA 功能的外设所共享，通道之间支持可配置固定优先级。

通用 DMA 控制器基于链表来实现对数据收发的控制，并支持外设与存储器之间及存储器与存储器之间的高速数据传输。每个通道支持访问片内 RAM。

ESP32-C3 系列芯片中有六个外设具有 DMA 功能，这六个外设是 SPI2、UHClO、I2S、AES、SHA 和 ADC。

更多信息请参考《ESP32-C3 技术参考手册》中的 [通用 DMA 控制器 \(GDMA\)](#) 章节。

3.4.9 USB 串口/JTAG 控制器

ESP32-C3 集成一个 USB 串口/JTAG 控制器，具有以下特性：

- 包含 CDC-ACM 虚拟串口及 JTAG 适配器功能
- 兼容 USB 2.0 全速标准，传输速度最高可达 12 Mbit/s（注意，该控制器不支持 480 Mbit/s 的高速传输模式）

- 可编程封装内/封装外 flash
- 利用紧凑的 JTAG 指令，支持 CPU 调试
- 芯片内部集成的全速 USB PHY

USB 串口/JTAG 可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [USB 串口/JTAG 控制器 \(USB_SERIAL_JTAG\)](#) 章节。

3.4.10 TWAI® 控制器

ESP32-C3 系列芯片带有一个 TWAI® 控制器，具有如下特性：

- 兼容 ISO 11898-1 协议（CAN 规范 2.0）
- 支持标准帧格式（11 位 ID）和扩展帧格式（29 位 ID）
- 比特率从 1 Kbit/s 到 1 Mbit/s
- 多种操作模式：工作模式、只听模式和自检模式（传输无需确认）
- 64 字节接收 FIFO
- 数据接收过滤器（支持单过滤器和双过滤器模式）
- 错误检测与处理：错误计数器、可配置的错误中断阈值、错误代码记录和仲裁丢失记录

TWAI 可用 GPIO 管脚，详见表 3-2。

更多信息请参考《ESP32-C3 技术参考手册》中的 [双线汽车接口 \(TWAI\)](#) 章节。

3.5 射频和 Wi-Fi

ESP32-C3 系列芯片射频包含以下主要模块：

- 2.4 GHz 接收器
- 2.4 GHz 发射器
- 偏置 (Bias) 和线性稳压器
- Balun 和收发切换器
- 时钟生成器

3.5.1 2.4 GHz 接收器

2.4 GHz 接收器将 2.4 GHz 射频信号解调为正交基带信号，并用两个高精度、高速的 ADC 将后者转为数字信号。为了适应不同的信道情况，ESP32-C3 系列芯片集成了 RF 滤波器、自动增益控制 (AGC)、DC 偏移补偿电路和基带滤波器。

3.5.2 2.4 GHz 发射器

2.4 GHz 发射器将正交基带信号调制为 2.4 GHz 射频信号，使用大功率互补金属氧化物半导体 (CMOS) 功率放大器驱动天线。数字校准进一步改善了功率放大器的线性。

为了抵消射频接收器的瑕疵，ESP32-C3 系列芯片还另增了校准措施，例如：

- 载波泄露消除

- I/Q 相位匹配
- 基带非线性抑制
- 射频非线性抑制
- 天线匹配

这些内置校准措施缩短了产品的测试时间，并且不再需要测试设备。

3.5.3 时钟生成器

时钟生成器为接收器和发射器生成 2.4 GHz 正交时钟信号，所有部件均集成于芯片上，包括电感、变容二极管、环路滤波器、线性稳压器和分频器。

时钟生成器带有内置校准电路和自测电路。运用自主知识产权的优化算法，对正交时钟的相位和相位噪声进行优化处理，使接收器和发射器都有最好的性能表现。

3.5.4 Wi-Fi 射频和基带

ESP32-C3 系列芯片 Wi-Fi 射频和基带支持以下特性：

- 802.11b/g/n
- 802.11n MCS0-7 支持 20 MHz 和 40 MHz 带宽
- 802.11n MCS32
- 802.11n 0.4 μ s 保护间隔
- 数据率高达 150 Mbps
- 接收 STBC（单空间流）
- 可调节的发射功率
- 天线分集

ESP32-C3 系列芯片支持基于外部射频开关的天线分集与选择。外部射频开关由一个或多个 GPIO 管脚控制，用来选择最合适的天线以减少信道衰落的影响。

3.5.5 Wi-Fi MAC

ESP32-C3 系列芯片完全遵循 802.11 b/g/n Wi-Fi MAC 协议栈，支持分布式控制功能 (DCF) 下的基本服务集 (BSS) STA 和 SoftAP 操作。支持通过最小化主机交互来优化有效工作时长，以实现功耗管理。

ESP32-C3 系列芯片 Wi-Fi MAC 自行支持的底层协议功能如下：

- 4 × 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式、Station + SoftAP 模式和混杂模式
- RTS 保护，CTS 保护，立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation and defragmentation)
- TX/RX A-MPDU，TX/RX A-MSDU
- 传输机会 (TXOP)

- 无线多媒体 (WMM)
- GCMP、CCMP、TKIP、WAPI、WEP、BIP、WPA2 个人模式或 WPA2 企业模式 (WPA2-PSK/WPA2-Enterprise) 及 WPA3 个人模式或 WPA3 企业模式 (WPA3-PSK/WPA3-Enterprise)
- 自动 Beacon 监测 (硬件 TSF)
- 802.11mc FTM

3.5.6 联网特性

乐鑫提供的固件支持 TCP/IP 联网、ESP-WIFI-MESH 联网或其他 Wi-Fi 联网协议,同时也支持 TLS 1.0、1.1、1.2。

3.6 低功耗蓝牙

ESP32-C3 系列芯片包含了一个低功耗蓝牙 (Bluetooth Low Energy) 子系统,集成了硬件链路层控制器、射频/调制解调器模块和功能齐全的软件协议栈。低功耗蓝牙子系统支持 Bluetooth 5 和 Bluetooth mesh。

3.6.1 低功耗蓝牙射频和物理层

ESP32-C3 系列芯片低功耗蓝牙射频和物理层支持以下特性:

- 1 Mbps PHY
- 2 Mbps PHY, 用于提升传输速率
- Coded PHY (125 Kbps and 500 Kbps), 用于提升传输距离
- 硬件实现 Listen Before Talk (LBT)

3.6.2 低功耗蓝牙链路层控制器

ESP32-C3 系列芯片低功耗蓝牙链路控制器支持以下特性:

- 广播扩展 (Advertising Extensions), 用于增强广播能力, 可以广播更多的智能数据
- 多广播
- 支持同时广播和扫描
- 多连接, 支持中心设备 (Central) 和外围设备 (Peripheral) 同时运行
- 自适应跳频和信道选择
- 信道选择算法 #2 (Channel Selection Algorithm #2)
- 连接参数更新
- 高速不可连接广播 (High Duty Cycle Non-Connectable Advertising)
- LE Privacy 1.2
- 数据包长度扩展 (LE Data Packet Length Extension)
- 链路层扩展扫描过滤策略 (Link Layer Extended Scanner Filter policies)
- 低速可连接定向广播 (Low duty cycle directed advertising)
- 链路层加密
- LE Ping

3.7 电源管理

ESP32-C3 有一个先进的电源管理单元 (PMU)，可以灵活地给芯片的不同电源域供电，在芯片性能、功耗和唤醒延迟之前取得最佳平衡。

配置 PMU 的程序较为复杂。为针对典型场景简化电源管理，ESP32-C3 具有以下**预设功耗模式**，可给不同电源域组合供电：

- **Active 模式** – CPU、RF 电路和所有外设均上电。芯片可以处理数据、接收、发射和侦听信号。
- **Modem-sleep 模式** – CPU 上电，可降低时钟频率。RF 电路在需要时间歇性开启，因此无线可保持连接。
- **Light-sleep 模式** – CPU 停止工作，可选择上电。芯片可由所有唤醒机制唤醒，包括 MAC、RTC 定时器或外部中断。无线可保持连接。部分数字外设可选择关闭。
- **Deep-sleep 模式** – 仅 RTC 上电。无线连接数据存储在 RTC 存储器中。

设备在不同功耗模式下的功耗，请参考章节 4.6 功耗特性。

图 3-2 模块和电源域 和表 3-1 列举了 电源域 和 电源子域 下属的芯片模块。

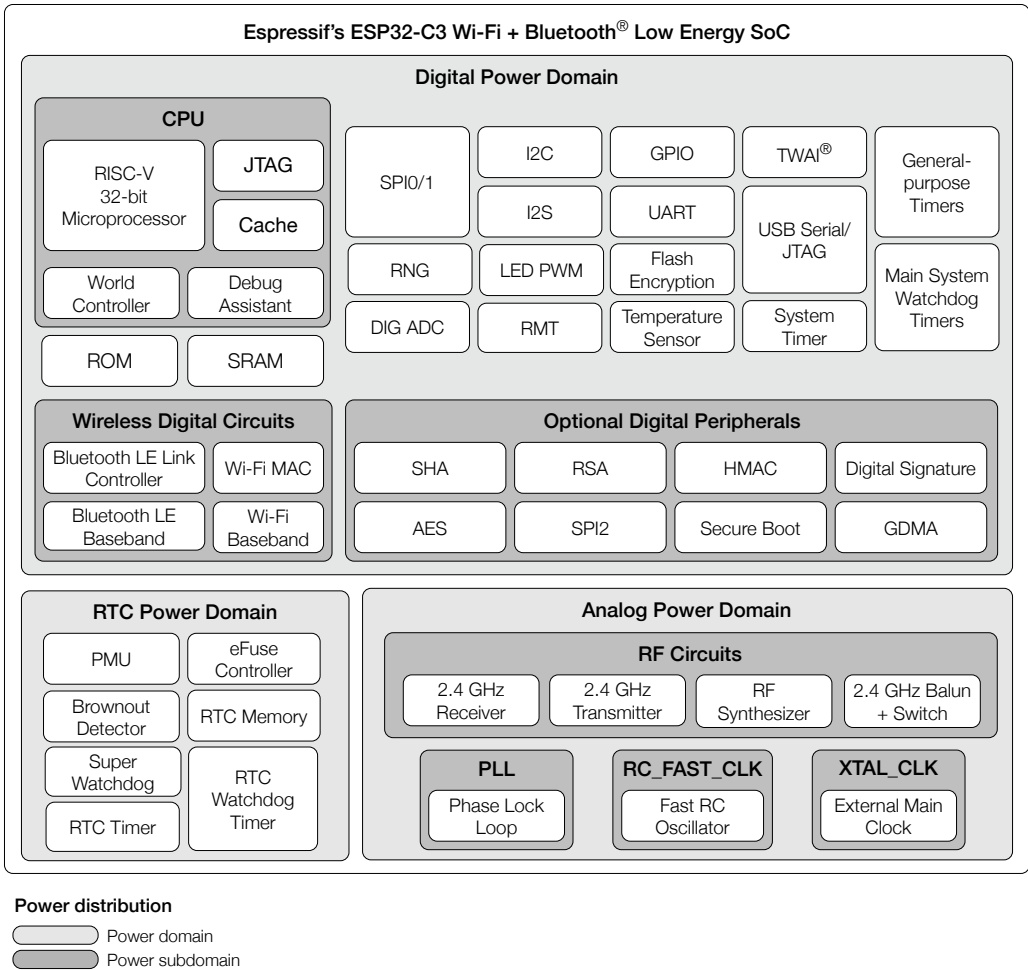


图 3-2. 模块和电源域

表 3-1. 模块和电源域

功耗模式	电源域	RTC	数字			模拟				
			CPU	可选数字外设	无线数字电路		RC_FAST_CLK	XTAL_CLK	PLL	RF 电路
Active		ON	ON	ON	ON	ON	ON	ON	ON	ON
Modem-sleep		ON	ON	ON	ON ¹	ON	ON	ON	ON	OFF ²
Light-sleep		ON	OFF ¹	ON ¹	OFF ¹	ON	OFF	OFF	OFF	OFF ²
Deep-sleep		ON	OFF	OFF	OFF	ON	OFF	OFF	OFF	OFF

¹ 可配置，详见 TRM。

² 若无线数字电路上电，RF 电路可在内部操作需要时间歇性开启，确保无线保持连接状态。

更多信息请参考《ESP32-C3 技术参考手册》中的 [低功耗管理 \(RTC_CNTL\)](#) 章节。

3.8 定时器

3.8.1 通用定时器

ESP32-C3 系列芯片内置两个 54 位通用定时器，具有 16 位分频器和 54 位可自动重载的向上/向下计时器。

定时器具有如下功能：

- 16 位时钟预分频器，分频系数为 1-65536
- 54 位时基计数器可配置成递增或递减
- 可读取时基计数器的实时值
- 暂停和恢复时基计数器
- 可配置的报警产生机制
- 电平触发中断

更多信息请参考《ESP32-C3 技术参考手册》中的 [定时器组 \(TIMG\)](#) 章节。

3.8.2 系统定时器

ESP32-C3 系列芯片内置 52 位系统定时器，该系统定时器包含两个 52 位的时钟计数器和三个报警比较器，具有以下功能：

- 时钟计数器的频率固定为 16 MHz
- 三个报警比较器根据不同的报警值可产生三个独立的中断
- 两种报警模式：单次特定报警值报警和周期性报警
- 支持设置 52 位的单次特定报警值和 26 位的周期性报警值
- 计数器值重新加载
- 支持当 CPU 暂停或处于 OCD 模式时，时钟计数器也暂停

更多信息请参考《ESP32-C3 技术参考手册》中的 [系统定时器 \(SYSTIMER\)](#) 章节。

3.8.3 看门狗定时器

更多信息请参考《ESP32-C3 技术参考手册》中的 [看门狗定时器 \(WDT\)](#) 章节。

数字看门狗定时器

ESP32-C3 系列芯片中有三个数字看门狗定时器：两个定时器组中各一个（称作主系统看门狗定时器，缩写为 MWDT），RTC 模块中一个（称作 RTC 看门狗定时器，缩写为 RWDT）。

在引导加载 flash 固件期间，RWDT 和定时器组 0 中的 MWDT 会自动使能，以检测引导过程中发生的错误，并恢复运行。

数字看门狗定时器具有如下特性：

- 四个阶段，每个阶段都可配置超时时间。每阶段都可单独配置、使能和关闭。
- 如在某个阶段发生超时，MWDT 会采取中断、CPU 复位和内核复位三种超时动作中的一种，RWDT 会采取中断、CPU 复位、内核复位和系统复位四种超时动作中的一种。
- 保护 32 位超时计数器
- 防止 RWDT 和 MWDT 的配置被误改。
- flash 启动保护

如果在预定时间内 SPI flash 的引导过程没有完成，看门狗会重启整个主系统。

模拟看门狗定时器

ESP32-C3 系列芯片中还有一个模拟看门狗定时器：RTC 超级看门狗定时器 (SWD)。超级看门狗是模拟域的超低功耗电路，可以防止系统在数字电路异常状态下运行，并在必要时复位系统。

SWD 具有如下特性：

- 超低功耗
- 用中断提醒 SWD 即将超时
- 软件有多种专用的方法喂 SWD，让 SWD 监控整个操作系统的工作状态

3.9 加密硬件加速器

ESP32-C3 系列芯片配备硬件加速器，支持一些通用加密算法，比如 AES-128/AES-256 (FIPS PUB 197)、ECB/CBC/OFB/CFB/CTR (NIST SP 800-38A)、SHA1/SHA224/SHA256 (FIPS PUB 180-4) 和 RSA3072 等，还支持大数乘法、大数模乘等独立运算，其中 RSA 和大数模乘运算最大长度可达 3072 位，大数乘法的因子最大长度可达 1536 位。

3.10 物理安全特性

- 封装外 flash 通过 AES-XTS 算法进行加密，加密算法使用的密钥无法被软件读写，因此您的应用程序代码与数据不会被非法获取。
- 安全启动功能确保只启动已签名（具有 RSA-PSS 签名）的固件，此功能的可信度是根植于硬件逻辑。
- HMAC 模块可以使用软件无法访问的安全密钥来生成用于身份验证或其他用途的 MAC 签名。
- 数字签名模块可以使用软件无法访问的 RSA 密钥生成用于身份验证的 RSA 签名。

- 世界控制器模块提供两个软件运行环境，可将所有硬件和软件资源划分成两种，分别放置到安全区域及普通区域，保证普通区域硬件无法访问安全区域，从而在这两个区域之间构建安全边界。

3.11 外设管脚分配

表 3-2. 外设和传感器管脚分配

接口	信号	管脚	功能
ADC	ADC1_CHO	XTAL_32K_P	两个 12 位 SAR ADC
	ADC1_CH1	XTAL_32K_N	
	ADC1_CH2	GPIO2	
	ADC1_CH3	GPIO3	
	ADC1_CH4	MTMS	
	ADC2_CHO	MTDI	
JTAG	MTDI	MTDI	软件调试 JTAG
	MTCK	MTCK	
	MTMS	MTMS	
	MTDO	MTDO	
UART	UORXD_in	任意 GPIO 管脚	两个 UART 通道，支持硬件流控制和 GDMA
	UOCTS_in		
	UODSR_in		
	UOTXD_out		
	UORTS_out		
	UODTR_out		
	U1RXD_in		
	U1CTS_in		
	U1DSR_in		
	U1TXD_out		
	U1RTS_out		
	U1DTR_out		
I2C	I2CEXT0_SCL_in	任意 GPIO 管脚	一个 I2C 通道，支持主机或从机模式
	I2CEXT0_SDA_in		
	I2CEXT0_SCL_out		
	I2CEXT0_SDA_out		
LED PWM	ledc_ls_sig_out0~5	任意 GPIO 管脚	六路独立 PWM 通道
I2S	I2SO_BCK_in	任意 GPIO 管脚	用于串行立体声数据的输入输出
	I2S_MCLK_in		
	I2SO_WS_in		
	I2SI_SD_in		
	I2SI_BCK_in		
	I2SI_WS_in		
	I2SO_BCK_out		
	I2S_MCLK_out		
	I2SO_WS_out		
	I2SO_SD_out		
	I2SI_BCK_out		

接口	信号	管脚	功能
	I2SI_WS_out		
	I2SO_SD1_out		
红外遥控器	RMT_SIG_IN0~1	任意 GPIO 管脚	两路 IR 收发器，支持不同波形标准
	RMT_SIG_OUT0~1		
SPI0/1	SPICLK_out_mux	SPICLK	支持 SPI、Dual SPI、Quad SPI、和 QPI， 可以连接封装外 flash
	SPICSO_out	SPICSO	
	SPICS1_out	任意 GPIO 管脚	
	SPID_in/_out	SPID	
	SPIQ_in/_out	SPIQ	
	SPIWP_in/_out	SPIWP	
	SPIHD_in/_out	SPIHD	
SPI2	FSPICLK_in/_out_mux	任意 GPIO 管脚	支持以下功能： <ul style="list-style-type: none"> • SPI、Dual SPI、Quad SPI 和 QPI 的主从机模式 • 可以连接封装外 flash、RAM 和其他 SPI 设备 • SPI 传输的四种时钟模式 • 可配置的 SPI 频率 • 64 字节缓存或 GDMA 数据缓存
	FSPICSO_in/_out		
	FSPCS1~5_out		
	FSPID_in/_out		
	FSPIQ_in/_out		
	FSPIWP_in/_out		
	FSPIHD_in/_out		
USB 串口/JTAG	USB_D+	GPIO19	USB 转串口功能，USB 转 JTAG 功能
	USB_D-	GPIO18	
TWAI	twai_rx	任意 GPIO 管脚	兼容 ISO 11898-1 协议
	twai_tx		
	twai_bus_off_on		
	twai_clkout		

4 电气特性

4.1 绝对最大额定值

超出表 4-1 绝对最大额定值的绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件在这些或其它条件下超出章节 4.2 建议电源条件 技术规格指标的功能性操作。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

表 4-1. 绝对最大额定值

参数	说明	最小值	最大值	单位
输入电源管脚 ¹	允许输入电压	-0.3	3.6	V
I_{output} ²	IO 输出总电流	—	1000	mA
T_{STORE}	存储温度	-40	150	°C

¹ 更多关于输入电源管脚的信息，见章节 2.5.1 电源管脚。

² 在 25 °C 的环境温度下连续 24 小时保持所有 IO 管脚拉高并接地，设备工作完全正常。

4.2 建议电源条件

推荐环境温度，请参考章节 1 ESP32-C3 系列型号对比。

表 4-2. 建议电源条件

参数 ¹	说明	最小值	典型值	最大值	单位
VDDA, VDD3P3, VDD3P3_RTC	建议输入电压	3.0	3.3	3.6	V
VDD3P3_CPU ^{2,3}	建议输入电压	3.0	3.3	3.6	V
VDD_SPI (输入)	—	3.0	3.3	3.6	V
I_{VDD}	输入总电流	0.5	—	—	A

¹ 请结合章节 2.5 电源 阅读。

² 使用 VDD3P3_CPU 给 VDD_SPI 供电时（见章节 2.5.2 电源管理），应考虑 R_{SPI} 的电压降。更多信息，请参考章节 4.3 VDD_SPI 输出特性。

³ 写 eFuse 时，由于烧录 eFuse 的电路较敏感，VDD3P3_CPU 的电压应不超过 3.3 V。

4.3 VDD_SPI 输出特性

表 4-3. VDD_SPI 内部和输出特性

参数	说明 ¹	典型值	单位
R_{SPI}	VDD_SPI 连接 3.3 V flash 时，由 VDD3P3_CPU 经 R_{SPI} 供电 ²	7.5	Ω

¹ 请结合章节 2.5.2 电源管理 阅读。

² $VDD3P3_CPU$ 需高于 $VDD_flash_min + I_flash_max * R_{SPI}$ ，其中

- VDD_flash_min – flash 的最小工作电压
- I_flash_max – flash 的最大工作电流

4.4 直流电气特性 (3.3 V, 25 °C)

表 4-4. 直流电气特性 (3.3 V, 25 °C)

参数	说明	最小值	典型值	最大值	单位
C_{IN}	管脚电容	—	2	—	pF
V_{IH}	高电平输入电压	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL}	低电平输入电压	-0.3	—	$0.25 \times VDD^1$	V
I_{IH}	高电平输入电流	—	—	50	nA
I_{IL}	低电平输入电流	—	—	50	nA
V_{OH}^2	高电平输出电压	$0.8 \times VDD^1$	—	—	V
V_{OL}^2	低电平输出电压	—	—	$0.1 \times VDD^1$	V
I_{OH}	高电平拉电流 ($VDD^1 = 3.3\text{ V}$, $V_{OH} \geq 2.64\text{ V}$, PAD_DRIVER = 3)	—	40	—	mA
I_{OL}	低电平灌电流 ($VDD^1 = 3.3\text{ V}$, $V_{OL} = 0.495\text{ V}$, PAD_DRIVER = 3)	—	28	—	mA
R_{PU}	内部弱上拉电阻	—	45	—	k Ω
R_{PD}	内部弱下拉电阻	—	45	—	k Ω
V_{IH_nRST}	芯片复位释放电压 (CHIP_EN 应满足电压范围)	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL_nRST}	芯片复位电压 (CHIP_EN 应满足电压范围)	-0.3	—	$0.25 \times VDD^1$	V

¹ VDD – 各个电源域电源管脚的电压。

² V_{OH} 和 V_{OL} 为负载是高阻条件下的测试值。

4.5 ADC 特性

表 4-5. ADC 特性

符号	参数	最小值	最大值	单位
DNL (差分非线性) ¹	ADC 外接 100 nF 电容; 输入为 DC 信号; 环境温度 25 °C; Wi-Fi 关闭	-7	7	LSB
INL (积分非线性)		-12	12	LSB
采样速度	—	—	100	kSPS ²

¹ 使用滤波器多次采样或计算平均值可以获得更好的 DNL 结果。

² kSPS (kilo samples-per-second) 表示每秒采样千次。

ADC 经硬件校准和 [软件校准](#)后的结果如表 4-6 所示。如需更高的精度，可选用其他方法自行校准。

表 4-6. ADC 校准结果

参数	说明	最小值	最大值	单位
总误差	ATTEN0, 有效测量范围 0 ~ 750	-10	10	mV
	ATTEN1, 有效测量范围 0 ~ 1050	-10	10	mV
	ATTEN2, 有效测量范围 0 ~ 1300	-10	10	mV
	ATTEN3, 有效测量范围 0 ~ 2500	-35	35	mV

4.6 功耗特性

4.6.1 Active 模式下的 RF 功耗

下列功耗数据是基于 3.3 V 电源、25 °C 环境温度，在 RF 接口处完成的测试结果。所有发射数据均基于 100% 的占空比测得。

表 4-7. 不同 RF 模式下的 Wi-Fi 功耗

工作模式 ¹	说明		峰值 (mA)
Active (RF 工作)	TX	802.11b, 1 Mbps, @21 dBm	335
		802.11g, 54 Mbps, @19 dBm	285
		802.11n, HT20, MCS7, @18.5 dBm	276
		802.11n, HT40, MCS7, @18.5 dBm	278
	RX	802.11b/g/n, HT20	84
		802.11n, HT40	87

4.6.2 其他功耗模式下的功耗

表 4-8. Modem-sleep 模式下的功耗

模式	CPU 频率 (MHz)	描述	典型值	
			外设时钟全关 (mA)	外设时钟全开 (mA) ¹
Modem-sleep ^{2,3}	160	CPU 工作	23	28
		CPU 空闲	16	21
	80	CPU 工作	17	22
		CPU 空闲	13	18

¹ 实际情况下，外设在不同工作状态下电流会有所差异。

² Modem sleep 模式下，Wi-Fi 设有时钟门控。

³ Modem-sleep 模式下，访问 flash 时功耗会增加。若 flash 速率为 80 Mbit/s，SPI 2 线模式下 flash 的功耗为 10 mA。

表 4-9. 低功耗模式下的功耗

模式	描述	功耗典型值 (μA)
Light-sleep	VDD_SPI 和 Wi-Fi 掉电，所有 GPIO 设置为高阻状态	130
Deep-sleep	RTC 定时器 + RTC 存储器	5
关闭	CHIP_EN 脚拉低，芯片处于关闭状态	1

4.7 可靠性

表 4-10. 可靠性认证

测试项目	测试条件	测试标准
HTOL (高温工作寿命)	125 °C, 1000 小时	JESD22-A108
ESD (静电放电敏感度)	HBM (人体放电模式) ¹ ± 2000 V	JS-001
	CDM (充电器件模式) ² ± 1000 V	JS-002
闩锁测试 (Latch-up)	过电流 ± 200 mA	JESD78
	过电压 $1.5 \times VDD_{max}$	
预处理测试	烘烤: 125 °C, 24 小时 浸泡: 三级 (30 °C, 60% RH, 192 小时) 回流焊: 260 ± 0 °C, 20 秒, 三次	J-STD-020、JESD47、JESD22-A113
TCT (温度循环测试)	-65 °C / 150 °C, 500 次循环	JESD22-A104
uHAST (无偏压高加速温湿度应力试验)	130 °C, 85% RH, 96 小时	JESD22-A118
HTSL (高温贮存寿命)	150 °C, 1000 小时	JESD22-A103
LTSL (低温存储寿命)	-40 °C, 1000 小时	JESD22-A119

¹ JEDEC 文档 JEP155 规定: 500 V HBM 能够在标准 ESD 控制流程下安全生产。

² JEDEC 文档 JEP157 规定: 250 V CDM 能够在标准 ESD 控制流程下安全生产。

4.8 Wi-Fi 射频

表 4-11. Wi-Fi 频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道中心频率	2412	—	2484

4.8.1 Wi-Fi 射频发射器 (TX) 规格

表 4-12. 频谱模板和 EVM 符合 802.11 标准时的发射功率

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	21.0	—
802.11b, 11 Mbps	—	21.0	—
802.11g, 6 Mbps	—	21.0	—
802.11g, 54 Mbps	—	19.0	—
802.11n, HT20, MCS0	—	20.0	—
802.11n, HT20, MCS7	—	18.5	—
802.11n, HT40, MCS0	—	20.0	—
802.11n, HT40, MCS7	—	18.5	—

表 4-13. 发射 EVM 测试

速率	最小值 (dB)	典型值 (dB)	标准限值 (dB)
802.11b, 1 Mbps, @21 dBm	—	-24.5	-10
802.11b, 11 Mbps, @21 dBm	—	-25.0	-10
802.11g, 6 Mbps, @21 dBm	—	-23.0	-5
802.11g, 54 Mbps, @19 dBm	—	-27.5	-25
802.11n, HT20, MCS0, @20 dBm	—	-22.5	-5
802.11n, HT20, MCS7, @18.5 dBm	—	-29.0	-27
802.11n, HT40, MCS0, @20 dBm	—	-22.5	-5
802.11n, HT40, MCS7, @18.5 dBm	—	-28.0	-27

4.8.2 Wi-Fi 射频接收器 (RX) 规格

表 4-14. 接收灵敏度

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	-98.4	—
802.11b, 2 Mbps	—	-96.0	—
802.11b, 5.5 Mbps	—	-93.0	—
802.11b, 11 Mbps	—	-88.6	—
802.11g, 6 Mbps	—	-93.8	—
802.11g, 9 Mbps	—	-92.2	—
802.11g, 12 Mbps	—	-91.0	—
802.11g, 18 Mbps	—	-88.4	—
802.11g, 24 Mbps	—	-85.8	—
802.11g, 36 Mbps	—	-82.0	—
802.11g, 48 Mbps	—	-78.0	—
802.11g, 54 Mbps	—	-76.6	—
802.11n, HT20, MCS0	—	-93.6	—
802.11n, HT20, MCS1	—	-90.8	—
802.11n, HT20, MCS2	—	-88.4	—
802.11n, HT20, MCS3	—	-85.0	—
802.11n, HT20, MCS4	—	-81.8	—
802.11n, HT20, MCS5	—	-77.8	—
802.11n, HT20, MCS6	—	-76.0	—
802.11n, HT20, MCS7	—	-74.8	—
802.11n, HT40, MCS0	—	-90.0	—
802.11n, HT40, MCS1	—	-88.0	—
802.11n, HT40, MCS2	—	-85.2	—
802.11n, HT40, MCS3	—	-82.0	—
802.11n, HT40, MCS4	—	-78.8	—

见下页

表 4-14 – 接上页

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11n, HT40, MCS5	—	-74.6	—
802.11n, HT40, MCS6	—	-73.0	—
802.11n, HT40, MCS7	—	-71.4	—

表 4-15. 最大接收电平

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	5	—
802.11b, 11 Mbps	—	5	—
802.11g, 6 Mbps	—	5	—
802.11g, 54 Mbps	—	0	—
802.11n, HT20, MCS0	—	5	—
802.11n, HT20, MCS7	—	0	—
802.11n, HT40, MCS0	—	5	—
802.11n, HT40, MCS7	—	0	—

表 4-16. 接收邻道抑制

速率	最小值 (dB)	典型值 (dB)	最大值 (dB)
802.11b, 1 Mbps	—	35	—
802.11b, 11 Mbps	—	35	—
802.11g, 6 Mbps	—	31	—
802.11g, 54 Mbps	—	20	—
802.11n, HT20, MCS0	—	31	—
802.11n, HT20, MCS7	—	16	—
802.11n, HT40, MCS0	—	25	—
802.11n, HT40, MCS7	—	11	—

4.9 低功耗蓝牙射频

表 4-17. 低功耗蓝牙频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道中心频率	2402	—	2480

4.9.1 低功耗蓝牙射频发射器 (TX) 规格

表 4-18. 发射器特性 - 低功耗蓝牙 1 Mbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	17.00	—	kHz
	$ f_0 - f_n $ 最大值	—	1.75	—	kHz
	$ f_n - f_{n-5} $ 最大值	—	1.46	—	kHz
	$ f_1 - f_0 $	—	0.80	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	250.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$)	—	190.00	—	kHz
	$\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$	—	0.83	—	—
带内杂散发射	± 2 MHz 偏移	—	-37.62	—	dBm
	± 3 MHz 偏移	—	-41.95	—	dBm
	$> \pm 3$ MHz 偏移	—	-44.48	—	dBm

表 4-19. 发射器特性 - 低功耗蓝牙 2 Mbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	20.80	—	kHz
	$ f_0 - f_n $ 最大值	—	1.30	—	kHz
	$ f_n - f_{n-5} $ 最大值	—	1.33	—	kHz
	$ f_1 - f_0 $	—	0.70	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	498.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$)	—	430.00	—	kHz
	$\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$	—	0.93	—	—
带内杂散发射	± 4 MHz 偏移	—	-43.55	—	dBm
	± 5 MHz 偏移	—	-45.26	—	dBm
	$> \pm 5$ MHz 偏移	—	-45.26	—	dBm

表 4-20. 发射器特性 - 低功耗蓝牙 125 Kbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	17.50	—	kHz
	$ f_0 - f_n $ 最大值	—	0.45	—	kHz
	$ f_n - f_{n-3} $	—	0.70	—	kHz
	$ f_0 - f_3 $	—	0.30	—	kHz

见下页

表 4-20 – 接上页

参数	描述	最小值	典型值	最大值	单位
调制特性	$\Delta f_{1\text{avg}}$	—	250.00	—	kHz
	$\Delta f_{1\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{1\text{max}}$)	—	235.00	—	kHz
带内杂散发射	± 2 MHz 偏移	—	-37.90	—	dBm
	± 3 MHz 偏移	—	-41.00	—	dBm
	$> \pm 3$ MHz 偏移	—	-42.50	—	dBm

表 4-21. 发射器特性 - 低功耗蓝牙 500 Kbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	17.00	—	kHz
	$ f_0 - f_n $ 最大值	—	0.88	—	kHz
	$ f_n - f_{n-3} $	—	1.00	—	kHz
	$ f_0 - f_3 $	—	0.20	—	kHz
调制特性	$\Delta f_{2\text{avg}}$	—	208.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$)	—	190.00	—	kHz
带内杂散发射	± 2 MHz 偏移	—	-37.90	—	dBm
	± 3 MHz 偏移	—	-41.30	—	dBm
	$> \pm 3$ MHz 偏移	—	-42.80	—	dBm

4.9.2 低功耗蓝牙射频接收器 (RX) 规格

表 4-22. 接收器特性 - 低功耗蓝牙 1 Mbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-97	—	dBm
最大接收信号 @30.8% PER	—	—	5	—	dBm
共信道抑制比 C/I	—	—	8	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 1$ MHz	—	-3	—	dB
	$F = F_0 - 1$ MHz	—	-4	—	dB
	$F = F_0 + 2$ MHz	—	-29	—	dB
	$F = F_0 - 2$ MHz	—	-31	—	dB
	$F = F_0 + 3$ MHz	—	-33	—	dB
	$F = F_0 - 3$ MHz	—	-27	—	dB
	$F \geq F_0 + 4$ MHz	—	-29	—	dB
	$F \leq F_0 - 4$ MHz	—	-38	—	dB
镜像频率	—	—	-29	—	dB

见下页

表 4-22 – 接上页

参数	描述	最小值	典型值	最大值	单位
邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-41	—	dB
	$F = F_{image} - 1 \text{ MHz}$	—	-33	—	dB
带外阻塞	30 MHz ~ 2000 MHz	—	-5	—	dBm
	2003 MHz ~ 2399 MHz	—	-18	—	dBm
	2484 MHz ~ 2997 MHz	—	-15	—	dBm
	3000 MHz ~ 12.75 GHz	—	-5	—	dBm
互调	—	—	-30	—	dBm

表 4-23. 接收器特性 - 低功耗蓝牙 2 Mbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-93	—	dBm
最大接收信号 @30.8% PER	—	—	3	—	dBm
共信道干扰 C/I	—	—	10	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 2 \text{ MHz}$	—	-7	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-7	—	dB
	$F = F_0 + 4 \text{ MHz}$	—	-28	—	dB
	$F = F_0 - 4 \text{ MHz}$	—	-26	—	dB
	$F = F_0 + 6 \text{ MHz}$	—	-26	—	dB
	$F = F_0 - 6 \text{ MHz}$	—	-27	—	dB
	$F \geq F_0 + 8 \text{ MHz}$	—	-29	—	dB
	$F \leq F_0 - 8 \text{ MHz}$	—	-28	—	dB
镜像频率	—	—	-28	—	dB
邻道镜像频率干扰	$F = F_{image} + 2 \text{ MHz}$	—	-26	—	dB
	$F = F_{image} - 2 \text{ MHz}$	—	-7	—	dB
带外阻塞	30 MHz ~ 2000 MHz	—	-5	—	dBm
	2003 MHz ~ 2399 MHz	—	-19	—	dBm
	2484 MHz ~ 2997 MHz	—	-16	—	dBm
	3000 MHz ~ 12.75 GHz	—	-5	—	dBm
互调	—	—	-29	—	dBm

表 4-24. 接收器特性 - 低功耗蓝牙 125 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-105	—	dBm
最大接收信号 @30.8% PER	—	—	5	—	dBm
共信道抑制比 C/I	—	—	3	—	dB

见下页

表 4-24 – 接上页

参数	描述	最小值	典型值	最大值	单位
邻道选择性抑制比 C/I	$F = F_0 + 1 \text{ MHz}$	—	-6	—	dB
	$F = F_0 - 1 \text{ MHz}$	—	-6	—	dB
	$F = F_0 + 2 \text{ MHz}$	—	-33	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-43	—	dB
	$F = F_0 + 3 \text{ MHz}$	—	-37	—	dB
	$F = F_0 - 3 \text{ MHz}$	—	-47	—	dB
	$F \geq F_0 + 4 \text{ MHz}$	—	-40	—	dB
	$F \leq F_0 - 4 \text{ MHz}$	—	-50	—	dB
镜像频率	—	—	-40	—	dB
邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-50	—	dB
	$F = F_{image} - 1 \text{ MHz}$	—	-37	—	dB

表 4-25. 接收器特性 - 低功耗蓝牙 500 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-100	—	dBm
最大接收信号 @30.8% PER	—	—	5	—	dBm
共信道抑制比 C/I	—	—	3	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 1 \text{ MHz}$	—	-2	—	dB
	$F = F_0 - 1 \text{ MHz}$	—	-3	—	dB
	$F = F_0 + 2 \text{ MHz}$	—	-32	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-33	—	dB
	$F = F_0 + 3 \text{ MHz}$	—	-23	—	dB
	$F = F_0 - 3 \text{ MHz}$	—	-40	—	dB
	$F \geq F_0 + 4 \text{ MHz}$	—	-34	—	dB
	$F \leq F_0 - 4 \text{ MHz}$	—	-44	—	dB
镜像频率	—	—	-34	—	dB
邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-46	—	dB
	$F = F_{image} - 1 \text{ MHz}$	—	-23	—	dB

5 封装

- 有关卷带、载盘和产品标签的信息，请参阅 [《乐鑫芯片包装信息》](#)。
- 俯视图中，芯片管脚从 Pin 1 位置开始按逆时针方向编号。关于管脚序号和名称的详细信息，请参考图 2-1 ESP32-C3 管脚布局（俯视图）。
- [推荐 PCB 封装图](#) 源文件 (dxf) 供参考，需使用 [Autodesk Viewer](#) 查看。
- PCB 参考布局，可见 [《ESP32-C3 硬件设计指南》](#)。

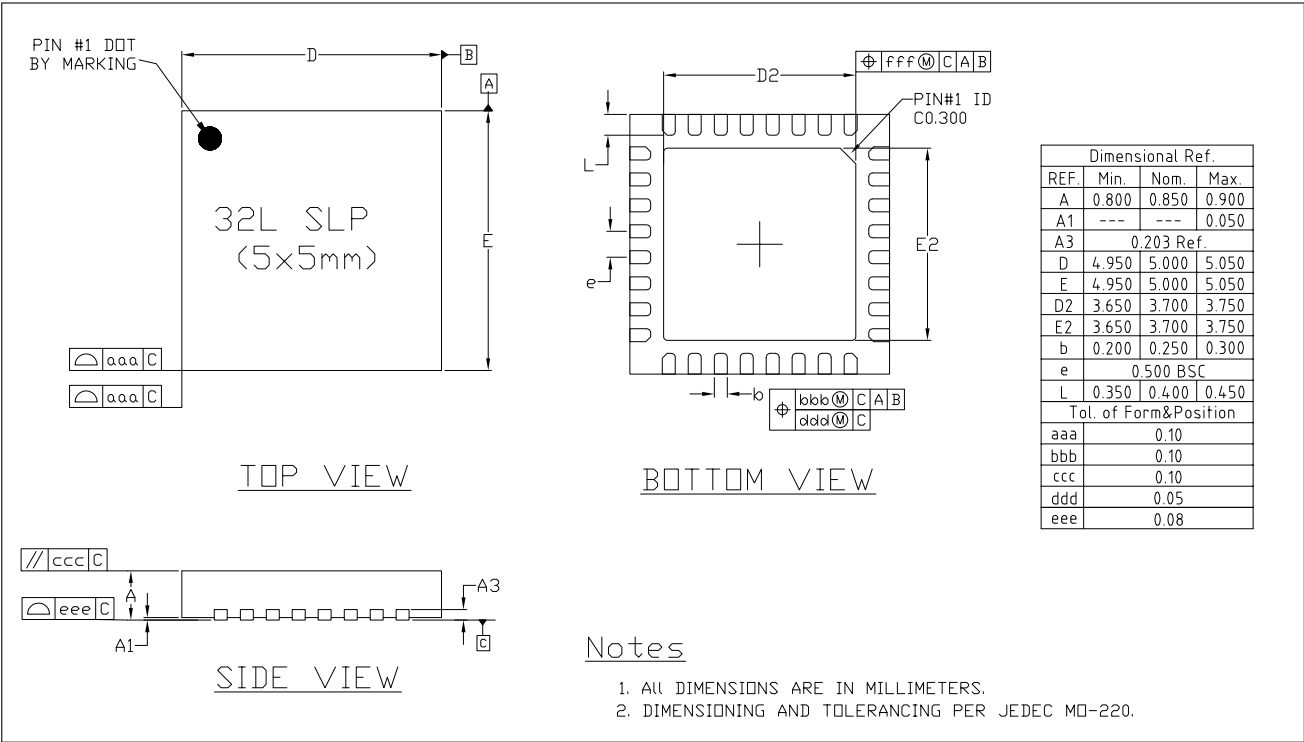


图 5-1. QFN32 (5×5 mm) 封装

6 相关文档和资源

相关文档

- [《ESP32-C3 技术参考手册》](#) – 提供 ESP32-C3 芯片的存储器和外设的详细使用说明。
- [《ESP32-C3 硬件设计指南》](#) – 提供基于 ESP32-C3 芯片的产品设计规范。
- [《ESP32-C3 系列芯片勘误表》](#) – 描述 ESP32-C3 系列芯片的已知错误。
- 证书
<https://espressif.com/zh-hans/support/documents/certificates>
- ESP32-C3 产品/工艺变更通知 (PCN)
<https://espressif.com/zh-hans/support/documents/pcns?keys=ESP32-C3>
- ESP32-C3 公告 – 提供有关安全、bug、兼容性、器件可靠性的信息
<https://espressif.com/zh-hans/support/documents/advisories?keys=ESP32-C3>
- 文档更新和订阅通知
<https://espressif.com/zh-hans/support/download/documents>

开发者社区

- [《ESP32-C3 ESP-IDF 编程指南》](#) – ESP-IDF 开发框架的文档中心。
- ESP-IDF 及 GitHub 上的其它开发框架
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。
<https://esp32.com/>
- *The ESP Journal* – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源
<https://espressif.com/zh-hans/support/download/sdks-demos>

产品

- ESP32-C3 系列芯片 – ESP32-C3 全系列芯片。
<https://espressif.com/zh-hans/products/socs?id=ESP32-C3>
- ESP32-C3 系列模组 – ESP32-C3 全系列模组。
<https://espressif.com/zh-hans/products/modules?id=ESP32-C3>
- ESP32-C3 系列开发板 – ESP32-C3 全系列开发板。
<https://espressif.com/zh-hans/products/devkits?id=ESP32-C3>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。
<https://products.espressif.com/#/product-selector?language=zh>

联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品 (线上商店)、成为供应商、意见与建议
<https://espressif.com/zh-hans/contact-us/sales-questions>

附录 A – ESP32-C3 管脚总览

管脚 序号	管脚 名称	管脚 类型	供电 管脚	管脚配置		模拟功能		IO MUX 功能					
				复位时	复位后	0	1	0	类型	1	类型	2	类型
1	LNA_IN	模拟											
2	VDD3P3	电源											
3	VDD3P3	电源											
4	XTAL_32K_P	IO	VDD3P3_RTC			XTAL_32K_P	ADC1_CH0	GPIO0	I/O/T	GPIO0	I/O/T		
5	XTAL_32K_N	IO	VDD3P3_RTC			XTAL_32K_N	ADC1_CH1	GPIO1	I/O/T	GPIO1	I/O/T		
6	GPIO2	IO	VDD3P3_RTC	IE	IE		ADC1_CH2	GPIO2	I/O/T	GPIO2	I/O/T	FSPIQ	I/O/T
7	CHIP_EN	模拟											
8	GPIO3	IO	VDD3P3_RTC	IE	IE		ADC1_CH3	GPIO3	I/O/T	GPIO3	I/O/T		
9	MTMS	IO	VDD3P3_RTC		IE		ADC1_CH4	MTMS	I1	GPIO4	I/O/T	FSPIHD	I/O/T
10	MTDI	IO	VDD3P3_RTC		IE		ADC2_CH0	MTDI	I1	GPIO5	I/O/T	FSPIWP	I/O/T
11	VDD3P3_RTC	电源											
12	MTCK	IO	VDD3P3_CPU		IE			MTCK	I1	GPIO6	I/O/T	FSPICLK	I/O/T
13	MTDO	IO	VDD3P3_CPU		IE			MTDO	O/T	GPIO7	I/O/T	FSPID	I/O/T
14	GPIO8	IO	VDD3P3_CPU	IE	IE			GPIO8	I/O/T	GPIO8	I/O/T		
15	GPIO9	IO	VDD3P3_CPU	IE, WPU	IE, WPU			GPIO9	I/O/T	GPIO9	I/O/T		
16	GPIO10	IO	VDD3P3_CPU		IE			GPIO10	I/O/T	GPIO10	I/O/T	FSPICSO	I/O/T
17	VDD3P3_CPU	电源											
18	VDD_SPI	电源	VDD3P3_CPU					GPIO11	I/O/T	GPIO11	I/O/T		
19	SPIHD	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU			SPIHD	I1/O/T	GPIO12	I/O/T		
20	SPIWP	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU			SPIWP	I1/O/T	GPIO13	I/O/T		
21	SPICSO	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU			SPICSO	O/T	GPIO14	I/O/T		
22	SPICLK	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU			SPICLK	O/T	GPIO15	I/O/T		
23	SPID	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU			SPID	I1/O/T	GPIO16	I/O/T		
24	SPIQ	IO	VDD_SPI / VDD3P3_CPU	WPU	IE, WPU			SPIQ	I1/O/T	GPIO17	I/O/T		
25	GPIO18	IO	VDD3P3_CPU			USB_D-		GPIO18	I/O/T	GPIO18	I/O/T		
26	GPIO19	IO	VDD3P3_CPU			USB_D+		GPIO19	I/O/T	GPIO19	I/O/T		
27	UORXD	IO	VDD3P3_CPU		IE, WPU			UORXD	I1	GPIO20	I/O/T		
28	UOTXD	IO	VDD3P3_CPU		WPU			UOTXD	O	GPIO21	I/O/T		
29	XTAL_N	模拟											
30	XTAL_P	模拟											
31	VDDA	电源											
32	VDDA	电源											
33	GND	电源											

* 更多信息，详见章节 2 管脚。高亮的单元格，请参考章节 2.3.3 GPIO 的限制。

修订历史

日期	版本	发布说明
2024-01-19	v1.6	<ul style="list-style-type: none">在章节 1 ESP32-C3 系列型号对比 新增 ESP32-C3FH4X 和 ESP32-C3FH4XAZ 变型将章节 3.4.7 LED PWM 控制器 中 PWM 占空比精度更正为 14 位
2023-08-11	v1.5	<ul style="list-style-type: none">ESP32-C3FN4 标注为 (NRND)改进以下章节：<ul style="list-style-type: none">章节 产品概述章节 2 管脚章节 3.7 电源管理章节 3.4.2 串行外设接口 (SPI)章节 4.1 绝对最大额定值章节 4.2 建议电源条件章节 4.3 VDD_SPI 输出特性章节 4.5 ADC 特性将章节 4.9 低功耗蓝牙射频 中的“射频功率控制范围”最大值更新为 20 dBm增加 附录 A其他微小改动
2022-12-15	v1.4	<ul style="list-style-type: none">在章节 3.6.1 低功耗蓝牙射频和物理层 删除特性“天线分集”删除特性“支持外部功率放大器”将表 管脚概述 中 GPIO18 的毛刺类型更新为高电平毛刺
2022-11-15	v1.3	<ul style="list-style-type: none">更新表 管脚概述 的注释在章节 3 功能描述 增加技术参考手册和管脚外设分配的链接在章节 3.3.1 模/数转换器 (ADC) 增加 ADC2 错误的相关注释更新章节 3.8.3 看门狗定时器增加表 ADC 特性更新章节 4.6.2 其他功耗模式下的功耗在章节 4.9 低功耗蓝牙射频 更新射频功率控制范围更新章节 5 封装 的笔误更新章节 6 相关文档和资源

见下页

接上页

日期	版本	发布说明
2022-04-13	v1.2	<ul style="list-style-type: none"> 新增芯片变型 ESP32-C3FH4AZ； 更新图 ESP32-C3 功能框图； 在章节 3.7 电源管理 新增 Deep-sleep 模式的唤醒源。
2021-10-26	v1.1	<ul style="list-style-type: none"> 在图 ESP32-C3 功能框图，显示功耗模式； 在产品特性中增加 CoreMark 分数； 在表管脚描述中显示默认管脚功能； 更新图 ESP32-C3 电源管理 及相关描述； 增加表 SPI 管脚信号； 在表建议电源条件中增加第三条说明； 其他措辞更新。
2021-05-28	v1.0	<ul style="list-style-type: none"> 更新功耗模式； 更新章节 2.6 Strapping 管脚； 在章节 3.2 系统时钟 更新部分时钟的名称和频率； 在章节 3.3.1 模/数转换器 (ADC) 增加 ADC1、ADC2 的说明； 在表 IO MUX 中更新 UORXD、UOTXD 复位后的默认配置； 在表 ADC 特性 中更新采样速度； 更新表 可靠性； 在章节 5 封装 新增推荐 PCB 封装图的链接。
2021-04-23	v0.8	更新 Wi-Fi 射频 和 低功耗蓝牙射频 数据。
2021-04-07	v0.7	<ul style="list-style-type: none"> 更新 USB 串口/JTAG 控制器 的相关信息； 在章节 2.6 Strapping 管脚 增加 GPIO2； 更新图 地址映射结构； 在章节 3.4.1 通用输入/输出接口 (GPIO) 增加表 IO MUX 和表 管脚概述； 在章节 3.4.2 串行外设接口 (SPI) 更新 SPI2 的相关信息； 在章节 3.4.8 通用 DMA 控制器 更新通道之间支持可配置的固定优先级； 更新表 可靠性。
2021-01-18	v0.6	<ul style="list-style-type: none"> 说明 400 KB SRAM 中，有 16 KB 专用于 cache； 在章节 4.8.1 Wi-Fi 射频发射器 (TX) 规格 的表 Wi-Fi 射频发射器 (TX) 规格 中把最大值更新为标准限值。

见下页

接上页

日期	版本	发布说明
2021-01-13	v0.5	<ul style="list-style-type: none">• 更新 Wi-Fi 相关信息；• 在章节管脚定义表格注释中增加封装内 flash 端口和芯片管脚的连接关系；• 在章节 2.5.2 电源管理 更新图 ESP32-C3 电源管理，增加图 上电和复位时序参数图 和表 上电和复位时序参数说明；• 在章节 2.6 Strapping 管脚 增加图 Strapping 管脚的时序参数图 和表 Strapping 管脚的时序参数说明；• 在章节 3.11 外设管脚分配 更新表 外设管脚分配；• 增加章节 4 电气特性；• 增加章节 5 封装。
2020-11-27	v0.4	预发版本。



免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2024 乐鑫信息科技（上海）股份有限公司。保留所有权利。