

Xilinx 7系列FPGA收发器架构之共享功能（五）

原创 FPGA技术实战 FPGA技术实战 2020-04-16

收录于话题

#Xilinx7系列收发器详解

20个

引言：本文继续介绍7系列FPGA收发器的共享功能，主要包括以下几个方面内容：

- 收发器还回（Loopback）测试功能
- 收发器动态配置功能
- 收发器关电功能
- 收发器数字监视功能

1.收发器还回功能

还回模式是FPGA收发器数据路径特殊配置模式，它将数据流返回数据源端。它可以在开发过程中使用，也可以在已经部署的产品中用于隔离、定位错误。该功能可以用来检查或测试近端（本地收）收发器或者远端（其他业务板）收发器收发链路是否正常工作以及判断通信链路信号质量。图1举例了4中回环测试模式。

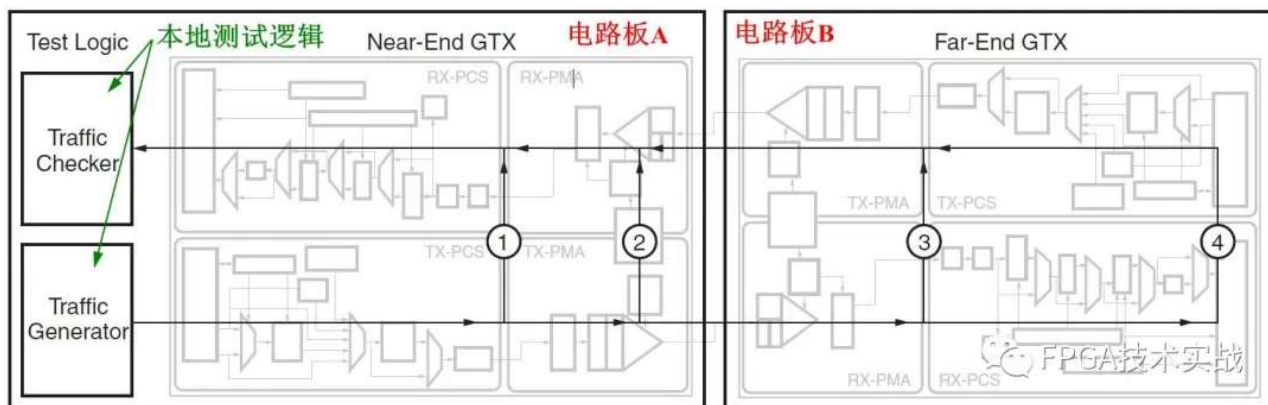


图1、还回测试概述（点击看大图）

从图1中可以看到，还回测试模式分为两大类：

- 近端还回模式：发送数据在本地收发器内还回（图1中电路板A内）。
- 远端还回模式：发送数据经过远端收发器（即图中电路板B内）后，再还回本地收发器。

每个GTX/GTH收发器都有一个内置的PRBS（伪随机码）产生器和检查器。为了灵活的进行还回测试，每个收发器有4中还回测试模式：

近端PCS还回测试（如图1所示路径①）：该模式需要将RX弹性缓冲器使能，并且RX_XCLK_SEL设置为RXREC。如果在正常操作时，RXOUTCLK用于驱动FPGA逻辑，并且RXOUTCLKSEL设置为RXOUTCLKPMA，此时，必须要将RXOUTCLKSEL选择为RXOUTCLKPC或者设置RXCDRHOLD=1'b1。

近端PMA还回测试（如图1所示路径②）：该模式下，GTRXRESET复位信号在进入和退出该模式时需要设置。

远端PMA还回测试（如图1所示路径③）：该模式下，TX缓冲器必须使能，并且设置TX_XCLK_SEL设置为TXOUT。GTTXRESET复位信号在进入和退出该模式时需要设置。

远端PCS还回测试（如图1所示路径④）：该模式下，时钟校准使用与否，TXUSRCLK和RXUSRCLK端口必须由同意本时钟源（BUFG、BUFR或者BUFH）驱动。PCS还回不支持通道变速使能。

图2显示了配置还回功能的端口设置。

Port	Dir	Clock Domain	Description
LOOPBACK[2:0]	In	Async	000: Normal operation 001: Near-End PCS Loopback 010: Near-End PMA Loopback 011: Reserved 100: Far-End PMA Loopback 101: Reserved 110: Far-End PCS Loopback

图2、Loopbak端口配置

2.动态配置功能（DPR）

动态配置功能允许动态的改变GTXE2_CHANNEL/GTHE2_CHANNEL和GTXE2_COMMON/GTHE2_COMMON原句参数。DPR接口使用地址、数据分开的同步接口，很方便的实现参数的读、写配置。图3显示了动态配置端口名称。

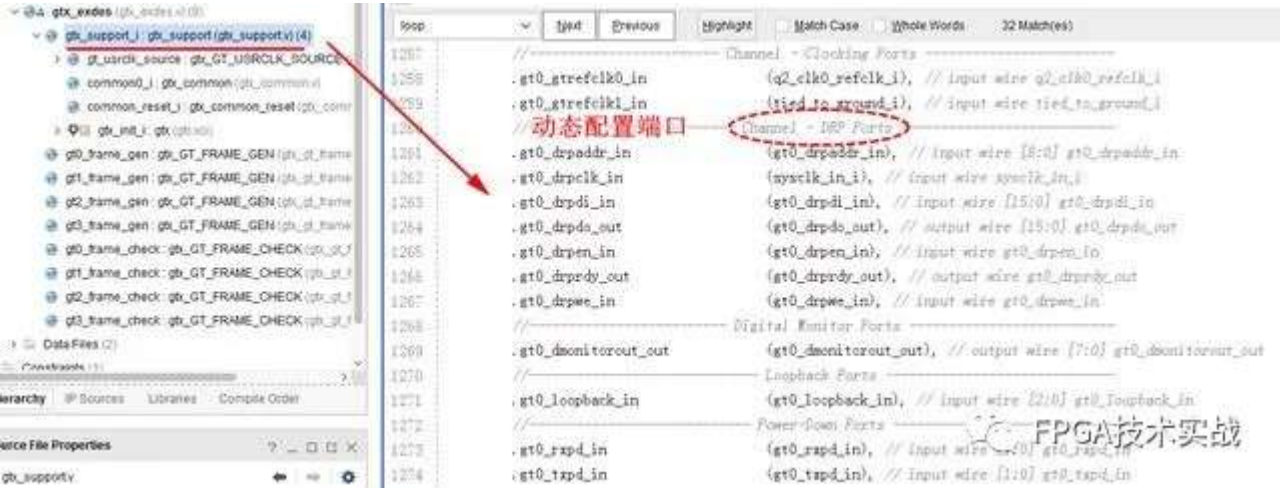


图3、动态配置端口（点击看大图）

3.收发器关电功能

GTX/GTH收发器支持一系列关电模式，这些模式支持一般的电源管理，也支持PCIe和SATA标准支持的模式。收发器提供不同级别的电源控制。每个通道内的每个方向都可以使用TXPD和RXPDP端口进行关电控制。CPLLDP和QPLLDP分别影响CPLL和QPLL功能。图4列出了经常使用的几种基本的关电模式。图5给出了收发器关电端口示例。

功能	控制端口	描述
QPLL 控制	QPLLDP	关电 QPLL
CPLL 控制	CPLLDP	关电 CPLL
TX 电源控制	TXPD[1:0]	关电 GTX/GTH 收发器 TX 电源
RX 电源控制	RXPDP[1:0]	关电 GTX/GTH 收发器 RX 电源

图4、基本关电功能

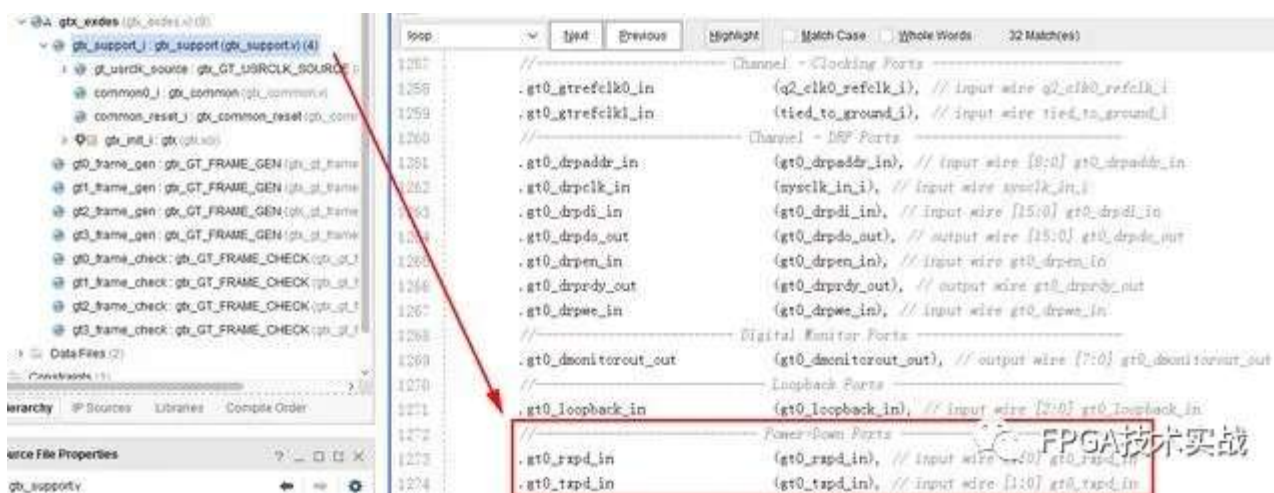


图5、收发器关电端口示例（点击看大图）

4.数字监视器功能

收发器接收均衡器的LPM（低功耗均衡）和DFE（判决反馈均衡）接收模式使用自适应算法优化收发器链路，数字监视器提供对这些自适应环路当前状态的可见性。数字监视器要求一个自由运行的时钟，可以为DPRCLK或者RXUSRCLK2。

分享

收藏

赞

在看