



**FUNDAMENTAL OF DIGITAL SYSTEM FINAL PROJECT REPORT
DEPARTMENT OF ELECTRICAL ENGINEERING
UNIVERSITAS INDONESIA**

Client - Server ATM Banking System

GROUP PA08

Audy Natalie Cecilia R	2306266962
Laura Fawzia Sambowo	2306260145
Muhammad Nadzhif Fikri	2306210102
Muhammad Pavel	2306243363

PREFACE

Puji syukur kami panjatkan ke hadirat Tuhan Yang Maha Esa, atas segala rahmat dan karunia-Nya yang tak terhingga, sehingga kami dapat menyelesaikan laporan proyek akhir ini dengan baik. Laporan ini disusun sebagai bagian dari pemenuhan proyek akhir dalam mata kuliah Perancangan Sistem Digital Tahun Ajaran 2022/2023, dengan judul "Client - Server ATM Banking System". Proyek ini menggunakan bahasa pemrograman VHDL (VHSIC Hardware Description Language), yang memungkinkan kami untuk merancang dan mengimplementasikan sistem digital berbasis hardware untuk memproses transaksi perbankan secara efisien. Proyek ini bertujuan untuk mengembangkan dan mengoptimalkan sistem perbankan dengan mengintegrasikan ATM yang terhubung ke server pusat menggunakan protokol SPI.

Kami ingin mengucapkan terima kasih kepada para asisten laboratorium yang dengan sabar membantu dalam implementasi dan pengujian sistem. Proyek ini merupakan hasil kerja tim yang solid, dan setiap tahapan pengerjaan telah membawa kami pada pemahaman yang lebih dalam mengenai penerapan teori-teori dalam dunia teknik komputer, khususnya dalam sistem digital dan komunikasi data. Kami juga menyadari bahwa laporan ini masih memiliki keterbatasan dan kekurangan, oleh karena itu kritik dan saran yang membangun sangat kami harapkan sebagai bahan evaluasi dan perbaikan di masa depan.

Depok, December 7, 2024

Group PA08

TABLE OF CONTENTS

PREFACE.....	2
TABLE OF CONTENTS.....	3
CHAPTER 1	
INTRODUCTION.....	4
1.1 BACKGROUND.....	4
1.2 PROJECT DESCRIPTION.....	5
1.3 OBJECTIVES.....	6
1.4 ROLES AND RESPONSIBILITIES.....	7
CHAPTER 2	
IMPLEMENTATION.....	8
2.1 EQUIPMENT.....	8
2.2 IMPLEMENTATION.....	8
2. Behavioral Style Programming in VHDL.....	8
3. Testbench.....	8
4. Structural Style Programming in VHDL.....	9
5. Procedure, Function and Impure Function.....	9
6. Finite State Machine (FSM).....	9
7. Microprogramming.....	9
CHAPTER 3	
TESTING AND ANALYSIS.....	10
3.1 TESTING.....	10
3.2 RESULT.....	10
3.3 ANALYSIS.....	10
CHAPTER 4	
CONCLUSION.....	11
REFERENCES.....	12
APPENDICES.....	13
Appendix A: Project Schematic.....	13
Appendix B: Documentation.....	13

CHAPTER 1

INTRODUCTION

1.1 BACKGROUND

Seiring dengan pesatnya perkembangan teknologi, kebutuhan akan sistem transaksi perbankan yang efisien dan aman semakin meningkat. Sistem *Automated Teller Machine* (ATM) telah menjadi salah satu solusi utama dalam menyediakan akses transaksi perbankan secara mandiri. ATM memungkinkan pengguna untuk melakukan berbagai transaksi, seperti penarikan uang, penyetoran, transfer dana, dan pengecekan saldo. Namun, sistem ATM saat ini masih menghadapi tantangan dalam hal kecepatan transaksi dan efisiensi pengelolaan data yang memadai. Kecepatan transaksi yang rendah atau masalah dalam komunikasi data dapat mengurangi kenyamanan pengguna dan kualitas layanan yang diberikan oleh bank.

Proyek ini bertujuan untuk mengembangkan dan mengoptimalkan sistem ATM yang terhubung langsung dengan server pusat menggunakan protokol *Serial Peripheral Interface* (SPI). SPI dipilih karena menyediakan komunikasi yang cepat dan efisien antara ATM dan server, sehingga memungkinkan pemrosesan transaksi yang lebih cepat dan akurat.

Dalam sistem ini, ATM berfungsi sebagai client yang mengirimkan berbagai request ke server, seperti login, tarik uang, setor uang, dan logout. Setiap interaksi diproses dengan menggunakan kode operasi (opcode) yang dikirim melalui jalur SPI untuk diproses oleh server. Server akan memproses permintaan ini secara simultan, memberikan feedback berupa saldo yang tersisa setelah transaksi, dan memastikan bahwa transaksi dilakukan sesuai dengan saldo yang tersedia.

Melalui penerapan sistem ini, diharapkan proses transaksi dapat diproses dengan lebih cepat, aman, dan efisien, memberikan pengalaman yang lebih baik bagi pengguna ATM.

1.2 PROJECT DESCRIPTION

Proyek ini berfokus pada perancangan dan implementasi sistem ATM yang terhubung dengan server pusat menggunakan komunikasi SPI untuk meningkatkan efisiensi transaksi perbankan. Sistem ini bekerja dengan cara ATM berfungsi sebagai client yang mengirimkan *request* ke server melalui jalur SPI, seperti login, tarik uang, setor uang, dan logout. Setiap *request* dikirimkan dalam bentuk opcode yang akan diproses oleh server.

Dalam implementasinya, server menggunakan state machine pada ATM dan server untuk memastikan alur transaksi berjalan dengan terstruktur dan efisien. Server bertugas memproses *request* transaksi dan memberikan umpan balik berupa saldo terkini. Jenis *request* yang dapat diproses meliputi:

- **LOGIN:** Memastikan akun belum login di ATM lain dan memvalidasi PIN.
- **WITHDRAW:** Memproses penarikan uang jika saldo mencukupi.
- **STORE:** Menyimpan uang ke dalam akun.
- **LOGOUT:** Menandakan bahwa sesi login di ATM selesai.

Setiap transaksi akan memberikan umpan balik berupa ACK (acknowledgment) jika berhasil atau NAK (*negative acknowledgment*) jika terjadi kesalahan, beserta data saldo yang tersisa.

Untuk meningkatkan keandalan sistem, proyek ini mengimplementasikan error correction menggunakan kode *Hamming* pada jalur SPI. Kode *Hamming* ini akan mendeteksi dan memperbaiki kesalahan dalam bit data yang dikirimkan antara ATM dan server, memastikan keakuratan data yang dipertukarkan dan mengurangi kemungkinan kehilangan informasi selama transmisi.

Secara umum, sistem ini mencakup beberapa komponen penting:

- **ATM (Client):** Menggunakan SPI Slave untuk berkomunikasi dengan server, dan state machine untuk mengelola alur interaksi pengguna.
- **Server:** Menggunakan SPI Master untuk berkomunikasi dengan ATM dan dilengkapi state machine untuk mengelola berbagai permintaan transaksi.
- **Database Server:** Menyimpan data akun, termasuk ID akun, PIN, dan saldo, dengan operasi penyimpanan dan pengambilan yang efisien.

Proyek ini menggunakan bahasa pemrograman VHDL untuk merancang dan mengimplementasikan sistem digital yang dapat menjalankan fungsi-fungsi ini secara efisien. Dalam implementasi sistem ini, interaksi antara ATM dan server dilakukan secara terstruktur melalui pesan yang dikirim dalam format opcode, yang memungkinkan pemrosesan transaksi secara efisien dan real-time.

Fitur tambahan yang direncanakan, termasuk penggunaan hardware-accelerated components untuk mempercepat pemrosesan transaksi, serta sistem pengeluaran uang berupa sinyal denominasi uang yang keluar sesuai nominal yang diminta (misalnya, memberikan sinyal untuk uang 10 ribu dan 5 ribu).

1.3 OBJECTIVES

Tujuan dari proyek ini:

1. Merancang dan mengimplementasikan sistem digital berbasis VHDL untuk mengelola transaksi perbankan pada sistem ATM client-server.
2. Mengintegrasikan protokol komunikasi SPI untuk memastikan transfer data yang cepat dan efisien antara ATM dan server pusat.
3. Mengimplementasikan state machine pada perangkat ATM untuk mengelola alur transaksi seperti login, penarikan, penyetoran, dan logout secara terstruktur.

4. Mengoptimalkan akurasi dan keandalan komunikasi data dengan menambahkan fitur koreksi error menggunakan kode Hamming pada jalur komunikasi SPI.
5. Mengimplementasikan teknik hardware acceleration untuk meningkatkan performa sistem dalam memproses transaksi perbankan.

1.4 ROLES AND RESPONSIBILITIES

Peran dan tanggung jawab yang diberikan kepada anggota kelompok adalah sebagai berikut:

Roles	Responsibilities	Person
File Support, code, and documentation	<ul style="list-style-type: none"> • Pembuatan dokumentasi dan laporan. • Pembuatan Powerpoint Presentation. 	Audy Natalie Cecilia R
File Support, code, and documentation	<ul style="list-style-type: none"> • Pembuatan dan integrasi <i>decoder</i>. • Pembuatan Powerpoint Presentation. • Pembuatan dokumentasi dan laporan. 	Laura Fawzia Sambowo
Team Leader (Conceptor and Executor)	<ul style="list-style-type: none"> • Pencetus Ide <i>Final Project</i> • Pembuatan <i>main program</i> terutama ATM (Client), <i>Server</i> dan <i>Server Database</i>. • Membahas dan merancang konsep aplikasi. 	Muhammad Nadzhif Fikri

Executor, code, and documentation	<ul style="list-style-type: none"> • Pembuatan <i>main program</i> terutama ATM (Client) dan pelengkap kode. • Pembuatan dokumentasi. 	Muhammad Pavel
-----------------------------------	---------------------------------------------------------------------------------------------------------------------------------------------------------------	----------------

Table 1. Roles and Responsibilities

CHAPTER 2

IMPLEMENTATION

2.1 EQUIPMENT

Alat dan perlengkapan yang digunakan dalam project ini adalah:

- Visual Studio Code
- ModelSim & Quartus Prime
- Github

2.2 IMPLEMENTATION

Dalam pengerjaan Proyek Akhir Perancangan Sistem Digital ini, kami menerapkan konsep-konsep dasar seperti :

1. Dataflow Style Programming in VHDL

Pada proyek ATM Server-Client ini, Dataflow Style digunakan untuk mendeskripsikan komponen yang memproses data secara paralel tanpa memperhatikan urutan waktu eksekusinya. Misalnya, dalam operasi withdraw atau store, proses yang terkait dengan perhitungan jumlah uang yang akan disimpan atau ditarik dilakukan secara bersamaan, tanpa memerlukan langkah-langkah urutan yang ketat. Di sini, kami menggunakan signal assignment dan concurrent signal assignments dalam VHDL untuk mendeskripsikan aliran data antar modul tanpa kendala waktu.

2. Behavioral Style Programming in VHDL

Behavioral Style digunakan untuk menggambarkan logika kontrol pada sistem ATM dan server, terutama dalam state machine. Dalam hal ini, interaksi antar ATM dan server, serta berbagai status yang terjadi pada ATM dan server (seperti login, withdraw, store), diatur dengan pendekatan ini.

3. Testbench

Testbench digunakan untuk melakukan pengujian terhadap setiap entitas atau komponen dalam desain, seperti ATM dan Server. Dalam testbench, kami

memberikan stimulus yang berupa input ke entitas dan memverifikasi apakah output yang dihasilkan sesuai dengan yang diharapkan.

4. Structural Style Programming in VHDL

Pada Structural Style, desain sistem dibagi menjadi komponen-komponen modular yang lebih kecil dan dihubungkan melalui entity-architecture. Misalnya, kami memiliki komponen ATM dan Server yang berinteraksi melalui protokol SPI, serta komponen state machine pada masing-masing pihak yang didefinisikan dalam entitas terpisah.

5. Procedure, Function and Impure Function

Dalam VHDL, procedure digunakan untuk mendefinisikan sekumpulan instruksi yang dapat dipanggil dari entitas lain tanpa mengembalikan nilai, sedangkan function digunakan untuk mendefinisikan blok kode yang mengembalikan nilai. Impure function digunakan untuk operasi yang mempengaruhi atau bergantung pada status eksterior (misalnya, mengakses memori atau perangkat keras).

6. Finite State Machine (FSM)

FSM digunakan dalam proyek ini untuk mengatur alur eksekusi interaksi antara ATM dan server. Proses seperti login, tarik, setor, dan logout semuanya dimodelkan sebagai state dalam FSM. Pada FSM untuk ATM, misalnya, kami memiliki beberapa state: IDLE, LOGIN, WITHDRAW, STORE, dan LOGOUT. Begitu request dikirimkan oleh ATM, server akan menerima dan memproses sesuai dengan state machine di server.

7. Microprogramming

Microprogramming adalah teknik yang menggunakan micro-ops untuk mengontrol eksekusi dari instruksi pada sistem. Dalam konteks proyek ini, microprogramming dapat diterapkan untuk mendesain kontrol instruksi di level yang lebih rendah, seperti mengeksekusi transaksi berdasarkan opcode yang dikirim antara ATM dan server. Opcode digunakan untuk menentukan operasi apa yang akan dilakukan—misalnya, "LOGIN", "WITHDRAW", "STORE", atau "LOGOUT".

CHAPTER 3

TESTING AND ANALYSIS

3.1 TESTING

Untuk menganalisis kinerja serta kesesuaian fungsi dari sistem **Client-Server ATM Banking System** yang telah dibuat, dilakukan pengujian menggunakan komponen testbench. Testbench dirancang dengan menerapkan *impure function* pada VHDL untuk mensimulasikan berbagai skenario transaksi.

Secara garis besar, program testbench terdiri atas dua proses utama, yaitu generasi *clock cycle* dan simulasi opcode untuk transaksi. *Clock cycle* yang dihasilkan memiliki durasi cycle sepanjang satu detik, dengan low dan high state masing-masing bernilai 500ms, memastikan transaksi diproses dengan timing yang tepat.

Proses kedua bertujuan untuk mensimulasikan transaksi melalui pengiriman opcode ke server. Opcode yang disimulasikan meliputi transaksi *LOGIN*, *WITHDRAW*, *STORE*, dan *LOGOUT*. Setiap transaksi diuji dengan berbagai kondisi, seperti saldo mencukupi atau tidak, serta validasi PIN untuk memastikan server memberikan umpan balik yang sesuai berupa ACK atau NAK. Proses simulasi dilakukan dalam interval tertentu untuk merepresentasikan skenario transaksi nyata.

3.2 RESULT

Berikut ini merupakan hasil simulasi dari testbench yang telah dibuat dengan menggunakan modelsim

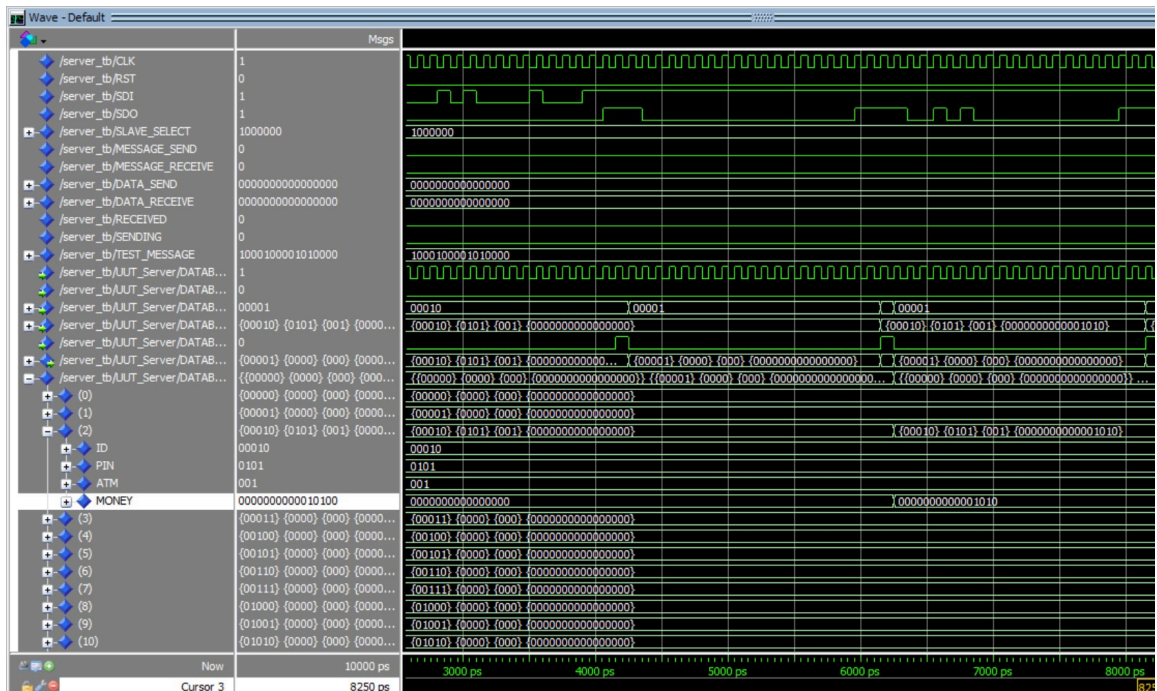


Fig 1. Testing Result Testbench Server

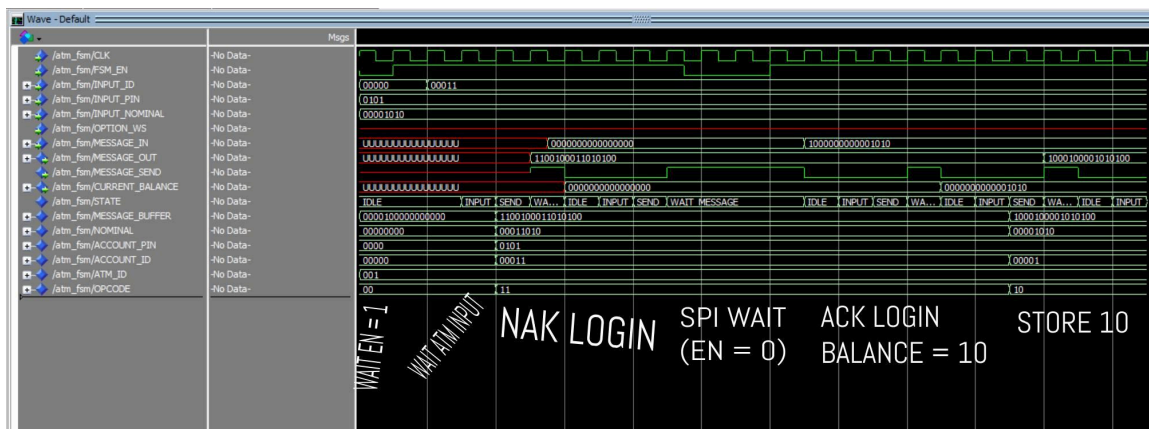


Fig 2. Testing Result Testbench ATM (Client)

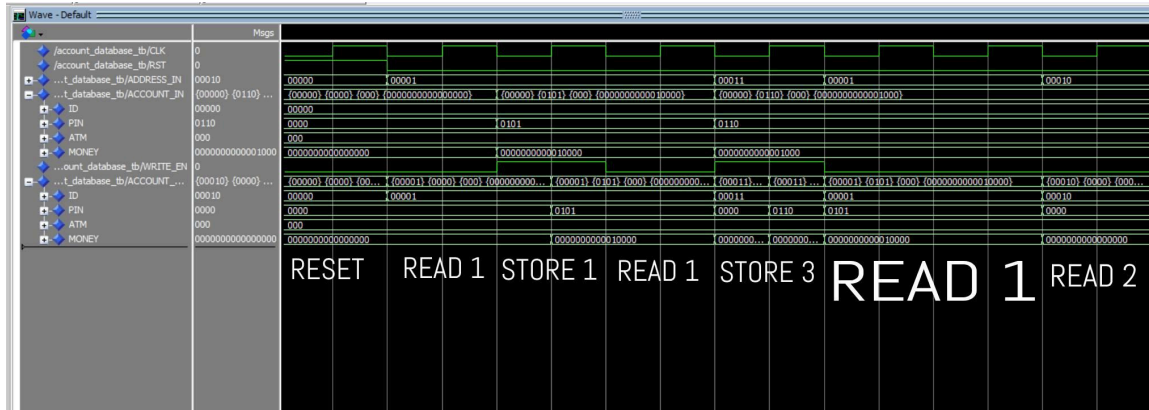


Fig 3. Testing Result Testbench Account Database

3.3 ANALYSIS

Hasil testbench menunjukkan bahwa sistem Client-Server ATM Banking System telah berhasil diuji dengan komponen-komponen utama yang berfungsi secara optimal. Simulasi diawali dengan aktivasi sinyal Reset (RST), yang berfungsi untuk menginisialisasi seluruh komponen dalam kondisi awal. Aktivasi reset ini memastikan bahwa semua register dan memori berada pada nilai default sebelum sistem mulai beroperasi, sehingga potensi error akibat kondisi sebelumnya dapat dihindari.

Sinyal Clock (CLK) terlihat stabil dengan durasi low dan high yang konsisten, yang menjadi dasar sinkronisasi waktu dalam sistem. Hal ini memastikan bahwa setiap proses, baik di ATM sebagai client maupun server, berjalan dalam waktu yang terkoordinasi. Sinyal clock juga menjadi acuan untuk pergantian state pada state machine, yang mengatur alur transaksi secara terstruktur.

Komunikasi data antara ATM dan server menggunakan protokol *Serial Peripheral Interface* (SPI) terlihat berjalan dengan baik. Sinyal SDI (*Serial Data Input*) menunjukkan bahwa ATM berhasil mengirimkan data ke server, sedangkan sinyal SDO (*Serial Data Output*) mengindikasikan bahwa server memberikan respons terhadap permintaan yang diterima. Sinyal MESSAGE_SEND dan MESSAGE_RECEIVE menunjukkan aktivitas komunikasi ini, dengan pengiriman opcode sebagai permintaan transaksi dan tanggapan server berupa data saldo atau status transaksi (ACK/NAK).

Penggunaan opcode memungkinkan sistem untuk secara efisien mengenali jenis transaksi yang dilakukan, seperti LOGIN, WITHDRAW, STORE, atau LOGOUT.

Pada sisi server, data yang diterima melalui sinyal DATA_RECEIVE diproses sesuai dengan logika yang telah dirancang. Server memvalidasi data ID dan PIN yang diterima untuk memastikan autentikasi pengguna, kemudian memproses permintaan transaksi dengan memodifikasi data saldo (MONEY). Proses ini terlihat berjalan tanpa error, dengan data saldo yang diperbarui secara akurat setelah setiap transaksi. Sinyal feedback berupa ACK (Acknowledgment) menunjukkan transaksi yang berhasil, sementara NAK (Negative Acknowledgment) digunakan untuk menandai kesalahan, seperti saldo yang tidak mencukupi atau PIN yang tidak valid.

Komponen state machine pada ATM dan server juga diuji secara menyeluruh. Pergantian antar state, seperti dari IDLE ke LOGIN, kemudian ke WITHDRAW atau STORE, terlihat berjalan sesuai alur logika yang diharapkan. Setiap state memproses informasi dengan benar, memastikan bahwa tidak ada data yang hilang atau diproses secara berlebihan. Hal ini membuktikan bahwa state machine mampu mengelola interaksi antara ATM dan server dengan efisien.

Sebagai tambahan, penggunaan impure function dalam testbench memungkinkan simulasi berbagai skenario transaksi yang realistis. Hal ini mencakup skenario dengan PIN valid atau tidak valid, saldo mencukupi atau tidak mencukupi, serta pengiriman opcode dalam urutan tertentu. Pengujian ini memastikan bahwa sistem dapat menangani semua kasus yang mungkin terjadi di dunia nyata.

CHAPTER 4

CONCLUSION

Proyek Client-Server ATM Banking System berhasil mengimplementasikan sistem digital berbasis VHDL dengan menggunakan protokol SPI sebagai jalur komunikasi utama antara ATM dan server. Sistem ini dirancang untuk menangani berbagai transaksi perbankan, seperti login, tarik uang, setor uang, dan logout, dengan menggunakan opcode untuk mengidentifikasi setiap jenis transaksi. Melalui implementasi state machine pada ATM dan server, sistem mampu mengelola alur transaksi secara terstruktur, memastikan proses berjalan dengan efisien tanpa adanya tumpang tindih. Selain itu, fitur koreksi error menggunakan kode Hamming telah terbukti meningkatkan keandalan dan akurasi komunikasi data pada jalur SPI.

Pengujian sistem menggunakan testbench menunjukkan hasil yang optimal. Komponen utama, seperti clock cycle, state machine, dan komunikasi data SPI, berfungsi sesuai desain. Simulasi berbagai skenario, termasuk validasi PIN dan saldo, memberikan umpan balik yang akurat dalam bentuk ACK atau NAK, serta pembaruan saldo yang tepat. Sistem ini juga berhasil menangani semua kondisi yang disimulasikan, baik transaksi berhasil maupun gagal, menunjukkan bahwa sistem siap untuk diterapkan dalam skenario nyata. Penggunaan impure function dalam testbench juga memungkinkan simulasi realistis dengan variasi kondisi, memastikan kemampuan sistem dalam menangani transaksi secara real-time.

Secara keseluruhan, proyek ini memenuhi tujuan untuk meningkatkan efisiensi, keamanan, dan keandalan sistem ATM berbasis client-server. Dengan fitur tambahan seperti hardware acceleration dan sistem denominasi pengeluaran uang, sistem ini memiliki potensi untuk diadaptasi lebih lanjut pada aplikasi perbankan nyata. Implementasi ini memberikan dasar yang kuat untuk pengembangan lebih lanjut, baik dalam skalabilitas sistem maupun penambahan fitur yang lebih kompleks di masa mendatang.

REFERENCES

- [1] Digilab UI, "*Microprogramming in VHDL*," [Online]. Available: <https://learn.digilabdte.com/books/digital-system-design/page/microprogramming-in-vhdl>
- [2] JISTI, "*Analisa Jaringan Nirkabel Pada Mesin ATM Berbasis IoT di PT. Bank Negara Indonesia (Persero) Tbk*," [Online]. Available: <https://journal.jisti.unipol.ac.id/index.php/jisti/article/download/151/131>.
- [3] Academia.edu, "*Aplikasi Three-Tier Client Server pada Sistem ATM Bank BNI*," [Online]. Available: https://www.academia.edu/53305982/Aplikasi_Three_Tier_Client_Server_pada_Sistem_ATM_Bank_BNI.
- [4] asdxcristi, "*ATM-client-server-socketbased*," GitHub, [Online]. Available: <https://github.com/asdxcristi/ATM-client-server-socketbased>.
- [5] C. Deretzis, "*Bank-ATM-Server-Client*," GitHub, [Online]. Available: <https://github.com/ChristosDeretzis/Bank-ATM-Server-Client>.
- [6] A. Mittal, "*ATM Machine client-server Model with Object Oriented Methodology*," GitHub, [Online]. Available: <https://github.com/architm/ATMMachine>.
- [7] F. Valle, "*ATM-SEDERHANA*," GitHub, [Online]. Available: <https://github.com/fifovalle/ATM-SEDERHANA>.
- [8] N. Toli, "*SPI-FPGA-VHDL*," GitHub, [Online]. Available: <https://github.com/nematoli/SPI-FPGA-VHDL>.

APPENDICES

Appendix A: Project Schematic

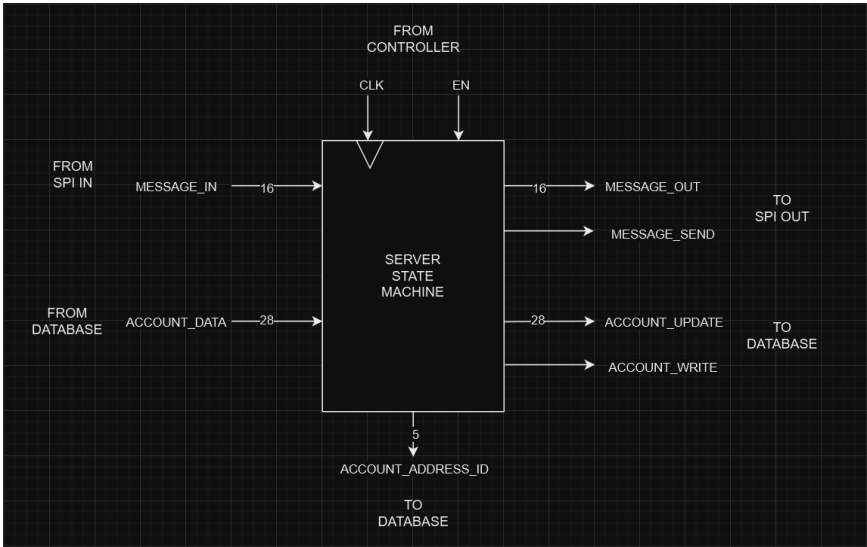


Fig. Component Server FSM

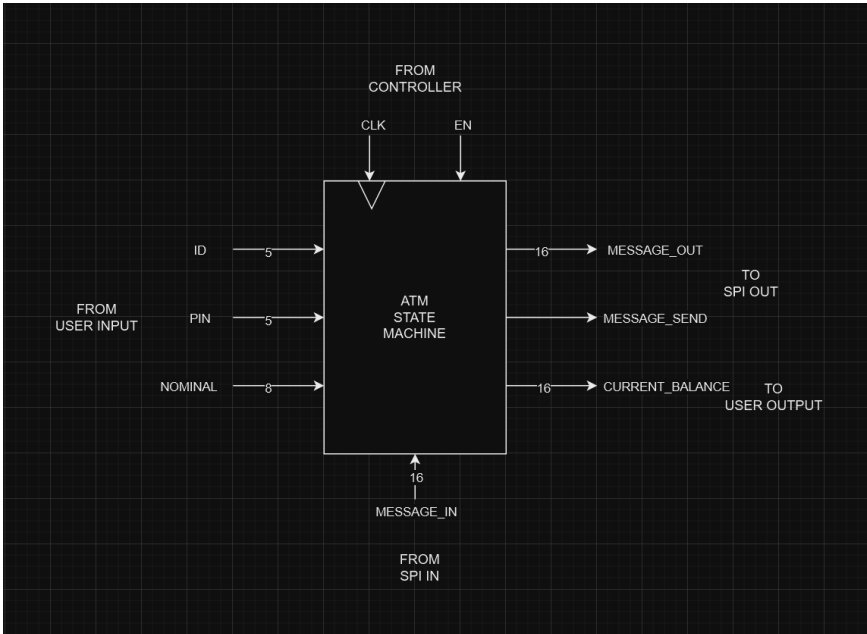


Fig. Component ATM FSM

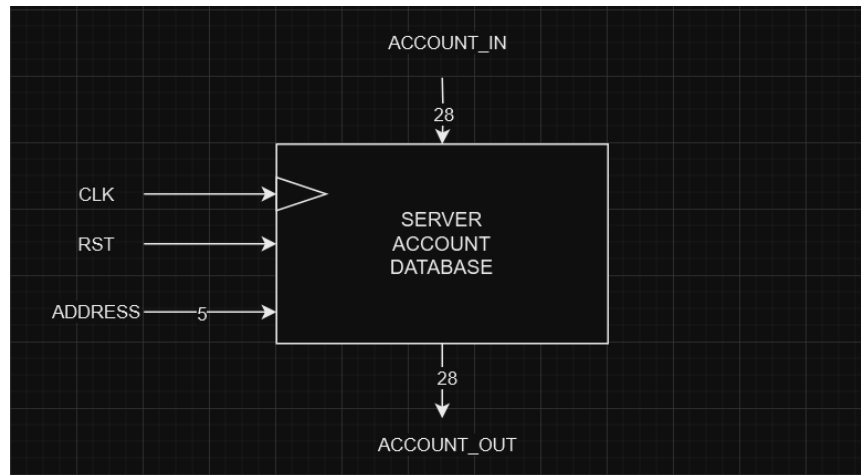


Fig. Component Account Database

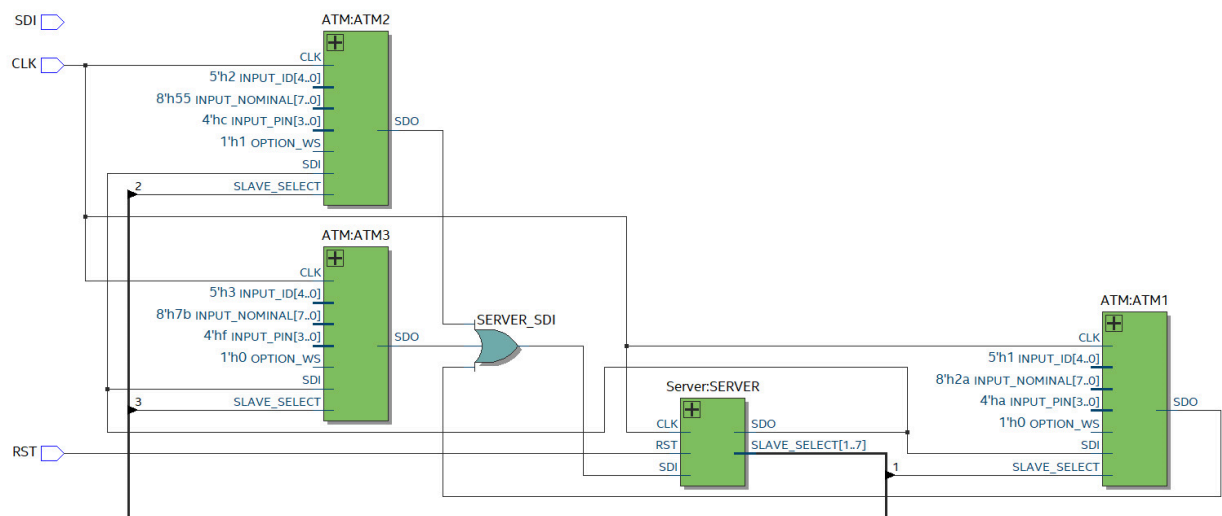


Fig. Configuration of 1 server with 3 ATM clients

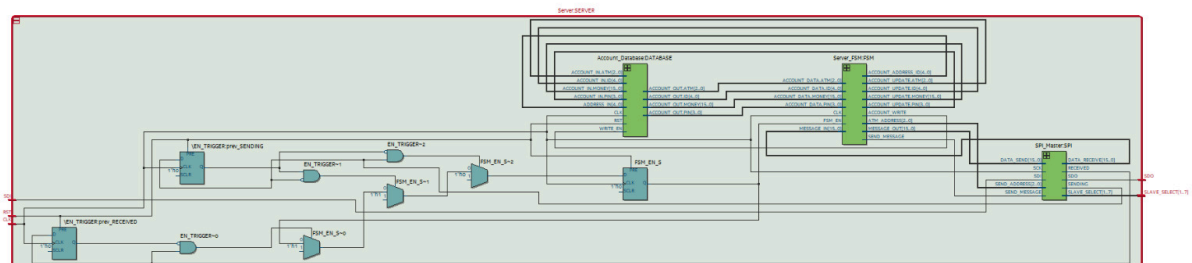


Fig. Server and Server database

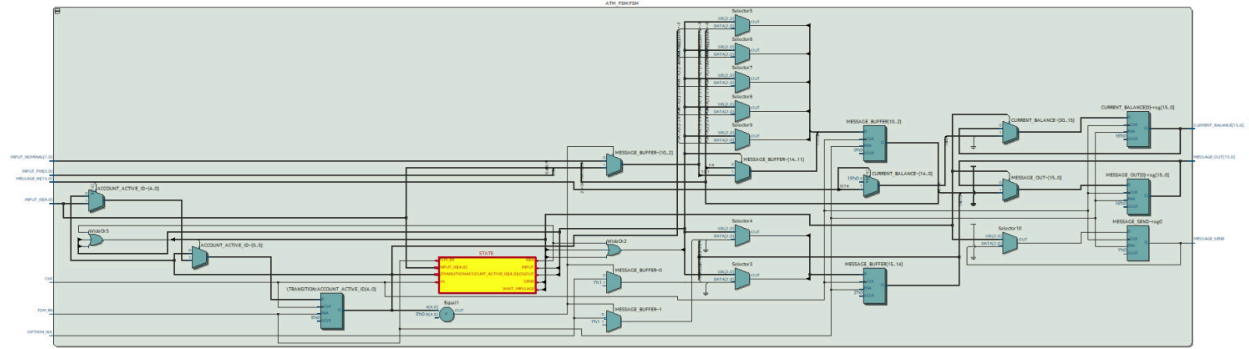


Fig. ATM FSM

Appendix B: Documentation

