AN5953



アプリケーションノート

STSPIN32G4 - 降圧コンバータの設計ガイドライン



導入

STSPIN32G4 は、三相ブラシレス モーターを対象とした、非常に統合された柔軟なモーター コントローラーです。このデバイスには、外部パワーステージとインターフェースするためのゲートドライバー、高度なマイクロコントローラー、設計者が部品表と PCB サイズを効果的に削減できる電源管理 回路が含まれています。

利用可能な機能の中には、モーター電源電圧 (VM) から開始してゲート ドライバー電源電圧 (VCC) を効率的に供給するように設計された降圧レギュレーターが STSPIN32G4 に組み込まれています。

このアプリケーション ノートでは、動作原理と主な機能から始めて、レギュレータのいくつかの側面を明確にします。 外部コンポーネントおよび最適な PCB レイアウトの選択に関する指示が提供されます。最後に、STSPIN32G4 が降圧動作範囲を超えて低下した入力 電圧で動作する必要がある場合に備えて、いくつかの電源戦略が提案されています。



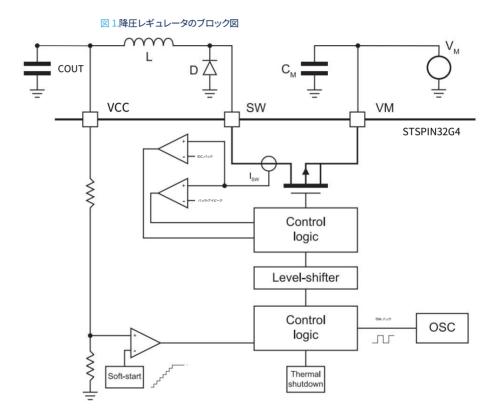
1 概要

レギュレータの電気的特性と機能の詳細は、STSPIN32G4 データシートに記載されています。

簡単に説明すると、このレギュレータは 200 mA の電流能力があり、8 V (デフォルト)、10 V、12 V、15 V に設定可能な VCC 出力、ソフトスタート、過電流保護、およびサーマル シャットダウンを提供します。

図1は、コンバータと適切な動作に必要な外部コンポーネントの簡略化されたブロック図を示しています。

- 入力コンデンサCM、
- ダイオードD、
- インダクタL、
- ・ 出力コンデンサCOUT。



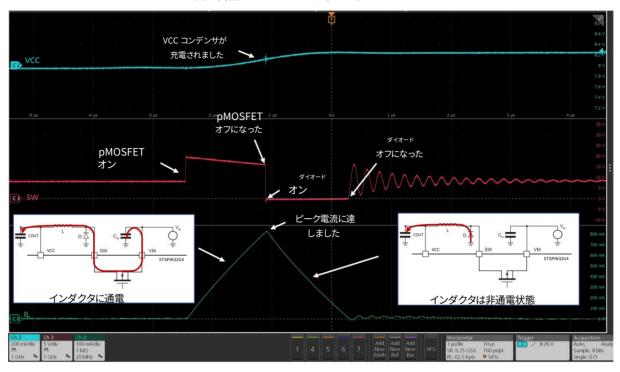
1.1 動作原理

バックレギュレータの動作原理は、図 1と図2 を参照して以下で詳しく説明するように、パルススキップを伴うヒステリシス制御に基づいています。

AN5953 - 改訂 1 2/17ページ



図 2.降圧コンバータのスイッチング パルス



VCC 電圧が目標値より低い場合、降圧レギュレータの制御ロジックは、SW ピンを VM 電源に接続する内蔵 P チャネル MOSFET をオンにします。この段階では、インダクタ L が通電され、出力コンデンサCOUTが充電されます。 SW ピンから流れる電流は制御ロジックによって検出され、 Ipeak,Buck = 750 mA (代表値)に達すると MOSFET がオフになります。このとき、インダクタ電流はダイオード D を通って再循環し、出力コンデンサの充電を続けます。動作条件と選択したコンポーネントに応じて、インダクタの非通電は、新しい通電フェーズが始まる前に完了する場合もあれば、完了しない場合もあります。実際、コントローラは、 VCC 電圧が目標値に達するまで、周波数fSW,Buck = 500 kHz (代表値)の新しい SW パルスを生成します。目標に達すると、VCC 電圧が内部フィードバック コンパレータのヒステリシスを下回るまで、パルスは生成されません。

MOSFET の最小オフ時間(tOFF、Buck min = 220 ns typ.) は、連続する SW パルス間で保証されます。

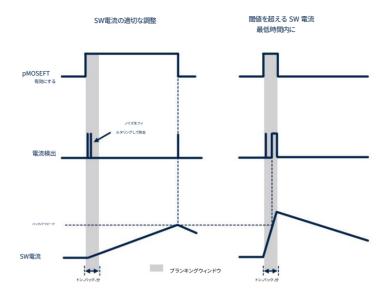
1.2 最低オンタイム

スイッチング サイクルの開始時に内蔵 MOSFET がオンになると、整流によってノイズが発生し、その結果、電流制御の誤ったトリガが誘発される可能性があるため、SW ピンを流れる電流はすぐには監視されません。図3の左側のパネルを参照すると、電流コンパレータの出力が無視されるブランキング ウィンドウが考慮されています。したがって、整流過渡現象が終了した後、SW 電流の監視が正しく実行されます。このブランキング ウィンドウにより、図3の右パネルに示すように、SW 電流がIpeak,Buckを超える可能性があります。この場合、MOSFET はtON,Buck,min = 220 ns (最大)経過後すぐにオフになり、レギュレーターは最小オン時間で動作します。

AN5953 -改訂 1 3/17ページ



図 3.ブランキング ウィンドウと最小オン時間



1.3 ソフトスタート

レギュレータがオンになるとき、電源投入時または出力電圧の変更時、ソフトスタートランプが内部基準電圧で適用されます。図4に示すように、VM 電圧がVON,Buck (最小3V~最大4.5V)を超えると、レギュレータがオンになります。ソフトスタートランプの開始レベルはVCC設定値の7/32に相当し、その後VCCは目標値まで徐々に増加します。

この動作は、出力コンデンサを充電するための目標値に突然安定した場合に生成される電源からの突入電流を制限するのに役立ちます。

ソフトスタート ランプはtSS,Buck (標準 3.3 ms) 継続し、2 つのタイムフレームで構成されます。スイッチング周波数はランプの前半ではfSS,Buck = 60 kHz (代表値) に設定され、その後標準動作値fSW,Buck = 500 kHz (代表値) まで増加します。

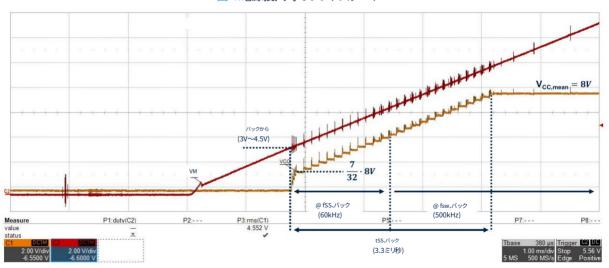


図 4.電源投入時のソフトスタート

図5に示すように、ソフトスタート ランプは VCC 設定値が変更された場合にも適用されます。この場合、内部リファレンスが 実際の出力電圧を大幅に下回っているため、新しい設定値の発行後にスイッチング動作が一時停止されます。この時間 枠における VCC 電圧の低下は、VCC と出力コンデンサからの電流消費に依存します。ソフトスタート ランプが VCC を遮断すると、スイッチング パルスが再開します。

AN5953 -改訂 1 4/17ページ



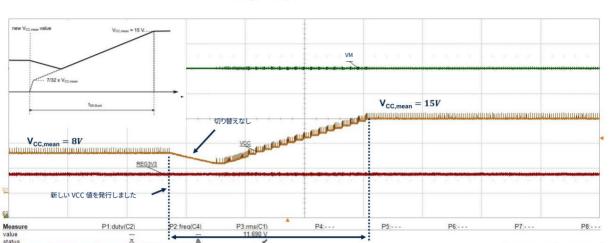


図 5. VCC 設定値を変更するソフトスタート

1.4 過電流保護

レギュレータには、過電流が発生した場合の保護機能が組み込まれています。セクション 1.2で説明したように、レギュレータは lpeak,Buckしきい値を超える SW 電流で最小オン時間で動作できます。この動作条件では、SW 電流がIOC,Buck = 1.2 A (代表値) より高くなると、過電流保護が作動し、 tdisable,Buck = 4 ms (代表値) のディセーブル時間の間レギュレータが停止します。この期間の終わりに、降圧レギュレータはソフトスタートの実行を再開します (セクション 1.3 を参照)。

(3.3ミリ秒)

過電流検出の考えられるケースは、SW または VCC ピンのグランドへの短絡です。前者の場合は過電流が即座に検出されますが、後者の場合は通常、ソフトスタート中にスイッチング周波数が低速のfSS,Buckから高速のfSW,Buckに変化したときにこの条件に達します。実際、図6に示すように、スイッチング周波数が高いとインダクタの完全な非通電が妨げられ、数回のスイッチングパルスでレギュレータが最小オン時間に近づき、電流がIOC,Buckを超えて増加します。

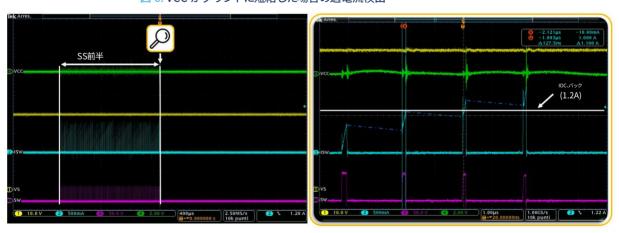


図 6. VCC がグランドに短絡した場合の過電流検出

AN5953 -改訂 1



2 外付け部品の選択

このセクションでは、外部コンポーネントの選択に関するガイドラインを提供します。

2.1 インダクタ

インダクタ値のサイジングは、通電フェーズと非通電フェーズが次の既知の式でモデル化される、インダクタ電流の線形減衰を想定して 行うことができます。

式1

$$\Delta t = L - \frac{IMAX}{\Delta V}$$
 (1)

いる:

- Δt: インダクタの通電時間または非通電時間(秒単位で表されます)
- L: インダクタのインダクタンス値、ヘンリー単位で表されます。
- * IMAX:インダクタを流れる電流の最大値、アンペアで表されます。
- * ΔV: インダクタ両端の電圧降下、ボルトで表されます。

通電フェーズと非通電フェーズの両方がコンバータのスイッチング時間1/fSW,Buck 以内に完了することをお勧めします。実際、スイッチングパルスごとにインダクタ電流がゼロに達しない場合、セクション 1.4 で説明したように、制御が最小オン時間の問題に遭遇し、数サイクル後に過電流が発生する可能性があります。

通電時間と非通電時間は、それぞれ通電中は $\Delta V = VM - VCC$ 、 $\Delta V = VCC + VF$ (VF はダイオードの順方向電圧) と仮定して求めることができます。これらの考慮事項から、最大インダクタンス値に対する次の制約が式 (1) を使用して得られます。 (1):

式 2

$$\frac{1}{fSW J_{SW/2}} > L \cdot \frac{P7L - 2J_{SW/2}}{VM - VCC} + L \frac{P7L - 2J_{SW/2}}{VCC + VF}$$
 (2)

ソフトスタートの開始時に、出力コンデンサは完全に放電され、通電フェーズでは $\Delta V = VM$ 、非通電フェーズでは $\Delta V = VF$ になります。セクション 1.3で説明したように、この初期段階でのより速い通電時間と大幅に遅い非通電時間に対応するために、コンバータのスイッチング周波数はfSW、SSに低減されます。

スイッチング周波数が低い場合でも、ダイオードの順方向電圧が低下し、非常に長い非通電時間につながるため、最初のスイッチングパルスでインダクタの完全な非通電を簡単に実現することはできません。ただし、これは、VCC 電圧が少数のスイッチングパルスで上昇し、システムが完全な非通電が達成可能な動作領域に入る限り、通常は許容されます。

インダクタのサイジングでは、コンバータの最小オン時間(tON,Buck,min)の後、インダクタ電流が適切な設計マージンを持って常に過電流しきい値(IOC,Buck) よりも低いことが常に必要です。この場合、最も重要な条件は、最小インダクタンス値の制約につながる $\Delta V = VM$ の最初のパルスです。

式3

$$L > \frac{VM \quad tON,降圧、分}{IOC、バック}$$
 (3)

表1に示すように、コンバータのさまざまな入力電圧と出力電圧に対して、上記の制約を考慮して最適なインダクタンス値を計算できます。インダクタンス値は、±20%の許容誤差でメーカーから指定される必要があります。

AN5953 -改訂:



表 1.降圧コンバータの最適なインダクタンス値 (μΗ)

		VM											
		75V 70V	65V 60V 55V	/ 50V 45V 40	OV 35V 30V :	25V 20V							
VCC	8V	18	18	18	18	18	15	15	15	15	15	12	12
	10V	18	18	18	18	18	18	18	18	18	15	15	12
	12V	18	18	18	18	18	18	18	18	18	18	15	12
	15V	18	18	18	18	18	18	18	18	18	18	15	10

レギュレータの理論上の最大電流能力は、次に従って計算できます。 式 4

$$\frac{2}{\text{ICCC}} \frac{\sqrt{M} \frac{\mathcal{T} + \mathcal{T} + \mathcal{T} + \mathcal{T} + \mathcal{T}}{2\sqrt{VC} + \sqrt{M} - VCC}}{\sqrt{VC} + \sqrt{VC}} \qquad \text{fsw} \mathcal{J} \wedge \mathcal{T} \qquad (4)$$

表 1に報告されている値は、降圧コンバータが少なくとも 200 mA を供給できることを保証します。コンバータの能力を超える電流をシンクすることは可能ですが、これは推奨される動作条件ではないため、回避する必要があります。

式から(4)バックレギュレータは、スイッチング周波数が低下しているため、ソフトスタートランプの前半中にフル電流能力を提供できないことも明らかです。このため、完全なパフォーマンスを要求する前に、少なくともtSS,Buck時間待つことをお勧めします。

コンバータの動作メカニズムは最大Ipeak,Buck = 750 mA (代表値) までの電流パルスに基づいているため、この値を超える飽和電流を持つインダクタを選択することが重要です。適切な設計マージンを考慮して、このパラメータの目標値を $1\,\mathrm{A}$ にすることをお勧めします。

インダクタの平均電流は出力電流に対応するため、インダクタの DC 定格はコンバータの最大電流能力に対応する 200 mA 以上である必要があります。

Würth Elektronik による推奨部品番号が、推奨インダクタンス値ごとに表 2に示されています。シールドされたインダクタを使用すると、電磁干渉に関するパフォーマンスを向上させることができます。

		シールドなしインダクタ		シールド付きインダクタ			
公称インダ クタンス	品番 飽和電流 定格	電流 品番 飽和電流 定格電流	ā				
18μΗ	744773118	1.29A	1.1A	744778118	1.7A	1.41A	
15μΗ	7447732115	1.01A	0.64A	744778115	1.75A	1.51A	
12μΗ	744773112	1.62A	1.28A	744778112	2.15A	1.73A	
10μΗ	7447732110	1.23A	0.8A	74438357100	4.6A	2.7A	

表 2.推奨インダクタ部品番号

2.2 コンデンサ

入力コンデンサと出力コンデンサは、それぞれ 220 nF と 10 μ F の値を、 \pm 10% の許容差で選択する必要があります。等価直列抵抗 (ESR) が低減されるため、積層セラミック コンデンサ (MLCC) を選択することが重要です。入力コンデンサの ESR が低いと、電源レール VM 上でコンバータによって生成されるスイッチング ノイズの低減に役立ちますが、出力コンデンサの ESR は VCC リップルの大きさに中心的な役割を果たします。各スイッチング パルスで、インダクタを流れる電流がコンデンサを充電します。

 $\Delta VCC = \frac{ICC}{ます}$ ただし、VCC 電圧には ESR、つまりfSW、降圧 COUTによる追加の過渡寄与が発生し VESR = it() ESR (図7 に示す)。

AN5953 -改訂 1 7/17ページ



図 7.出力コンデンサの ESR の影響

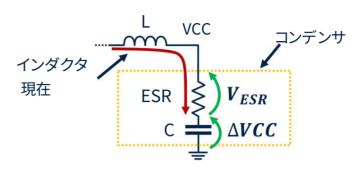


図8から明らかなように、ESR が大きい電解コンデンサを使用すると、スイッチング パルスごとに VCC に過渡電圧が発生します。この過渡現象はコンパレータのしきい値に達する可能性があり、実際の VCC 電圧が目標値よりも低い場合でも、それ以上のパルスは生成されません。逆に、図9に示すように、低 ESR セラミック コンデンサを使用すると過渡現象は発生せず、2 つのスイッチング パルスが正しく実行されて VCC が上昇します。

したがって、高 ESR コンデンサは、過渡パルスのために予想よりも高い電圧リップルを生成し、突然のコンパレータのトリガによって VCC 平均値が低くなります。

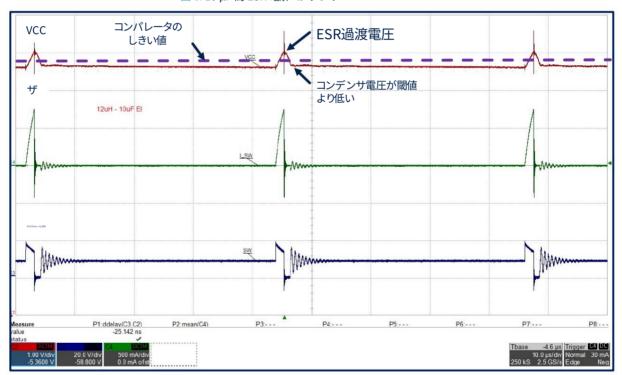
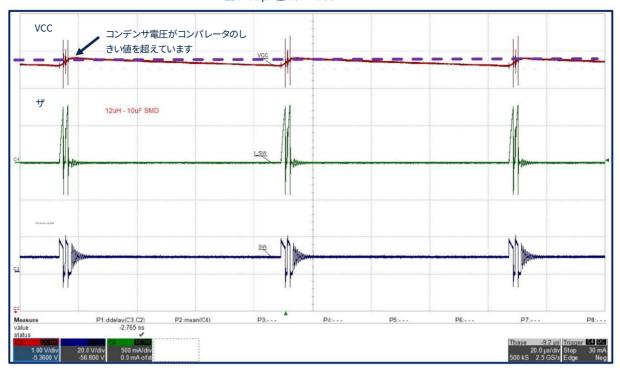


図 8.10 µF 高 ESR 電解コンデンサ

AN5953 -改訂 1 8/17ページ



図 9.10 μF 低 ESR MLCC



MLCC を使用すると、出力電圧のピークツーピーク リップルは通常次のように制限されます。

VCCPkPk VCCmean + 2 ΔVCC

いる:

- * VCCPkPk:ピークツーピークリップルのターゲット VCC を基準としたパーセンテージ (1.875% typ.)
- * VCCmean:平均安定化出力電圧 (8 V、10 V、12 V、15 V typ.)

 $10~\mu F$ の推奨出力コンデンサは、推奨インダクタを使用したさまざまな入力電圧と出力電圧に対するコンパレータのヒステリシスに匹敵する出力リップルを提供します。電流能力の低下によりソフトスタートランプが歪む可能性があり、最終的には過電流によりレギュレータの起動が失敗する可能性があるため、より大きな値の使用は推奨されません。小さい値を使用すると、出力リップルが悪化する可能性があります。

セラミックコンデンサを選択する場合、電圧ディレーティング係数に特に注意を払う必要があります。コンバータの入出力コンデンサの場合と同様、コンポーネントが一定の電圧でバイアスされている場合、実際の静電容量値は減少します。ディレーティング係数は 50% に達する可能性があるため、出力コンデンサにはターゲット VCC 電圧の少なくとも 2 倍の電圧定格を推奨します。同等の推奨事項は入力コンデンサにも当てはまります。

STSPIN32G4 の温度範囲を考慮すると、通常はクラス 2 セラミック コンデンサ X7R (-55 °C \sim +125 °C、温度による偏差 \pm 15%) が推奨されますが、これはアプリケーション要件によって異なる場合があります。

2.3 ダイオード

オン電圧と損失を低減するには、ショットキー ダイオードを選択する必要があります。ダイオードの繰り返しピーク逆電圧(VRRM)は電源電圧 VM より大きく、平均順電流(IF(AV))は 200 mA を超える必要があります。

繰り返しピーク順電流はIpeak,Buck より大きくなければなりませんが、制限パラメータではないため、ダイオードのデータシートには報告されていないことがよくあります。

STMicroelectronics が最大 75 V および 48 V までのアプリケーションに対して推奨する部品番号を表 3に示します。

表 3.推奨ダイオード部品番号

部品番号	最大。順方向電圧	順電流	最大。逆電圧
STPS1H100A	0.77V	1A	100V
STPS0560Z	0.66A	0.5A	60V

AN5953 -改訂 1 9/17ページ



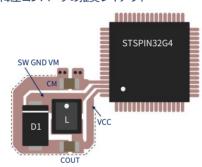
3 レイアウトの推奨事項

バックレギュレータの PCB レイアウトは、スイッチング動作によるシステム全体への電磁干渉とノイズ注入を確実に抑えるために重要です。適切な配置と配線の例を図 10に示します。レギュレータのすべての外部コンポーネントは、STSPIN32G4 のコーナー近くの同じ層にグループ化されています。このソリューションは、最高のパフォーマンスを実現するために電流ループの領域を最小限に抑え、同時にデバイスへの他の配線を簡素化します。入力コンデンサは、他の層を介した効果的なデカップリングのために、グランドと VM レールの両方を接続する 2 つのビアを備えた STSPIN32G4 のできるだけ近くに配置されました。コンバータの衝撃電流を管理するには、すべての配線を経路に沿ってビアホールのない真っ直ぐにし、寄生直列インダクタンスとその結果として生じるバウンスを減らすために可能な限り幅を広くする必要があります。

ドットマークが付いたインダクタ端子はスイッチングピン SW に接続する必要があり、巻線の特殊な製造により磁束シールドが向上します。 STSPIN32G4 露出パッドを 5 つのビア (8 ミル) で接続するグラウンドには、専用の PCB 層を使用することをお勧めします。図 10の破線で示されているように、バック コンバータのローカル グランドは、グランド プレーンの堀を使用してシステム グランドから分離する必要があります。堀のある領域にはすべての外部コンポーネントが含まれており、スター グランドトポロジを実装するために STSPIN32G4 の近くに 1 つの開口部があります。 。この技術は、高周波スイッチング電流の制限に役立ち、アナログ センシングなどのシステム内の敏感な回路へのノイズ注入の可能性を最小限に抑えます。

信号を降圧コンポーネント (立ち入り禁止領域) の下に配線したり、図に示されている以外のグランド プレーンを切断したりしないことをお勧めします。推奨されているもの以外のダイオードまたはインダクタを使用する場合は、電力損失が大きくなるため、レイアウトの熱性能の改善が必要になる場合があります。この場合、提示されたトポロジーを変更せずにダイオードを左側に移動する必要があり、熱交換を改善するために、より大きな銅領域をコンポーネントのパッドに割り当てることができます。

図 10.降圧コンバータの推奨レイアウト



AN5953 -改訂 1 10/17ページ



4 低入力電圧での動作

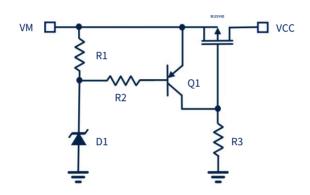
VM 電圧が 15 V より低い場合、レギュレータは、コンバータのタイミング内でインダクタ通電フェーズを適切に実行するのに十分な電圧降下を持たない可能性があります。 VM 電圧がターゲット VCC に近づくと、レギュレータは最小オフ時間で動作し、使用されるインダクタと負荷の状態に応じて、 VCC はVDROP電圧の VM より低くなります。その結果、非常に低い VM 電圧では、 VDROP が予想よりも早く低電圧ロックアウト保護のトリガーを誘発する可能性があるため、パワー MOSFET の駆動は困難になります。つまり、ほぼVCC(on) (最大 5.5 V) + VDROPの VM です。

このような場合には、次の2つの解決策をお勧めします。

- 1. VM、SW、および VCC ピンを互いに短絡し、降圧レギュレータを無効にします。
- 2. AN5748 で説明されているように昇降圧レギュレータを実装します。

ただし、STSPIN32G4 の絶対最大定格に違反しているため、これらのソリューションは 20 V を超える変動する VM 電圧には適用できなくなりました。このさらなる要件をカバーするには、図 11 に示すように、いくつかの追加コンポーネントを使用して降圧レギュレータの自動バイパスを簡単に実装できます。

図 11.降圧コンバータのバイパス回路



基本的に、VM がツェナー ダイオード D1 によって設定されたしきい値よりも低い場合、Q2 pMOSFET がオンになります。

提案された回路では、非常に低い電源レベルで動作するために VCC を VM に短絡しながら、十分に高い入力電圧の場合に降圧レギュレータを活用することができます。

ブレークダウン電圧と最小電力定格がVZのツェナー ダイオードを推奨します。

VMmax — VZ る 、R1であ

VMmax はアプリケーションの最大 VM 電圧です。小信号PNPバイポーラトランジスタをQ1に使用できます。

コレクタ エミッタ降伏電圧はVMmaxより大きく、コレクタ電流定格は少なくともR3です。推奨される抵抗値は 100 kΩ ですが、これは選択したコンポーネントに応じて調整する必要があります。 Q2 pMOSFET は、4 V 未満のしきい値でゲート ソース間最大電圧 20 V、連続ドレイン電流 200 mA、およびドレイン ソース間電圧少なくともVMmax が必要です。この MOSFET のオン抵抗によって VM と VCC 間の電圧降下が決まるため、低いほど良いです。

AN5953 -改訂 1



AN5953

結論

5 結論

このアプリケーションノートでは、STSPIN32G4に統合された降圧コンバータを分析しました。

動作原理、最小オン時間、ソフトスタートランプ、過電流保護など、いくつかの側面についてはセクション1で説明しました。

外部コンポーネントのサイズに関するガイドラインはセクション2 に記載されており、このレギュレータの設計段階が簡素化されます。推奨部品番号はインダクタの場合は表 2、ダイオードの場合は表 3に記載されています。

システム全体のパフォーマンスを損なう可能性のあるよくある間違いを避けるために、適切な PCB レイアウトに関するいくつかの推奨事項がセクション3 に記載されています。

最後に、設計者がアプリケーションのさまざまな電源要件に STSPIN32G4 をスムーズに適応させるのに役立ついくつかのヒントがセクション 4に記載されています。

AN5953 -改訂 1 12/17ページ





改訂履歴

表 4.文書の改訂履歴

日付	バージョン	変更点
2023年7月11日	1	初回リリース。



コンテンツ

1。概要	ጀ	2
	1.1	動作原理2
	1.2最小表	ナン時間3
	1.3ソフト	-スタート4
	1.4	過電流保護5
2外付	け部品の	選択6
	2.1	インダクタ6
	2.2	コンデンサ7
	2.3ダイオ	ナード9
3レイ:	アウトに関	関する推奨事項10
4低入	力電圧で	の動作11
5。結訴	à Ĥ	12
改訂履	夏歴	13
テーフ	ブル一覧.	15
図表-	-覧	16





テーブルのリスト

表 1.降圧コンバータの最適なインダクタンス値 (µH)	
号7表 3.推奨ダイオード部品番	号
9表 4.文書の改訂履歴	13

AN5953 -改訂 1 15/17ページ



フィギュア一覧

凶 1.降圧レキュ	レータのフロック凶	2	
図 2.降圧コン	バータのスイッチング パルス	3	
図3.	ブランキング ウィンドウと最小オン時間	4	
⊻ 4.	電源投入時のソフトスタート		4
翌 5.	ソフトスタートによる VCC 設定値の変更	5	
	VCC がグランドに短絡した場合の過電流検出		5
図 7。	出力コンデンサの ESR の影響	8	
	ESR 電解コンデンサ		
図 9. 10 μF 低 E	SR MLCC	9	
· 図 10.降圧コン/	バータの推奨レイアウト	10	
図 11.降圧コン/	バータのバイパス回路	11	



重要なお知らせ - よくお読みください

STMicroelectronics NV およびその子会社(「ST」)は、予告なしにいつでも ST 製品および/または本書に変更、修正、機能拡張、変更、改善を行う権利を留保します。購入者は注文する前に、ST 製品に関する最新の関連情報を入手する必要があります。 ST 製品は、注文確認時に定められた ST の販売条件に従って販売されます。

ST 製品の選択、選択、および使用については購入者が単独で責任を負い、ST はアプリケーションの支援や購入者の製品の設計については一切の責任を負いません。

ST は、明示的か黙示的かを問わず、いかなる知的財産権に対するライセンスも付与しません。

ここに記載されている情報と異なる条項が記載された ST 製品を再販した場合、当該製品に対して ST が付与した保証は無効になります。

ST および ST 口ゴは ST の商標です。 ST の商標に関する追加情報については、 www.st.com/trademarks を参照してください。他のすべての製品名またはサービス名は、それぞれの所有者の財産です。

この文書の情報は、この文書の以前のバージョンで提供されていた情報に優先し、置き換えられます。

© 2023 STマイクロエレクトロニクス - 無断複写・転載を禁じます