



芯圣HC-LINK工具用户手册

简介

HC-LINK 工具目前包括"LINK 3.0"、"LINK 4.0",适用于芯圣 8051 内核全系列 Flash MCU 的仿真。

- 支持 JTAG/SWD 在线下载、在线仿真、脱机烧录 (LINK 3.0 不支持)。
- 支持 ISP 在线下载、脱机烧录 (LINK 3.0 不支持)。
- 支持触摸调试。
- 相关数据手册、工具及技术文档下载网址: <u>http://www.holychip.cn/</u>。
- 工具教学视频优酷视频网址:
 https://v.youku.com/v show/id XNDQ3NDgyNDg4NA==.html。
- 工具教学视频哔哩哔哩网址: https://www.bilibili.com/video/av77241241。

芯圣电子

2020年5月

目录

目录	2
1 产品概述	3
1.1 特性	3
1.2 适用型号	4
2 HC-LINK 驱动与软件安装	5
2.1 驱动安装	5
2.2 软件安装	5
3 HC-LINK 硬件连接	8
3.1 硬件连接总图	8
3.2 HC-LINK 引脚说明	
3.3 开发板	12
4 新建工程	14
5 工程设置	19
5.1 软件设置	20
5.2 硬件设置	30
6 程序下载	53
7 程序仿真	54
8 打开 PM51/固件升级	55
9 常见问题和注意点	56
10 版本记录	57

1产品概述

HC-LINK 可以通过 JTAG、SWD 接口对芯圣的增强型 8051 内核系列的单片机实现下载和仿真。

1.1特性

- ◆ 支持 Keil C51 集成编译环境(C51 uvision4 及以上版本);
- ◆ 支持所有芯圣 8051 内核的单片机仿真;
- ♦ 支持单步、全速运行;
- ◆ 最多支持4个断点;
- ◆ 可以对 FLASH 进行编程;
- ◆ 可以对加密位以及代码选项进行编程;
- ◆ 支持多种进入方式;
- ◆ HC-LINK V4.0 支持脱机烧录(脱机烧录使用 HC-PM51 上位机);
- ◇可以通过软件升级的方式支持芯圣未来产品。

1.2适用型号

芯片型号	编译	四线(JTAG)	双线 (SWD)
HC88F1421	√	X	√
HC88F1431	√	X	√
HC88F1441	√	X	V
HC88T6411	√	X	V
HC88T6421	√	X	V
HC88T6431	√	X	V
HC88T6441	√	X	V
HC89F0411P	√	X	X
HC89F0421	√	√	X
HC89F0431	V	√	X
HC89F0531	√	√	√
HC89F0541	√	√	V
HC89F0650	√	√	X
HC89F301	√	X	√
HC89F301B		X	V
HC89F302		X	V
HC89F302B		X	\checkmark
HC89F303		X	√
HC89F303B		X	√
HC89F3421	$\sqrt{}$		V
HC89F3531		$\sqrt{}$	\checkmark
HC89F3541	√	√	V
HC89F3650	$\sqrt{}$	$\sqrt{}$	X
HC89S001P	$\sqrt{}$	X	V
HC89S003F4	$\sqrt{}$	$\sqrt{}$	X
HC89S103K6	$\sqrt{}$	$\sqrt{}$	X
HC89S105C8	$\sqrt{}$	$\sqrt{}$	X
HC89S105K8	V	√	X
HC89S105S8	V	√	X
HC89S905			
HC89S905T	√	√	X
HC8M602	√	X	√ √

2 HC-LINK驱动与软件安装

注: 当提示系统缺少 mfc100u.dll 以及 msvcr100.dll 时,请使用 DirectX Repair 工具修复。

XP 或 Win7 系统使用 DirectX Repair 工具修复。

Win8 或 Win10 系统使用 DirectX Repair win8 win10 工具修复。

DirectX Repair 和 DirectX Repair win8 win10 工具组合压缩包下载地址:

https://www.onlinedown.net/soft/120082.htm

2.1驱动安装

工具驱动从官网上下载"HC-DRIVER"解压安装,具体安装过程请参照"HC工具驱动 用户手册"。

2.2软件安装

- ①安装 Keil C51 uvision4 及以上版本,确保 Keil C51 本身能正常使用。
- ②解压下载的软件安装包 HC-LINK 仿真器安装软件,运行 HC-LINK.exe。

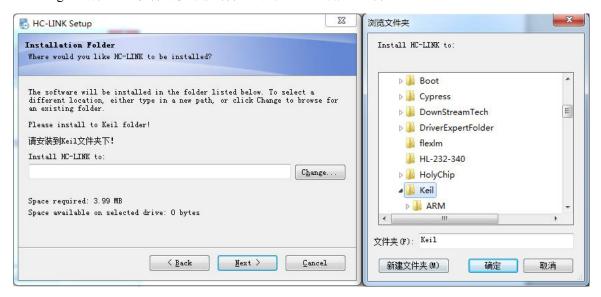
点击"Next>"。



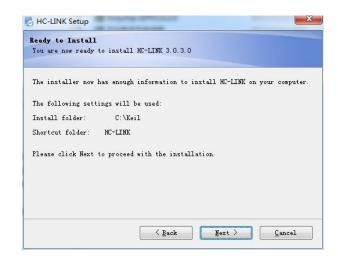
点击"Next>"。



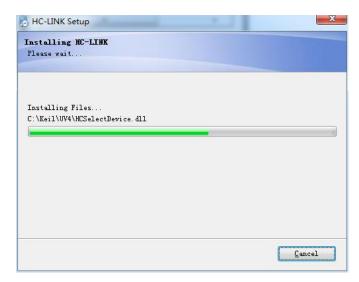
通过"Change"选择 Keil 软件的安装文件夹,然后点击"确定",再点击"Next >"。



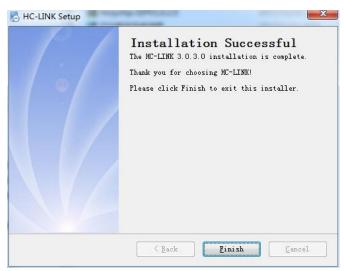
点击"Next>"。



正在安装中.....



安装完成,点击"Finish"退出。



3 HC-LINK硬件连接

3.1硬件连接总图



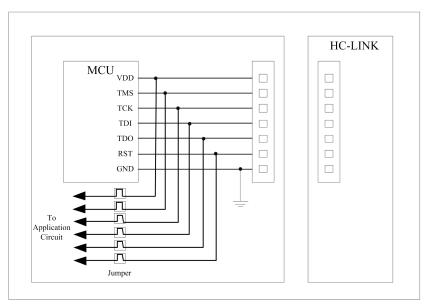
HC-LINK V3.0



HC-LINK V4.0

3.1.1 JTAG 连接方式

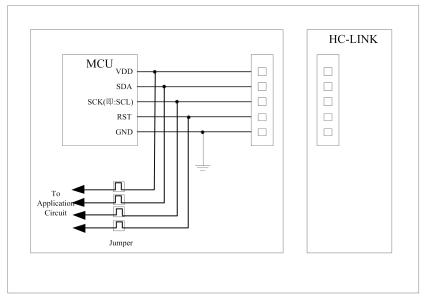
用户可以通过 HC-LINK 仿真器对 MCU 进行编程,当 MCU 已经焊在用户板上,如果用户采用上电复位的方式进入 JTAG,只需要连接 6 根线,用户系统必须断电,由仿真器来提供电源。当用户系统不希望掉电时,可以采用 7 根线进入编程模式,多了一个复位引脚,仿真器更详细的进入方式请参考本文第 5.2 章。另外,因为编程信号非常敏感,用户需要用 5 个跳线将编程引脚(VDD、TDO、TDI、TCK、TMS)从应用电路中分离出来,如下图所示。另外,如果使用外部复位引脚进入,也需要将外部复位引脚进行跳线分离。



如果用户没有使用跳线进行 JTAG 管脚的隔离,那么建议用户电路板上的各 JTAG 管脚尽量不接外部电路(特别是大电容负载),电容负载应该<1000pF。

3.1.2 SWD 连接方式

用户可以通过 HC-LINK 仿真器对 MCU 进行编程,当 MCU 已经焊在用户板上,如果用户采用上电复位的方式进入仿真,只需要连接 4 根线,用户系统必须断电,由仿真器来提供电源。当用户系统不希望掉电时,可以采用 5 根线进入编程模式,多了一个复位引脚,仿真器更详细的进入方式请参考本文第 5.2 章。另外,因为编程信号非常敏感,用户需要用 3 个跳线将编程引脚(SDA、SCK(即:SCL)、VDD)从应用电路中分离出来,如下图所示。另外,如果使用外部复位引脚进入,也需要将外部复位引脚进行跳线分离。

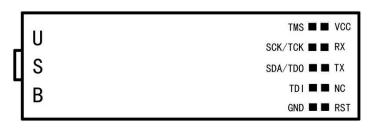


如果用户没有使用跳线进行 SWD 管脚的隔离,那么建议用户电路板上的 SWD 管脚尽量不接外部电路(特别是大电容负载),电容负载应该<1000pF。

3.2HC-LINK 引脚说明



HC-LINK V3.0



HC-LINK V4.0

TMS: JTAG 模式输入

SCK/TCK: JTAG 时钟输入、SWD 时钟

TDI: JTAG 数据输入

SDA/TDO: JTAG 数据输出、SWD 数据(SDA)

GND: 电源地 VCC: 电源输入口 RST: 外部复位输入口

NC: 对仿真与烧录功能无影响,可以不连接。

TX: USB 转串口模式的 TX 口 RX: USB 转串口模式的 RX 口

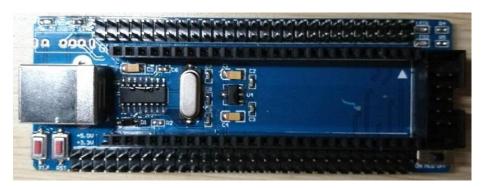
3.3开发板

3.3.1 概述

开发板是基于芯圣 FLASH 单片机制作的最小系统板,它将 JTAG 接口单独引出来,方便与 HC-LINK 仿真器连接,同时将所有的 GPIO 连接出来,这样用户可以很容易使用开发板进行二次开发。 开发板由底板和各芯片的小板组成,**开发板的底板和小板在连接时请对准右上角的**型位置连接。



开发板底板:



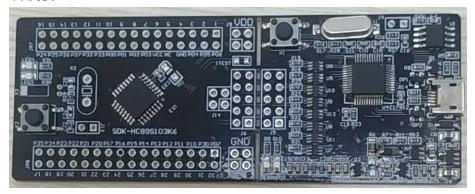
开发板小板:



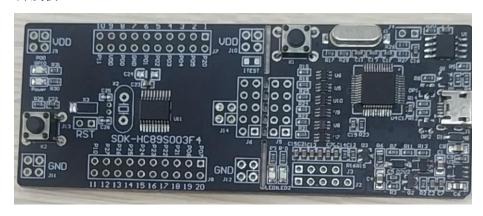
HC8M602 开发板:



HC89S103K6 开发板:



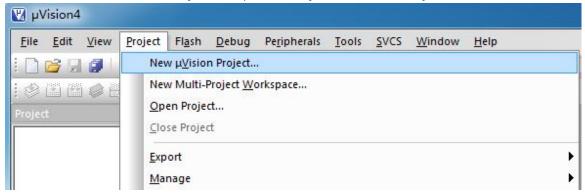
HC89S003F4 开发板:



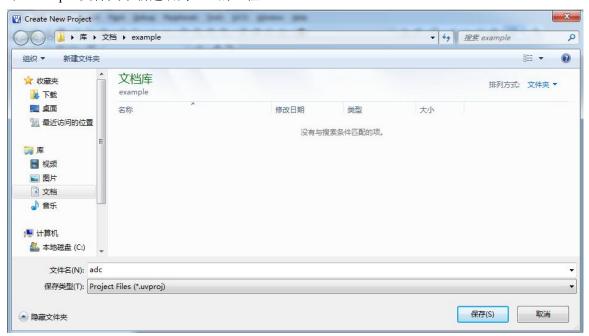
4新建工程

(以 HC89F0650 为例进行说明)

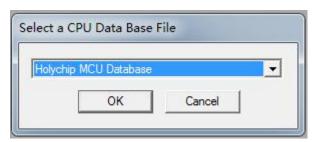
1. 打开 Keil 软件,然后点击 Project/New μVision Porject,新建一个 Project。



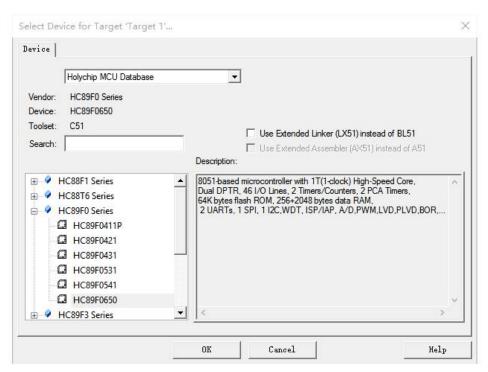
2. 在 example 文件夹下新建名为 adc 的工程。

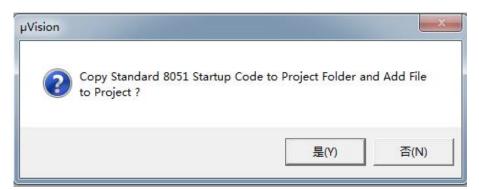


3. 选择 Holychip MCU Database, 点击 OK。



4. 选择 HC89F0650,点击 OK,然后根据需求选择是否载入启动代码,至此就完成了一个空工程的建立。

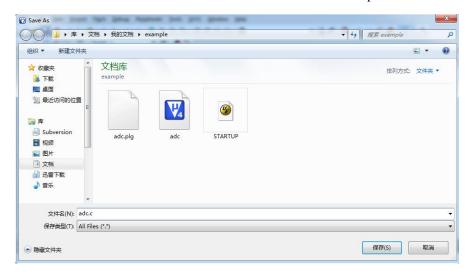




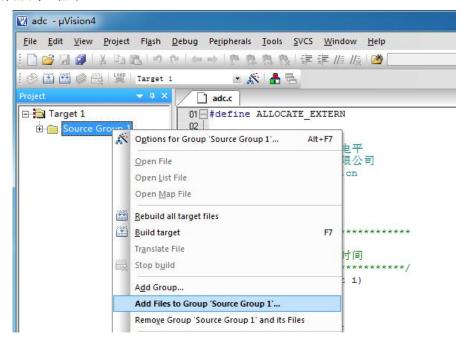
5. 点击 File/New,建立一个空白文档。



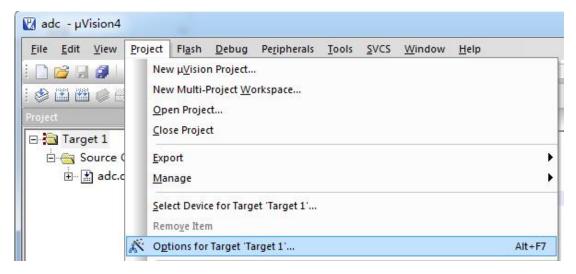
6. 在空白文档中编写 C51 或汇编程序,编写完成后将文件保存在 example 文件夹里。



7. 将 adc.c 添加到工程中



8. 打开工程选项配置



或直接点击快捷按钮

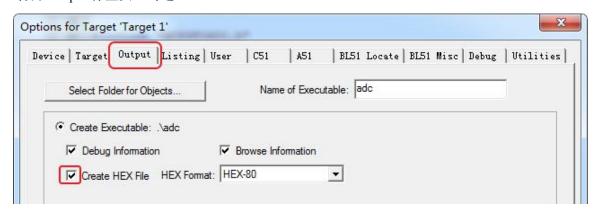


9. 打开 Target 标签页, 勾选 Use On-chip ROM 和 Use On-chip XRAM



页次: 17 of 57

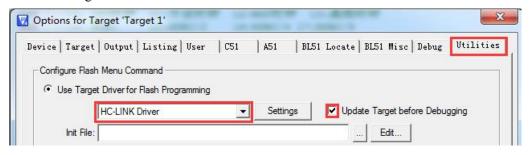
10. 打开 Output 标签页, 勾选 Create HEX File



11. 打开 Debug 标签页,点选 Use,并在下拉列表框中选择 HC-LINK Driver,然后点击 Setting,全部 勾选 Cache Options,这样可以加快仿真速度,如果是 C51 程序,需要勾选 Run to main()



- 12. 点选 Utilities 标签页,在下拉列表框中选择 HC-LINK Driver,同时勾选 Update Target before Debugging,然后点击 Setting。
 - 注: 勾选 Update Target before Debugging 之后,用户在每次编译程序后,无需点 Download 进行下
 - 载,直接点 Debug 就可以完成程序的下载,并进入仿真。



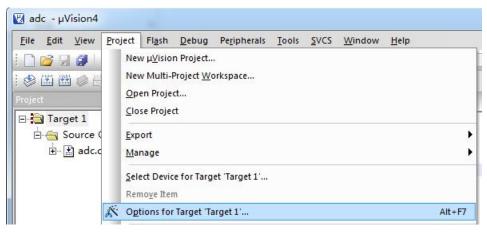
13. 设置界面,具体设置含义请参考本文的 5.2 章节,芯片配置完后,点确定,然后点击 OK,这样就完成一个新工程的建立。

5 工程设置

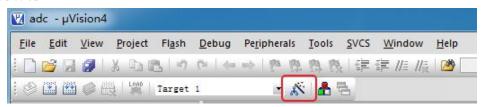
(以 HC89F0650 为例进行说明)

完成工程建立后,在使用 HC-LINK 下载或仿真之前,需要进行一些设置,这包括软件设置、复位方式设置、硬件供电方式设置等。所有设置系统会自动保存,之后再进行程序下载或仿真时,可以跳过此步骤。HC-LINK 仿真器通过下面步骤进行设置:

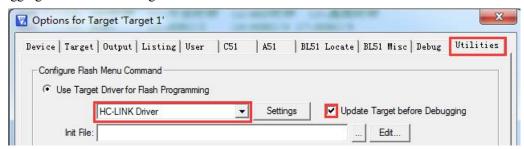
1. 打开工程选项配置



或直接点击快捷按钮



2. 点选 Utilities 标签页,在下拉列表框中选择 HC-LINK Driver,同时勾选 Update Target before Debugging,然后点击 Setting,打开设置界面。



5.1软件设置



5.1.1 选项设置

选择所用芯片器件,根据所选芯片规格和用户自己需要,设置好"芯片设置"、"芯片保护"、"LINK设置"、"烧录设置"等内容。

①端口:

选择与仿真器相连接的端口

②MCU:

选择实际使用的芯片型号。

③OPTION(代码选项):



- ▶ ERST_EN(外部复位使能): 设置"外部复位引脚"作为"外部复位"或者"GPIO"。
- ▶ ERST LEVS(外部复位电平选择): 设置"外部复位引脚"是"高电平有效"或者"低电平有效"。
- > XTALCFG(外部晶振选择): 选择外部晶振为"低频晶振(32.768KHz)"或"高频晶振"。
- ▶ WAIT TS(复位后等待时间)。
- ➤ RVCFG(第二复位向量配置): 如果用户在代码选项中配置了第二复位向量使能和第二复位向量地址,那么芯片上电复位后,程序指针 PC 会首先指向第二向量地址,开始执行用户的启动程序,用户启动程序的最后需要放置一条不重读代码选项的软件复位指令,那用户就会复位到 0x0000H 处,开始执行用户应用程序。

(注: 各个芯片的代码选项不一样,详细情况请参见芯片的数据手册)

第二复位向量地址可以配置的值有 6 个可选择: 0xFC00(用户启动程序空间大小为 1K)、0xF800(用户启动程序空间大小为 2K)、0xF000(用户启动程序空间大小为 4K)、0xE000(用户启动程序空间大小为 8K)、0xC000(用户启动程序空间大小为 16K)、0x8000(用户启动程序空间大小为 32K)。

第二复位向量可用于实现在系统编程的功能(ISP),详细设置请参见 5.1.2 小节。 (代码选项设置好后,在主对话框的左下方会显示各代码选项值。)

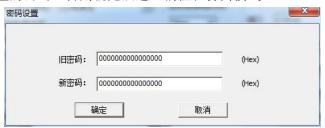
④SN DATAID DATA(客户信息):



用户通过此选项可以设置芯片的序列号和用户识别码,如上图设置,11对应芯片数据手册里的SN_DATA0,22为SN_DATA1,其他依次类推,10对应为ID_DATA0,32为ID_DATA1,其他依次类推。

⑤密码设置:

如果需要设置密码,则可点击"密码设置",设置一个进入 JTAG 的密码,以后要进入 JTAG,就必须在旧密码框中输入设置的密码,否则就无法进入编程和仿真模式。



勾选旧密码,在旧密码编辑框输入8个字节16进制数作为登录密码。

勾选新密码,在新密码编辑框输入 8 个字节 16 进制数作为新密码。此密码将在程序下载时,且登录密码与芯片密码一致后,写入芯片中作为新的芯片密码。

注: 关于密码配置

- 1)最初芯片中的密码值为8个字节全0数据。
- 2) 在下载 code 时,会比较登录密码和芯片密码。在用旧密码成功登录后,将会把新密码写入芯片中。
- 3)进入密码设置对话框后,当未勾选新密码,则默认将新密码 8 个字节设置成全为 0。当未勾选旧密码,则默认将上次成功登录的密码作为旧密码。
- 4) 不进入密码设置对话框,新旧密码均不变。
- 5) 当芯片密码为8个字节全0数据时,登录密码可为8个字节任何十六进制值。
- (注:选择 HC89F0431、HC89F003 型号时,密码的长度为 4 个字节,16 进制数)

⑥IAP ICP(保护配置):



ICP-RP: 禁止使用工具读取 FLASH 芯片内容。例如 HC89F0650 读保护以 1K 字节为保护单位, 当一个 1K 字节空间的读保护使能时, ICP 读这个 1K 字节空间,读出来的数据为全 0。

Δ	页号	地址	
0	00-63	0x0000-0xFFFF	
1	00	0x0000-0x03FF	~
2	01	0x0400-0x07FF	27
3	02	0x0800-0x0BFF	
4	03	0x0C00-0x0FFF	
5	04	0x1000-0x13FF	
6	05	0x1400-0x17FF	
7	06	0x1800-0x1BFF	
8	07	0x1C00-0x1FFF	
9	08	0x2000-0x23FF	
10	09	0x2400-0x27FF	2
11	10	0x2800-0x2BFF	
12	11	0x2C00-0x2FFF	
13	12	0x3000-0x33FF	
14	13	0x3400-0x37FF	
15	14	0x3800-0x3BFF	
16	15	0x3C00-0x3FFF	
17	16	0x4000-0x43FF	

例如将扇区0打钩后,然后将此配置下载到Option中,以后工具就无法读取扇区0(0x0000-0x03FF)里的内容。

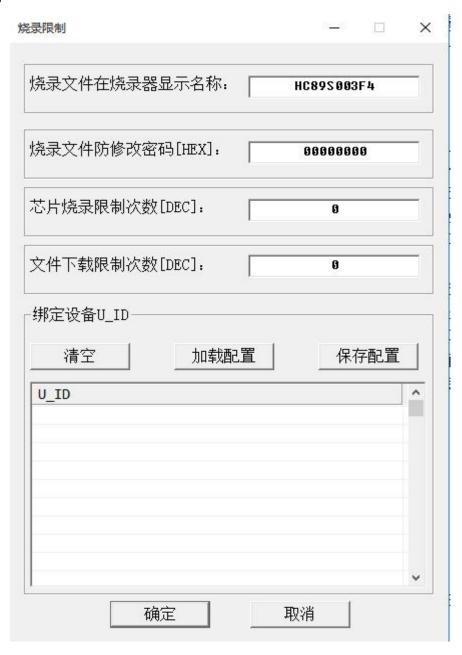
ICP-EW: 禁止使用工具擦写 FLASH 芯片内容。例如 HC89F0650 擦写保护也是以 1K 字节为保护单位,当对应 1K 字节的擦写保护使能时,ICP 将不能擦除和编程这个 1K 字节空间,强写也不允许。设置方式和 ICP-RP 一样。若对应 1K 字节空间读保护被使能,但被允许擦除与写入,则可先擦除后获

得该 1K 字节空间的读允许,直至复位或掉电。

IAP-RP: 禁止使用 MOVC 指令读 FLASH。IAP 通过 MOVC 指令来读 FLASH,例如 HC89F0650 的 IAP 读保护以 4K 字节为单位,如果一个 4K 字节空间设置了读保护,其他 4K 字节空间的 MOVC 指令读这个 4K 字节空间,读出来的数据为全零,但这个 4K 字节空间的 MOVC 指令可以读取自身的数据。

IAP-EW: 禁止 IAP 擦写 FLASH。IAP 擦写 FLASH 的步骤详见芯片数据手册 FLASH IAP 操作章节。例如 HC89F0650 的 IAP 的擦写保护以 1K 字节为单位,IAP 擦写之前需要先看相应扇区的擦写保护是否使能,没有使能擦写保护才能进行 IAP 的擦写。若对应 1K 字节空间读保护被使能,但被允许擦除与写入,则可先擦除后获得该 1K 字节空间的读允许,直至复位或掉电。

⑦烧录限制



- "烧录文件在烧录器显示名称"为 ANSI 输入方式,默认为芯片型号名称。
- "烧录文件防修改密码[HEX]"为 16 进制输入方式,默认为芯片型号名称。
- "芯片烧录限制次数[DEC]"为 10 进制输入方式,表示允许烧写的最大芯片颗数。在对话框中可直接修改限制次数,最大允许范围是 0~999999999。限制烧写次数限次为 0 时,表示限次烧写功能无效,可进行无限次烧写;输入其它的非零数值,即设定了烧录器的最大烧写次数。若烧写完成的芯片数量大于等于限次数值,则不能再烧写。
- "文件下载限制次数[DEC]"为 10 进制输入方式,表示烧录文件允许烧录器下载的次数。在对话框中可直接修改限制次数,最大允许范围是 0~255。限制下载次数限次为 0 时,表示下载限制功能无效,可进行无限次下载;输入其它的非零数值,即设定了烧录器下载烧录文件的最大次数。若烧录器下载烧录文件的次数大于等于限次数值,则不能再下载这个烧录文件。

"绑定设备 U_ID",可以实现烧录文件和烧录器 U_ID 的绑定,配置成功后烧录文件只能下载到对应 U_ID 的烧录器中,最多支持 100 台烧录器的 U_ID。U_ID 为仿真器/烧录器主控芯片的身份识别码,芯片出厂时就已经设定好,为唯一只读属性。PM51 上位机工具"操作"菜单栏"查询设备 U_ID"。

⑧复位、电源



选择复位方式、供电方式、掉电/电平时间设置。

⑨烧录设置



擦除:擦除芯片目标区域的数据。 烧录:烧录程序到芯片目标区域。

校验:校验芯片目标区域的数据是否和 PC 机中 Keil 的当前程序一致。

下载后上电: 烧录完成后上电

⑩擦除页设置



擦除页设置:对选定的代码区进行擦除

⑪恢复默认

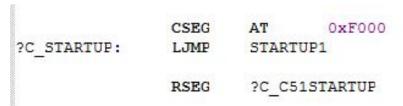
通过此按键可恢复所有设置至默认值。

5.1.2 第二复位向量设置

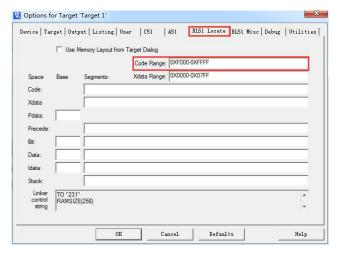
如果用户想自己编写启动程序(ISP 程序)实现串口下载,那么就需要进行第二复位向量的设置。 ISP 程序完全和正常的应用程序编写一样,但程序最后要有一条软复位不重读 option 的指令,用 Keil 正常仿真调试,等待调试完成后,通过下面几个步骤将 ISP 程序下载到指定的第二复位向量地址处。以后芯片上电会首先运行第二复位向量地址处的 ISP 程序,然后软复位到用户程序区,从 0x0000 开始执行用户的应用程序。

将 ISP 程序下载到 FLASH 之前,需要在 Keil 中进行下面设置:

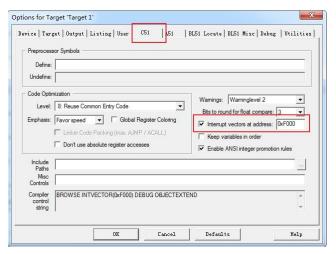
1. 在STARTUP.A51 文件中进行下面的设置,将CSEG AT 后面的地址修改成第二复位向量的地址。



2. 在 Options for Target 中设置 ISP 程序的下载地址为第二复位向量地址:



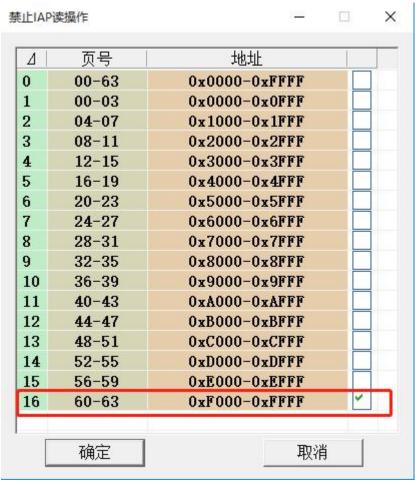
3. 在 Options for Target 中设置中断向量的地址也为第二复位向量:



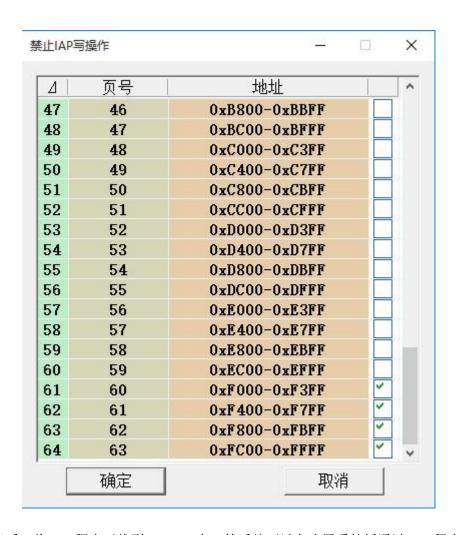
4. 在 OPTION(芯片配置)中将第二复位向量地址设置好,同时也可以设置 IAP 保护,将从 0xF000-0xFFFF 地址范围内的数据保护起来,其他地方的 IAP 读擦写程序无法操作 ISP 区的代码。







页次: 28 of 57



设置完毕后,将 ISP 程序下载到 FLASH 中,然后就可以在应用系统板通过 ISP 程序(例如实现了串口下载)将用户应用程序下载到 0x0000-0xEFFF 空间内。

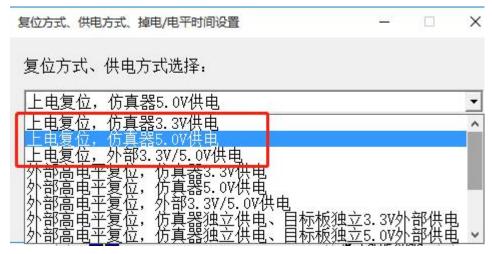
5.2硬件设置

5.2.1 进入 Debug/烧写模式说明

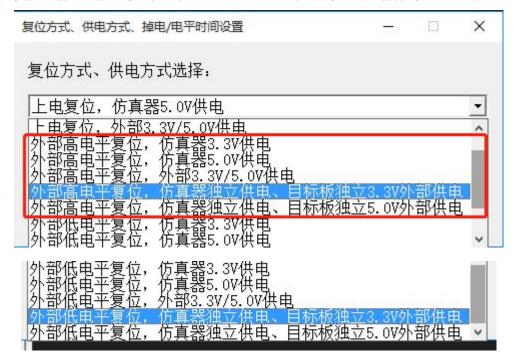
HC-LINK 仿真器有三种复位模式进入,见下图

(如 HC89F003 等部分型号只有"上电复位"、"Reset 管脚低电平复位"两种模式供选择)

(1) 上电复位进入 debug/烧写模式,有三种供电方式供用户选择



(2) 使用复位引脚进入烧写模式(高电平或低电平),有五种供电方式情况供用户选择



5.2.2 供电方式说明

(1) 仿真器供电

在程序下载和仿真的时候,用户目标板的供电由 HC-LINK 仿真器提供。此时用户目标板不需要外接任何电源,电源会通过 HC-LINK 仿真器电源直接供给用户目标板(如果用户目标板耗电小于 100mA,推荐使用此方式供电)。

(2) 外部目标板供电

在程序下载和仿真的时候,用户目标板通过外接电源供电。此时,上电顺序有严格要求:

步骤 1: 确认用户目标板处于断电状态。

步骤 2: 连接 HC-LINK 仿真器和用户目标板。

步骤 3: HC-LINK 仿真器和 PC 通过 USB 连接,绿色灯点亮。

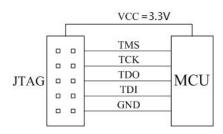
步骤 4: 用户目标板接入外部电源。

此后调试可以反复下载和仿真,无须下电及重新连接。

5.2.3.1 方式1: 上电复位+3.3V仿真器供电

▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI (SWD 连线为 VCC, GND, SDA, SCK (即:SCL))。目标系统 (MCU 端)由仿真器提供 3.3V 电源,目标系统不得接入其它电源。 仿真器通过控制 3.3V 电源,使芯片通过上电复位进入 DEBUG 模式。连接方式如下:



> 软件界面选择

在 LINK 设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"上电复位, 仿真器 3.3V 供电"。



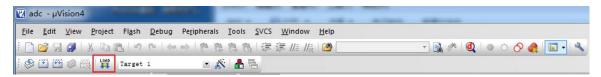
目标板掉电时间:设置程序下载或仿真完成后目标板掉电完成所需要的时间。由目标板的 VDD和 GND 之间的电容值决定,电容越大,该时间设置越大。

进入"OPTION(芯片配置)",根据需要进行设置,如果不需要使用外部复位脚,请将"外部复位使能"选择"P2.7 只做为GPIO"。如果使用了外部复位引脚,一定要保证复位信号无效。



> 下载操作

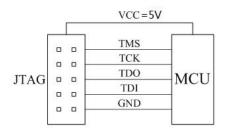
确认自己的需求,查看"下载选项"、"器件型号"、"代码选项"、"保护配置"、"密码保护"、"客户信息"、"目标板掉电时间"等内容配置是否正确,若正确则点击"Load"即可。



5.2.3.2 方式2: 上电复位+5.0V仿真器供电

▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI (SWD 连线为 VCC, GND, SDA, SCK (即:SCL))。目标系统 (MCU 端)由仿真器提供 5.0V 电源,目标系统不得接入其它电源。 仿真器通过控制 5.0V 电源,使芯片通过上电复位进入 DEBUG 模式。连接方式如下:



> 软件界面选择

在设置界面的"复位电源"窗口中,"复位方式、供电方式选择"选择"上电复位, 仿真器 5.0V 供电"。



目标板掉电时间:设置程序下载或仿真完成后目标板掉电完成所需要的时间。由目标板的 VDD和 GND 之间的电容值决定,电容越大,该时间设置越大。

进入"OPTION(芯片配置)",根据需要进行设置,如果不需要使用外部复位脚,请将"外部复位 使能"选择"P2.7 只做为 GPIO"。如果使用了外部复位引脚,一定要保证复位信号无效。



▶ 下载操作

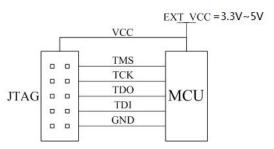
确认自己的需求,查看"下载选项"、"器件型号"、"代码选项"、"保护配置"、"密码保护"、"客户信息"、"目标板掉电时间"等内容配置是否正确,若正确则点击"Load"即可。



5.2.3.3 方式3: 上电复位+3.3V~5.0V外部目标板供电

▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI (SWD 连线为 VCC, GND, SDA, SCK (即:SCL))。仿真器由目标系统提供 3.3~5V 电源, 仿真器操作开始时, 目标系统先不接入任何电源。在软件界面点击"Load"后, 给目标系统接入电源, 使芯片通过上电复位进入 DEBUG 模式。连接方式如下:



此方式操作时,应先确认所有连线正确,再进行软件操作,确保在软件界面点击"Load"后的 5S内,完成目标系统上电。(软件点击"Load"后的 1~5S内完成上电动作)

软件界面选择

在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"上电复位,外部 3.3V/5V 供电"。



进入"OPTION(芯片配置),根据需要进行设置,如果不需要使用外部复位脚,请将"外部复位使能"选择"P2.7 只做为GPIO"。如果使用了外部复位引脚,一定要保证复位信号无效。



▶ 下载操作

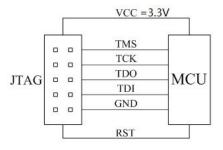
确认自己的需求,查看"下载选项"、"器件型号"、"代码选项"、"保护配置"、"密码保护"、"客户信息"等内容配置是否正确,若正确则点击"Load"后,在 POR 时间 5S 内,为目标系统完成上电动作。(软件操作"Load"后的 1~5S 内完成上电动作)



5.2.3.4 方式4: Reset管脚高电平复位+3.3V仿真器供电

▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。目标系统由仿真器提供 3.3V 电源,目标系统不得接入其它电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为高电平复位有效。连接方式如下:



> 软件界面选择

在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部高电平复位,仿真器 3.3V 供电"。



掉电时间/复位电平持续时间 (ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入 "OPTION(芯片配置)", "ERST_EN(外部复位使能)"选择"复用 pin 只作为外部复位", "ERST LEVS(外部复位电平选择)"选择"高电平复位"。



▶ 下载操作

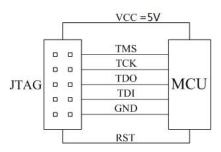
确认自己的需求,查看"下载选项"、"器件型号"、"代码选项"、"保护配置"、"密码保护"、"客户信息"、"复位电平持续时间"等内容配置是否正确,若正确则点击"Load"即可。



5.2.3.5 方式5: Reset管脚高电平复位+5.0V仿真器供电

▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。目标系统由仿真器提供 5.0V 电源,目标系统不得接入其它电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为高电平复位有效。连接方式如下:



> 软件界面选择

在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部高电平复位,仿真器 5.0V 供电"。



掉电时间/复位电平持续时间(ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入"OPTION(芯片配置)","ERST_EN(外部复位使能)"选择"复用 pin 只作为外部复位", "ERST_LEVS(外部复位电平选择)"选择"高电平复位"。

Δ	OPTION_ITEM	OPTION_VALUE	
1	ERST_EN	外部RST输入	
2	ERST_LEVS	高电平复位	
3	XTALCFG	低频晶振32.768KHz	
4	WAIT_TS	8ms	
5	RVCFG	00000x0	

▶ 下载操作

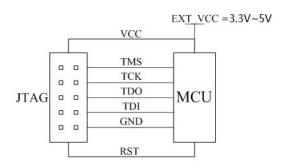
确认自己的需求,查看"下载选项"、"器件型号"、"代码选项"、"保护配置"、"密码保护"、"客户信息"、"复位电平持续时间"等内容配置是否正确,若正确则点击"Load"即可。



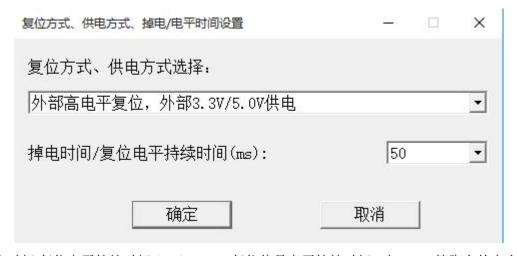
5.2.3.6 方式6: Reset管脚高电平复位+3.3V~5.0V外部目标板供电

▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。仿真器由目标系统提供 3.3~5V 电源,仿真器操作开始时,目标系统需要预先接入 3.3~5V 电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为高电平复位有效。连接方式如下:



在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部高电平复位,外部 3.3V/5.0V 供电"。



掉电时间/复位电平持续时间 (ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入"OPTION(芯片配置)","ERST_EN(外部复位使能)"选择"外部 RST 输入","ERST_LEVS(外部复位电平选择)"选择"高电平复位"。



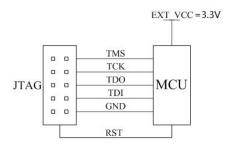
▶ 下载操作



5.2.3.7 方式7: Reset管脚高电平复位+仿真器独立供电、目标板独立3.3V外部供电

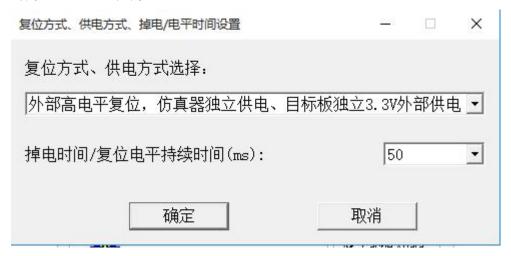
硬件连接

仿真器与目标系统 JTAG 连线为 GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。仿真器与目标系统互不提供电源,仿真器输出信号高电平为 3.3V, 目标系统也需要预先接入 3.3V 电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为高电平复位有效。(注意仿真器与目标系统 VCC 不能相连) 连接方式如下:



> 软件界面选择

在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部高电平复位,仿真器独立供电、目标板独立 3.3V 外部供电"。



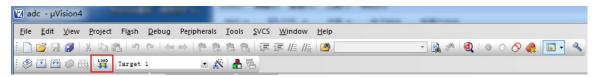
掉电时间/复位电平持续时间 (ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入"OPTION(芯片配置)","ERST_EN(外部复位使能)"选择"外部 RST 输入","ERST_LEVS(外部复位电平选择)"选择"高电平复位"。



▶ 下载操作

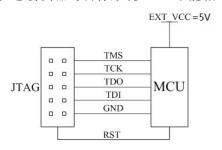
确认自己的需求,查看"下载选项"、"器件型号"、"代码选项"、"保护配置"、"密码保护"、"客户信息"、"复位电平持续时间"等内容配置是否正确,若正确则点击"Load"即可。



5.2.3.8 方式8: Reset管脚高电平复位+仿真器独立供电、目标板独立5.0V外部供电

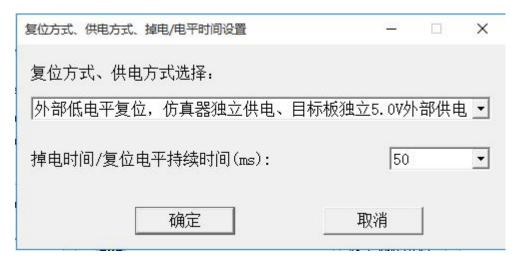
▶ 硬件连接

仿真器与目标系统 JTAG 连线为 GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。仿真器与目标系统互不提供电源,仿真器输出信号高电平为 5.0V, 目标系统也需要预先接入 5.0V 电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为高电平复位有效。(注意仿真器与目标系统 VCC 不能相连) 连接方式如下:



> 软件界面选择

在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部低电平复位,仿真器独立供电、目标板独立 5.0V 外部供电"。



掉电时间/复位电平持续时间 (ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入"OPTION(芯片配置)", "ERST_EN(外部复位使能)"选择"外部 RST 输入", "ERST_LEVS(外部复位电平选择)"选择"高电平复位"。

片面	造	- 0	×
Δ	OPTION_ITEM	OPTION_VALUE	
1	ERST_EN	外部RST输入	П
2	ERST_LEVS	高电平复位	
3	XTALCFG	低频晶振32.768KHz	Т
4	WAIT_TS	8ms	
5	RVCFG	0000x0	
	确定	取消	

▶ 下载操作

确认自己的需求,查看"下载选项"、"器件型号"、"代码选项"、"保护配置"、"密码保护"、"客户信息"、"复位电平持续时间"等内容配置是否正确,若正确则点击"Load"即可。



5.2.3.9 方式9: Reset管脚低电平复位+3.3V仿真器供电

▶ 先用方式1设置为低电平复位

由于芯片默认 Reset 管脚为高电平复位, 所以必须通过上电复位的方式 1 先把 Reset 管脚烧录为低电平复位。

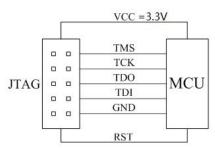
此时用方式1下载时需要把OPTION(芯片配置)中的"ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。其他相关设置和操作详见方式1的描述。通过方式1设置Reset管脚为低电平复位,这只需设置一次,后续使用Reset管脚低电平复位时,

不再需要使用方式1。



▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。目标系统由仿真器提供 3.3V 电源,目标系统不得接入其它电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为低电平复位有效。连接方式如下:



在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部低电平复位,仿真器 3.3V 供电"。



掉电时间/复位电平持续时间 (ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入OPTION(芯片配置)中的 "ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。



▶ 下载操作



5.2.3.10 方式10: Reset管脚低电平复位+5.0V仿真器供电

▶ 先用方式1设置为低电平复位

由于芯片默认 Reset 管脚为高电平复位, 所以必须通过上电复位的方式 1 先把 Reset 管脚烧录为低电平复位。

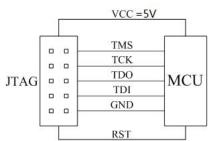
此时用方式1下载时需要把OPTION(芯片配置)中的"ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。其他相关设置和操作详见方式1的描述。

通过方式 1 设置 Reset 管脚为低电平复位,这只需设置一次,后续使用 Reset 管脚低电平复位时,不再需要使用方式 1。



▶ 硬件连接

仿真器与目标系统 JTAH 连线为 VCC, GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。目标系统由仿真器提供 5.0V 电源,目标系统不得接入其它电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为低电平复位有效。连接方式如下:



在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部低电平复位,仿真器 5.0V 供电"。



复位电平持续时间: Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入OPTION(芯片配置)中的 "ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。



▶ 下载操作



5.2.3.11 方式11: Reset管脚低电平复位+3.3V~5.0V外部目标板供电

▶ 先用方式1设置为低电平复位

由于芯片默认 Reset 管脚为高电平复位, 所以必须通过上电复位的方式 1 先把 Reset 管脚烧录为低电平复位。

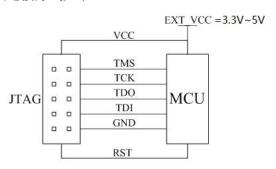
此时用方式1下载时需要把OPTION(芯片配置)中的"ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。其他相关设置和操作详见方式1的描述。

通过方式 1 设置 Reset 管脚为低电平复位,这只需设置一次,后续使用 Reset 管脚低电平复位时,不再需要使用方式 1。

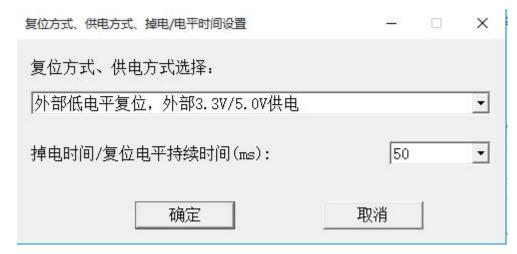


▶ 硬件连接

仿真器与目标系统 JTAG 连线为 VCC, GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。仿真器由目标系统提供 3.3~5V 电源,仿真器操作开始时,目标系统需要预先接入 3.3~5V 电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为低电平复位有效连接方式如下:



在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部低电平复位,外部 3.3V/5.0V 供电"。



掉电时间/复位电平持续时间 (ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入OPTION(芯片配置)中的 "ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。



下载操作



5.2.3.12 方式12: Reset管脚低电平复位+仿真器独立供电、目标板独立3.3V外部供电

▶ 先用方式1设置为低电平复位

由于芯片默认 Reset 管脚为高电平复位, 所以必须通过上电复位的方式 1 先把 Reset 管脚烧录为低电平复位。

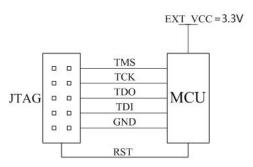
此时用方式1下载时需要把OPTION(芯片配置)中的"ERST_EN(外部复位使能)"选择"外部RST输入","ERST LEVS(外部复位电平选择)"选择"低电平复位"。其他相关设置和操作详见方式1的描述。

通过方式 1 设置 Reset 管脚为低电平复位,这只需设置一次,后续使用 Reset 管脚低电平复位时,不再需要使用方式 1。

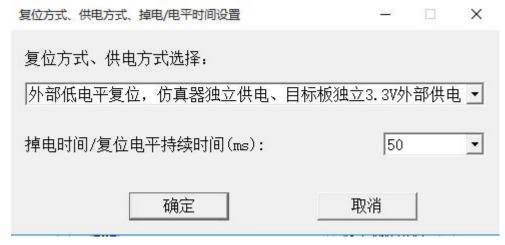


▶ 硬件连接

仿真器与目标系统 JTAG 连线为 GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。仿真器与目标系统互不提供电源,仿真器输出信号高电平为 3.3V, 目标系统也需要预先接入 3.3V 电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为低电平复位有效(注意仿真器与目标系统 VCC 不能相连) 连接方式如下:



在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部低电平复位,仿真器独立供电、目标板独立 3.3V 外部供电"。



掉电时间/复位电平持续时间 (ms): Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入OPTION(芯片配置)中的 "ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。



▶ 下载操作



5.2.3.13 方式13: Reset管脚低电平复位+仿真器独立供电、目标板独立5.0V外部供电

▶ 先用方式1设置为低电平复位

由于芯片默认 Reset 管脚为高电平复位, 所以必须通过上电复位的方式 1 先把 Reset 管脚烧录为低电平复位。

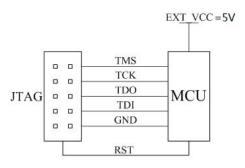
此时用方式1下载时需要把OPTION(芯片配置)中的"ERST_EN(外部复位使能)"选择"外部RST输入","ERST LEVS(外部复位电平选择)"选择"低电平复位"。其他相关设置和操作详见方式1的描述。

通过方式 1 设置 Reset 管脚为低电平复位,这只需设置一次,后续使用 Reset 管脚低电平复位时,不再需要使用方式 1。



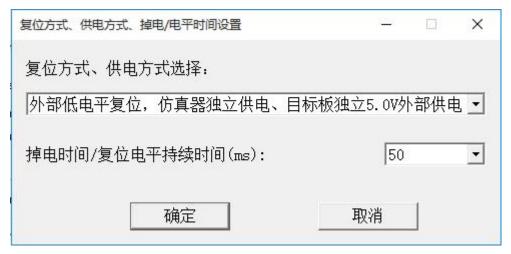
▶ 硬件连接

仿真器与目标系统 JTAG 连线为 GND, TMS, TCK, TDO, TDI, RST (SWD 连线为 VCC, GND, SDA, SCK (即:SCL), RST)。仿真器与目标系统互不提供电源,仿真器输出信号高电平为 5.0V, 目标系统也需要预先接入 5.0V 电源。仿真器通过控制 RST, 使芯片通过外部复位进入 DEBUG 模式。Reset 引脚为低电平复位有效(注意仿真器与目标系统 VCC 不能相连) 连接方式如下:



> 软件界面选择

在设置界面的"复位、电源"窗口中,"复位方式、供电方式选择"选择"外部低电平复位,仿真器独立供电、目标板独立 5.0V 外部供电"。



复位电平持续时间: Reset 复位信号电平持续时间。由 Reset 管脚上的电容值决定,电容越大,设置的时间越大。一般情况设置 50ms 即可。

进入OPTION(芯片配置)中的 "ERST_EN(外部复位使能)"选择"外部RST输入","ERST_LEVS(外部复位电平选择)"选择"低电平复位"。



▶ 下载操作



5.2.4 硬件设置注意事项

- ▶ 方式 1/2 中,若 MCU 的 VCC 管脚有大容性负载,使得 MCU 不易进入 JTAG 模式时,可适当增加掉电时间。
- ▶ 使用 Reset 管脚复位进入 JTAG 时,若 MCU 的 RST 管脚有大容性负载,使得 MCU 不易进入 JTAG 模式时,可适当增加复位电平时间。
- ▶ 对于不可下电的目标系统,只能采用方式 6/7/8/11/12/13。

5.2.5 USB 转串口模式

LINK 4.0 可以通过发送命令的方式,实现"仿真器"和"USB 转串口"功能的切换,16 进制命令如下:

电压、LED 灯设置命令: 70 CMD

进入"USB 转串口"模式命令: 31 BaudRate0 BaudRate1 BaudRate2 BaudRate3

退出"USB转串口"模式命令: 32 53 54 4f 50

注释:

CMD bit3:0 表示 LED1 灭, 1 表示 LED1 亮

CMD bit2: 0 表示 LED2 灭, 1 表示 LED2 亮

CMD bit1bit0: 00 表示 0V, 01 表示 3.3V, 10 表示 5.0V

BaudRate0:表示波特率低字的低字节

BaudRate1:表示波特率低字的高字节

BaudRate2:表示波特率高字的低字节

BaudRate3:表示波特率高字的高字节

例子:

5.0V 电压, LED1 亮, LED2 灭命令: 70 0a

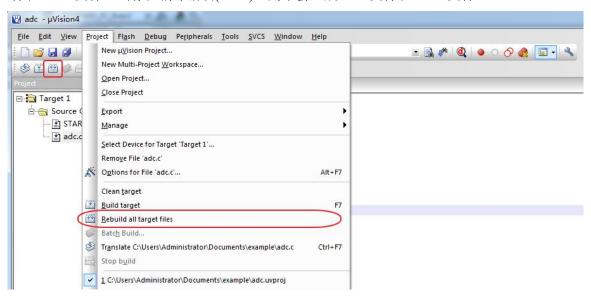
3.3V 电压, LED1 灭, LED2 亮命令: 70 05

进入"USB 转串口"模式,设置 250000 波特率命令: 31 90 d0 03 00

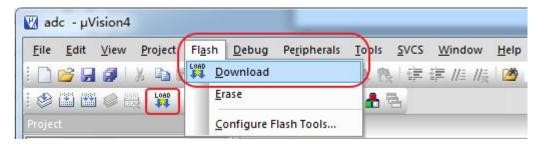
6程序下载

当完成 HC-LINK 的软硬件配置后,就可以通过 HC-LINK 进行程序的下载和仿真了,具体步骤如下:

1) 当程序编写完成后,点击菜单 Project\Rebuild all target files(或编译按钮),完成编译,生成 OBJ 文件和 HEX 文件。当存在编译错误(Error),则不会生成 OBJ 文件和 HEX 文件。



2)编译无误后,点击 Download 图标,进行程序的下载。



3) 如果下载成功会出现下图的提示。

Build Output

Load "C:\\Users\\Administrator\\Documents\\example\\ado"
Flash Erase Done.
Option Erase Done.
Flash Write Done: 93 bytes programmed.
Flash Verify Done: 93 bytes verified.
Frogram Option Done
Verify Option Done
Verify Option Done

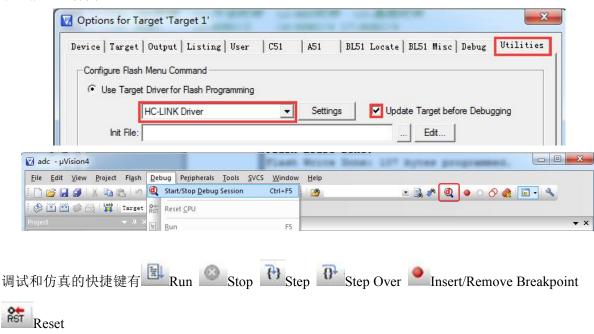
HC-SILINK Driver

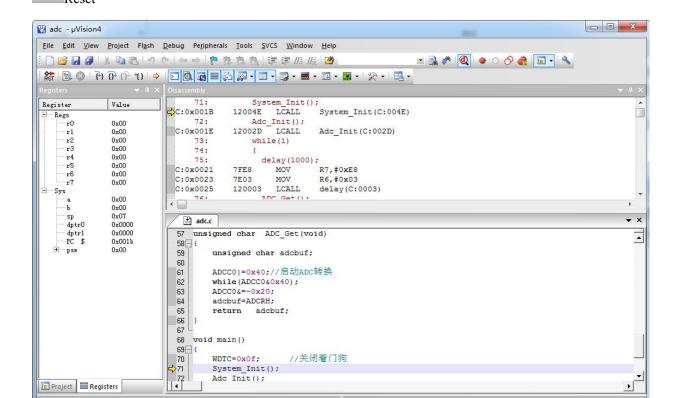
7程序仿真

点击菜单 Debug/Start/Stop Debug Session 或快捷按钮进入程序仿真模式,程序会自动擦除 Flash,下载 code,校验 code,然后进入 Debug 模式。

需要注意的是: 用户必须在 Opitons 里勾选了 Update Target before Debugging 之后,编译程序后就可以直接点击 Debug 按钮进行程序的下载和仿真。如果不勾选,那就必须先 Load,再进行仿真。

如果芯片设置了密码,同样需要在密码配置中输入登陆密码,只有密码正确才能进入仿真,否则就不能进入仿真。





页次: 54 of 57

8 打开PM51/固件升级

单击 "HC-LINK"插件主界面的"打开 PM51"按钮,可以打开 HC-PM51 上位机工具。可以使用此工具实现固件升级和脱机烧录。



固件升级:"设备选择"HC-LINK,"操作"菜单栏"更新固件"。

脱机烧录:"设备选择"HC-LINK, 依次单击"加载 hcf"和"下载 hcf"按钮。按下按键开始脱机烧录。

烧录过程: 指示灯不亮。

烧录成功: LINK V 4.0 LED 亮绿灯。 烧录失败: LINK V 4.0 LED 亮红灯。

9 常见问题和注意点

- 1)使用方式 3 进行下载或者仿真操作时,应先确认所有连线正确,再操作软件界面,在软件界面点击 "Load"后,应在 1~5S 内,为目标系统完成上电动作。若在软件界面点击"Load"后,不在 1~5S 内为目标系统完成上电动作,将会出现"芯片连接失败!请检查芯片是否连接正常。"的提示。
- 2) 若需要从 Reset 管脚高电平复位转换到 Reset 管脚低电平复位,或者从 Reset 管脚低电平复位转换到 Reset 管脚高电平复位。则都需要先在代码选项界面,把复用 pin 只作为外部复位,再选择好外部复位电平; 然后使用方式 1 下载一次,这样为芯片设置好"高电平复位"或"低电平复位",最后使用相应的 4~8 方式 Reset 管脚高电平复位下载程序或 9~13 方式 Reset 管脚低电平复位下载程序。
- 3) JTAG 信号 TCK/TMS/TDI/TCK/TDO(SWD 信号 SCK(即:SCL)、SDA)不要接负载,如果复用,需要用跳线隔离。
- 4) 芯片上电,复位脚默认有效,且是高电平复位,因此用户在使用这个复位脚时,不能接上拉,否则芯片一直处于复位状态,导致无法进行烧写和仿真。

(HC89F003F4、HC89F0421、HC89F0431、HC89F0531、HC89F0541、HC89F3531、HC89F3541、SQ24042A 芯片上电,复位脚默认有效,且是低电平复位)

- 5) 断点设在 C 函数上时, RUN 运行到断点处时, 将停留在 C 函数的第一行。
- 6) 执行 Step Over 指令,在执行到 ACALL、LCALL,或 C 函数等语句时,会将 ACALL、LCALL,或 C 函数下一条语句执行完才停止。
- 7) 仿真器根据所仿真的器件,来确定所支持的断点数。只支持4个断点。若超过4个断点,则只支持最后设置的4个断点。多出的断点将被忽略。
- 8) 为帮助用户记住新密码,防止忘记新密码,在每次更改密码后,会把新密码记录在工程文件夹下的 hclink pwd.log 文件中,用户可以把此 log 保存在所需地方。
- 9) 在勾选"Update Target before Debugging"的状态下,编译完成后直接按 Debug 按钮,可自动完成 code 代码下载并进入 debug 界面。
- 10)不需要使用第二复位向量的时候,请禁止第二复位向量使能,否则会出现仿真错误的情况。 (HC89F0531、HC89F0541、HC89F3421、HC89F3531、HC89F3541 不存在该问题)
- 11) 在使用第二复位向量的时候,请取消校验功能,见下图,否则会导致下载时出现校验错误问题。 (HC89F0531、HC89F0541、HC89F3421、HC89F3531、HC89F3541 不存在该问题)



10 版本记录

版本记录

版本	日期	描述
Ver1.00	2017-10-20	第一版
Ver1.01	2017-11-28	更新部分图片
		增加 SWD 说明
		补充注意点增加
Ver1.02	2017-12-20	增加型号:
		HC89F3421
		HC89S105C4
		HC89S105C6
		HC89S105C8
		HC89S105K4
		HC89S105K6
		HC89S105K8
Ver1.03	2018-05-23	增加型号: HC89F301,HC89F302,HC89F303
		删除型号: HC89S105C4,HC89S105K4
Ver1.04	2019-8-5	新增 LINK4.0 USB 转串口功能
Ver1.05	2019-12-5	新增 LINK4.0 硬件连接图
Ver1.06	2020-5-25	新增 HC8M602,HC88F1421,HC88F1431,HC88F1441,
		HC88T6411,HC88T6421,HC88T6431,HC88T6441

HOLYCHIP 公司保留对以下所有产品在可靠性、功能和设计方面的改进作进一步说明的权利。 HOLYCHIP 不承担由本手册所涉及的产品或电路的运用和使用所引起的任何责任,HOLYCHIP 的产品不是专门设计来应用于外科植入、生命维持和任何 HOLYCHIP 产品产生的故障会对个体造成伤害甚至死亡的领域。如果将 HOLYCHIP 的产品用于上述领域,即使这些是由 HOLYCHIP 在产品设计和制造上的疏忽引起的,用户应赔偿所有费用、损失、合理的人身伤害或死亡所直接或间接所产生的律师费用,并且用户保证 HOLYCHIP 及其雇员、子公司、分支机构和销售商与上述事宜无关。