

A DC-DC Converter Based On Modified Flyback Converter Topology

C. Pesce, *Member, IEEE*, R. Blasco, *Senior Member, IEEE*,

J. Riedemann, *Member, IEEE*, I. Andrade, *Student Member, IEEE*, R. Peña, *Member, IEEE*

Abstract— This paper proposes a DC-DC power converter topology based on a modified Flyback Converter (FC). The aim of the proposed topology is to increase the voltage gain by connecting the inputs of N isolated FCs in parallel and the N secondary inductances in series. This scheme reduces the current in each switch then reducing the associated losses. A single diode and an output capacitance complete the power converter circuit. A Proportional+Integral (PI) controller is used to control the output voltage with the converter operating in discontinuous current mode. The proposed converter can handle more power than the standard FC with a low number of active power devices. The system is modeled using PSIM platform and experimental results are presented considering a 1kW prototype.

Keywords—DC-DC Power Conversion, Flyback Transformers, Switching Loss.

I. INTRODUCCIÓN

LA TOPOLOGÍA Flyback [1] corresponde a un convertidor DC-DC elevador de amplio uso en aplicaciones fotovoltaicas [2]-[3], [15], [17] vehículos eléctricos [4], [8], [10], almacenamiento de energía [5] y fuentes de poder [20] en general, entre otros. La topología estándar se ha utilizado con diferentes modificaciones dando origen, por ejemplo, a convertidores flyback-interleaved [2]-[3], [6]-[8], [9]-[11] y flyback-multifase [4], cuyo objetivo es reducir los niveles de tensión y corriente en los dispositivos de potencia resultando en un conversor con menores pérdidas.

La estructura flyback interleaved posee ventajas en comparación al convertidor flyback estándar, tales como: capacidad de procesar más potencia con menor ripple de corriente [9] y menores pérdidas por conducción en cada switch debido a que el flujo de corriente es menor en cada etapa [10]-[11]. Sin embargo, esta topología presenta la desventaja de tener un tamaño y peso mayor que el convertidor flyback estándar, ya que cuenta con mayor número de dispositivos de potencia y componentes magnéticos, incrementando además el costo del convertidor. El desarrollo de convertidores flyback interleaved, con circuito de entrada en paralelo, ha estado orientado principalmente a topologías con conexión de salida en paralelo [16], [19]-[21] y salidas en conexión serie [17]-[18].

Las topologías interleaved de N etapas con salida paralela contienen N transistores y N diodos y el voltaje de salida está establecido por el ciclo de trabajo y la razón de vueltas de las inductancias de entrada y salida.

En las topologías interleaved de N etapas con salida serie se tienen N diodos, N transistores y N condensadores de salida. El voltaje de salida total es la suma de las contribuciones de cada salida. La Fig. 1 muestra las topologías clásicas de estos convertidores.

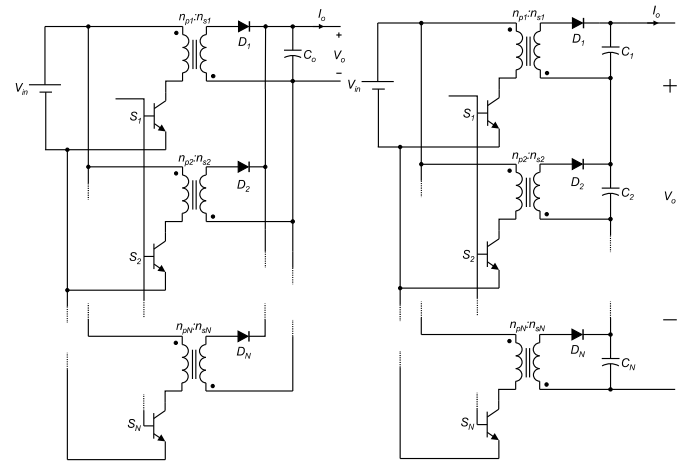


Figura 1. Topologías clásicas Flyback interleaved. a) Salidas en paralelo. b) Salidas en serie.

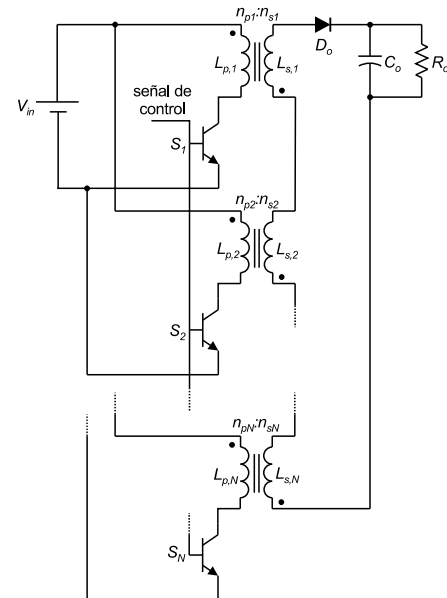


Figura 2. Topología propuesta.

C. Pesce, Universidad de La Frontera, Temuco, Chile, cristian.pesce@ufrontera.cl

R. Blasco, Universidad Politécnica de Valencia, Valencia España, r.blasco@ieee.org

J. Riedemann, Universidad del Bío-Bío, Concepción, Chile, jriedema@ubiobio.cl

I. Andrade, Universidad de Magallanes, Punta Arenas, Chile, iandrade@umag.cl

R. Peña, Universidad de Concepción, Concepción, Chile, rupena@udec.cl

Corresponding Author: Cristian Pesce

En este trabajo se propone un convertidor DC-DC flyback modificado (ver Fig. 2). Este convertidor está basado en la topología interleaved pero requiere de un menor número de dispositivos de potencia ya que conecta las entradas de N convertidores flyback convencionales en paralelo a la fuente de alimentación y las salidas las conecta en serie utilizando solo un diodo semiconductor y un capacitor de filtro.

Respecto a la Fig. 1, los interruptores $S_1 \dots S_N$, e.g. IGBTs, se conectan en serie a los inductores primarios. La señal de control es la misma para todos los interruptores. Puede notarse que para $N=1$ el circuito se reduce a la topología flyback estándar.

Un diodo se conecta en el lado secundario (salida) del convertidor, permitiendo solo un camino para la circulación de corriente. Para probar el concepto, solo tres pares de inductores acoplados han sido utilizados. Sin embargo, para aumentar la capacidad de potencia y/o la ganancia de tensión del convertidor, un número mayor de inductores e interruptores puede ser utilizado. Se presentan resultados de simulación y experimentales considerando un prototipo de 48/480V, 1kW.

II. PRINCIPIO DE OPERACIÓN

Fig. 3 muestra la circulación de corriente en el convertidor en diferentes etapas de operación. El análisis de la topología se realiza bajo las siguientes consideraciones:

- 1) El filtro capacitivo de salida C_o es de tamaño tal que la tensión de salida no contiene rizado.
- 2) Los inductores acoplados son idénticos y tienen razón de vueltas unitaria.
- 3) Los elementos del circuito son ideales.
- 4) El convertidor opera en estado estacionario.
- 5) El convertidor opera en Modo de Conducción Discontinua (DCM), es decir, la corriente de salida alcanza un valor nulo en cada periodo de conmutación.

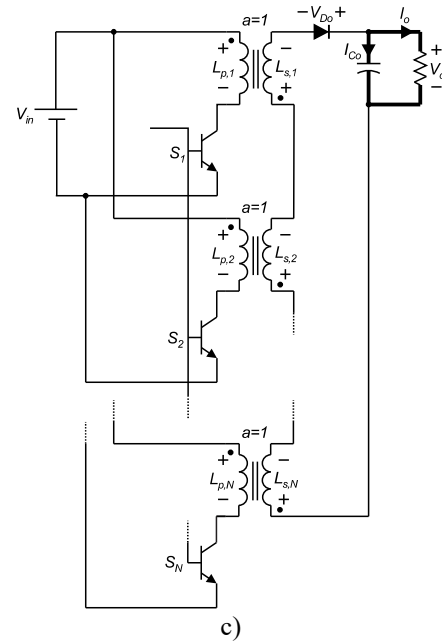
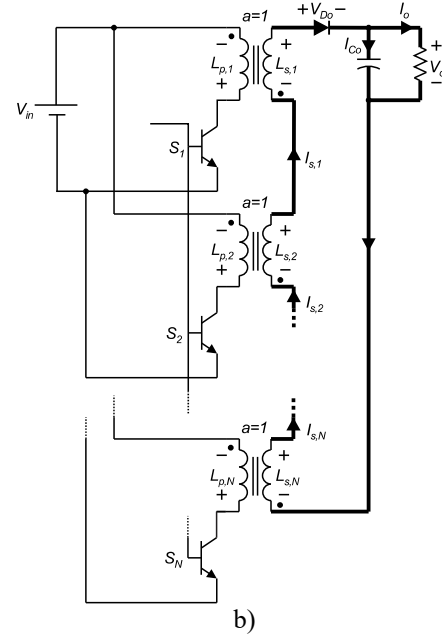
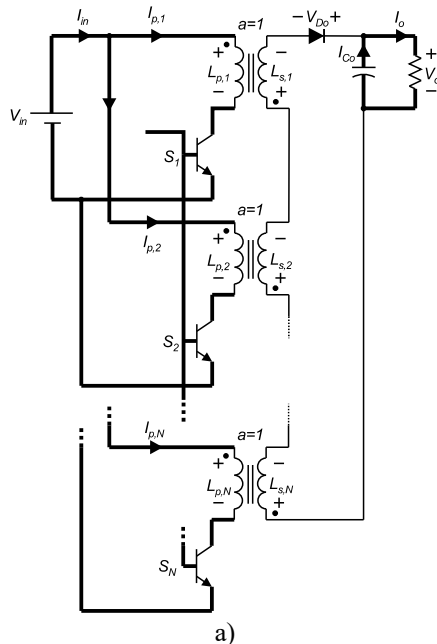


Figura 3. Circuitos equivalentes para cada modo de operación: a) Modo 1, b) Modo 2 y c) Modo 3.

A. Modo de operación 1 ($0 < t < t_{on}$)

Como muestra la Fig. 3a, todos los interruptores son disparados al mismo tiempo, por lo que circula la misma corriente en todos los inductores y dispositivos de entrada. La tensión de entrada V_{in} se aplica a cada inductor primario, los que almacenan la energía entregada por la fuente. El diodo D_o se polariza en forma inversa y el capacitor C_o descarga en la resistencia R_o la energía almacenada en el periodo anterior.

Puede mostrarse que la corriente máxima en cada switch S_i con $i = 1 \dots N$ está dada por:

$$I_{p,Nmax} = \frac{V_{in} D}{L_{p,N} f_s} \quad (1)$$

donde D es el ciclo de trabajo del convertidor propuesto, L_{pN} es la inductancia del primario de cada par de inductores acoplados y f_s es la frecuencia de conmutación del convertidor.

El valor medio de la corriente en los interruptores es:

$$I_{p,N} = \frac{I_{p,Nmax} D_{MF}}{2} = \frac{V_{in} D^2}{2 L_{p,N} f_s} = \frac{I_{in}}{N} \quad (2)$$

donde I_{in} es la corriente media de entrada y N el número de pares de inductores acoplados usados.

La corriente eficaz en cada inductancia del primario $L_{p,N}$ está dada por:

$$I_{p,NRMS} = \frac{V_{in} D}{L_{p,N} f_s} \sqrt{\frac{D}{3}} = \frac{2 I_{in}}{N \sqrt{3} D_{MF}} \quad (3)$$

La tensión en los inductores primario y secundario está dada por (4) y (5), respectivamente:

$$V_{p,N} = V_{in} \quad (4)$$

$$V_{s,N} = -\left(\frac{V_{in}}{a}\right) \quad (5)$$

La tensión inversa en el diodo está dada por:

$$V_{D_o} = -\left(N \frac{V_{in}}{a} + V_o\right) \quad (6)$$

donde V_o es la tensión de salida del convertidor.

Finalmente, la corriente de carga (entregada por el capacitor C_o) está dada por:

$$I_o = \frac{V_o}{R_o} = -I_{C_o} \quad (7)$$

B. Modo de operación 2 ($t_{on} < t < t_x$)

Como muestra la Fig. 3b, en $t = t_{on}$ los interruptores se apagan y la energía almacenada en los inductores primarios se transfiere a los secundarios, alimentando al capacitor C_o y la carga R_o a través del diodo D_o que se encuentra polarizado en forma directa.

Como los inductores de cada secundario están conectados en serie, circula la misma corriente en cada uno durante el intervalo $t_{on} < t < t_x$. El tiempo t_x corresponde al instante en que la corriente en los inductores secundarios se hace cero.

La corriente máxima y media en el diodo D_o está dada por (8) y (9), respectivamente:

$$I_{D_{o,max}} = \frac{V_{in} \cdot D}{L_{p,N} f_s} a = \frac{2 \cdot a \cdot I_{in}}{N} \quad (8)$$

$$I_{D_o} = V_{in} \cdot D \sqrt{\frac{N}{2 R_o L_{p,N} f_s}} = \sqrt{\frac{V_{in} I_{in} I_o}{2 V_o}} \quad (9)$$

Puede notarse que la corriente media en el diodo depende de la corriente de salida I_o . La corriente efectiva que circula en los inductores secundarios conectados en serie puede calcularse como:

$$I_{s,NRMS} = a \frac{V_{in} D}{L_{p,N} f_s} \sqrt{\frac{t_x}{3 T_s}} = a \frac{2 I_{in}}{N} \sqrt{\frac{t_x}{3 T_s}} \quad (10)$$

donde T_s es el periodo de conmutación del convertidor. La tensión en cada inductor primario y secundario está dada por (11) y (12), respectivamente:

$$V_{p,N} = -\left(\frac{V_o}{N}\right) \quad (11)$$

$$V_{s,N} = \frac{V_o}{N} \quad (12)$$

La tensión en cada interruptor S_N está dada por:

$$V_{CE,N} = \frac{V_o}{N} + V_{in} \quad (13)$$

La corriente máxima en el capacitor puede definirse como:

$$I_{C_{o,MAX}} = I_{D_{o,MAX}} - \frac{V_o}{R_o} = \frac{2 \cdot I_{in}}{N} a - I_o \quad (14)$$

C. Modo de operación 3 ($t_x < t < T_s$)

Como muestra la Fig. 3c, entre $t = t_x$ y $t = T_s$, los interruptores aún permanecen apagados, la energía almacenada en los inductores se ha reducido a cero y la corriente en el diodo I_{D_o} se ha extinguido. El diodo se encuentra ahora polarizado inversamente y la energía almacenada en el capacitor durante el intervalo $t_{on} < t < t_x$ se transfiere a la resistencia de carga. La tensión en el diodo y en cada interruptor S está dada por (15) y (16), respectivamente:

$$V_{D_{o,MAX}} = -V_o \quad (15)$$

$$V_{CE,N} = V_{in} \quad (16)$$

En la Fig. 4 se muestran formas de onda teóricas del convertidor para dos ciclos de conmutación.

III. GANANCIA DE TENSIÓN

La ganancia de tensión de la topología propuesta está dada por:

$$\frac{V_o}{V_{in}} = D \sqrt{\frac{N \cdot R_o}{2 L_{p,N} f_s}} \quad (17)$$

Puede observarse que este valor es \sqrt{N} veces mayor que la ganancia de tensión del convertidor flyback estándar [13], donde N es el número de inductores acoplados.

IV. PÉRDIDAS EN EL CONVERTIDOR PROPUESTO

A. Pérdidas por conducción

La tensión colector-emisor V_{CE} de un transistor depende de la corriente de colector I_C . Considerando una relación lineal entre V_{CE} e I_C , puede mostrarse que las pérdidas por conducción (durante el intervalo $0 < t < t_{on}$) en cada interruptor de la topología propuesta están dadas por:

$$P_{N,cond} = \frac{I_{in}}{3 \cdot N} (2 \cdot V_{CE,max} + V_{CE,min}) \quad (18)$$

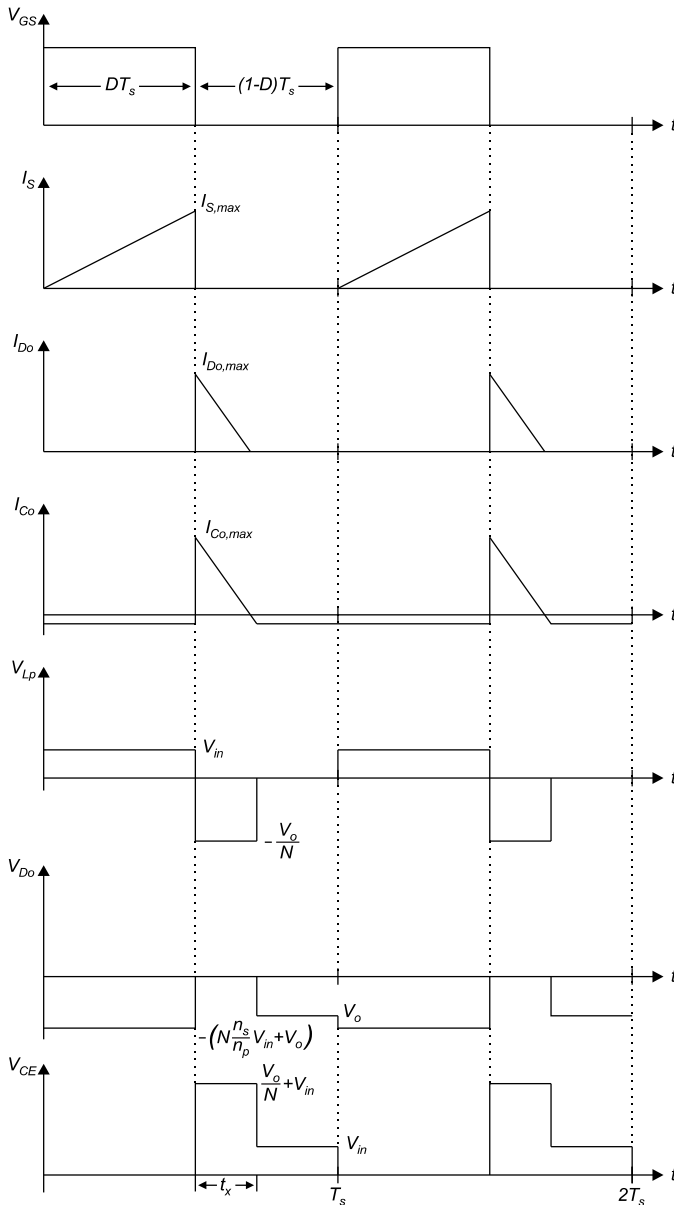


Figura 4. Formas de onda teóricas del convertidor propuesto. V_{GS} : señal de disparo de los transistores; I_S : corriente en los transistores; I_{D0} : corriente en el diodo; I_{Co} : corriente en el capacitor; V_{Lp} : tensión en los inductores primarios; V_{Do} : tensión en el diodo; V_{CE} : tensión colector-emisor en los transistores.

Por lo tanto, para el convertidor de N etapas propuesto, las pérdidas totales por conducción están dadas por $P_{cond,T} = N \cdot P_{N,cond}$.

B. Pérdidas por conmutación

Considerando operación en modo de conducción discontinua, las pérdidas por conmutación en el convertidor flyback propuesto (basado en cálculo de pérdidas para el convertidor flyback estándar [12]), se definen como:

$$P_{N,sw} = \frac{(V_o + N \cdot V_{in}) \cdot I_{in} \cdot (t_f + t_d) \cdot f_s}{N \cdot D} \quad (19)$$

con

$$D_{MF} = \frac{\frac{(V_o + V_{F,max})}{N} \cdot (0.8 \cdot T) \cdot f_s}{(V_{in} - V_{CE,max}) + \frac{(V_o + V_{F,max})}{N}} \quad (20)$$

Asumiendo $V_o \gg V_F$ y $V_{in} \gg V_{CE,max}$, (20) y (22) pueden reescribirse como:

$$P_{N,sw} = \frac{(V_o + V_{in})^2 \cdot I_{in} \cdot (t_f + t_d) \cdot f_s}{0.8 \cdot V_o} \quad (21)$$

$$P_{sw,T} = \frac{(V_o + N \cdot V_{in})^2 \cdot I_{in} \cdot (t_f + t_d) \cdot f_s}{N \cdot V_o \cdot 0.8} \quad (22)$$

Considerando una relación lineal entre la caída de tensión en el diodo y la corriente en el mismo (V_F e I_D), las pérdidas por conducción y conmutación en el diodo del convertidor flyback modificado están dadas por (23) y (24), respectivamente:

$$P_{D,cond} = \frac{V_{in} I_{in} \cdot (2 \cdot V_{F,max} + V_{F,min})}{3 \cdot V_o \cdot N} \quad (23)$$

$$P_{D,sw} = \frac{3.125 I_{in} (V_o + N \cdot V_{in})^2 t_a f^2}{N^2 \cdot V_{in} \cdot V_o} \left[\frac{V_{F,max} t_a}{2} + (V_o + N \cdot V_{in}) \left(\frac{t_b}{2} - t_b^2 \left(\frac{1}{3} + \frac{1}{2 \cdot t_c} \right) + \frac{t_c}{2} \right) \right] \quad (24)$$

A modo de ejemplo, para los requerimientos de diseño dados en la Tabla I y considerando las relaciones en la Sección II, los valores nominales de los dispositivos para la topología flyback modificada se muestran en la Tabla II.

TABLA I
REQUERIMIENTOS DE DISEÑO

Variable	Descripción	Valor
V_{in}	Tensión de entrada	48 V
V_o	Tensión de salida	400 V
I_o	Corriente de salida	2.5 A
P_o	Potencia de salida	1 kW
N	Nº inductores acoplados	3
a	Razón de vueltas inductores	1
f_s	Frecuencia de conmutación	20 kHz

TABLA II
VALORES NOMINALES DE LOS DISPOSITIVOS DE POTENCIA

Transistor	$I_{p,N,max} = 23.60 \text{ A}$
	$I_{p,N} = 6.94 \text{ A}$
	$V_{CE,max} = 181.33 \text{ V}$
Diodo	$I_{D0,max} = 23.60 \text{ A}$
	$I_{D0} = 2.5 \text{ A}$
	$V_R = 544 \text{ V}$

C. Corriente en los elementos pasivos

Las corrientes RMS en la topología flyback modificada dependen del ciclo de trabajo del convertidor. Las corrientes RMS en cada inductor primario y secundario del convertidor propuesto están dadas por las ecuaciones (25) y (26), respectivamente:

$$I_{p,RMS} = \frac{2 \cdot I_{in}}{N} \sqrt{\frac{V_o + N \cdot V_{in}}{2.7 \cdot V_o}} \quad (25)$$

$$I_{s,RMS} = a \cdot \frac{2 \cdot I_{in}}{V_o} \sqrt{\frac{V_{in} \cdot (V_o + N \cdot V_{in})}{2.7 \cdot N}} \quad (26)$$

Finalmente, la corriente efectiva en el capacitor del convertidor flyback modificado, está dada por:

$$I_{C,RMS} = \sqrt{I_o^2 + \frac{4 I_{in}^2 V_{in} (V_o + N V_{in})}{2.4 N V_o^2} - \left(\frac{2 I_{in} V_{in}}{V_o} I_o \right)} \quad (27)$$

Considerando los parámetros de diseño de la Tabla I, la corriente en los inductores y el capacitor de la topología propuesta se muestran en la Tabla III.

TABLA III
CORRIENTES RMS

Inductor primario	9.86 A
Inductor secundario	7.89 A
Capacitor	5.75 A

V. ESQUEMA DE CONTROL

A. Modelo DC simplificado

El convertidor propuesto puede modelarse como muestra la Fig. 5. El valor medio de la corriente I_{D_o} en el diodo D_o (9) depende del ciclo de trabajo D , donde D puede calcularse usando un comparador que recibe una señal de control $V_c(t)$ desde un controlador Proporcional+Integral (PI) y una señal diente de sierra V_s . $V_c(t)$ puede variar entre 0 y 0.9 para limitar el ciclo de trabajo y evitar operación en Modo Conducción Continua (CCM), ya que el modo de funcionamiento en modo discontinuo (DCM) utilizado presenta ventajas en términos de simplicidad de control y de eficiencia del convertidor (en baja potencia) [15].

La función de transferencia (tensión de salida/tensión de entrada) de la topología propuesta está dada por:

$$G(s) = \frac{V_o(s)}{V_c(s)} = \frac{V_{in}}{V_s} \sqrt{\frac{NR_o}{2L_{p,N} f_s}} \left(\frac{1}{sR_o C_o + 1} \right) \quad (28)$$

B. Esquema de control de tensión

El esquema de control para el convertidor propuesto se muestra en la Fig. 6. La tensión de salida del convertidor se controla mediante un controlador PI; la salida del controlador se utiliza como señal de referencia para el generador de PWM y un limitador de corriente máxima se incluye para protección de los dispositivos de potencia.

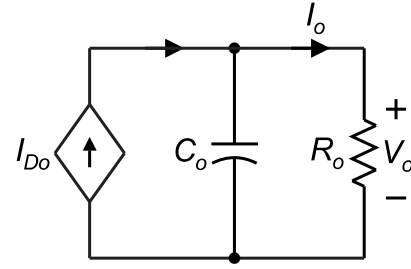


Figura 5. Modelo simplificado del convertidor flyback modificado.

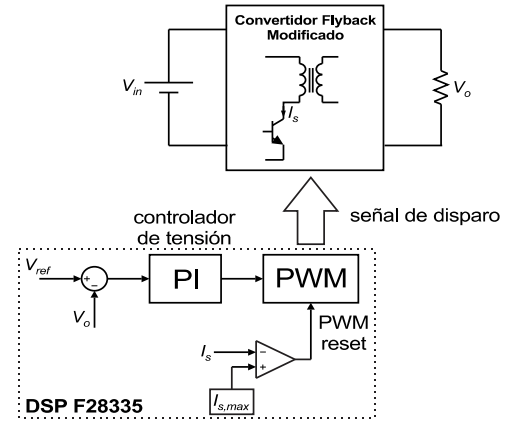


Figura 6. Esquema de control de tensión del convertidor.

VI. RESULTADOS DE SIMULACIÓN

La simulación del convertidor flyback modificado se realiza usando la plataforma Psim. Los parámetros de simulación, similares a los del sistema experimental, se muestran en la Tabla IV. La Fig. 7 muestra la corriente en cada interruptor y la corriente en el diodo. La corriente en los interruptores alcanza un valor máximo de alrededor de 30 A mientras la corriente máxima en el diodo es 35 A. La tensión colector-emisor en cada interruptor se muestra en la Fig. 8 junto con la tensión en el diodo.

TABLA IV
PARÁMETROS DE SIMULACIÓN

Variable	Descripción	Valor
V_{in}	Tensión de entrada	48 V
V_o	Tensión de salida	400 V
L_m	Inductancia magnetizante	32 μ H
n_p/n_s	Razón de vueltas inductores	1
C_o	Capacitor de salida	2.3 mF
f_s	Frecuencia de conmutación	20 kHz



Figura 7. Corriente en los transistores y en el diodo.



Figura 8. Tensión en los transistores y en el diodo.

VII. RESULTADOS EXPERIMENTALES

El convertidor utiliza tres inductores con núcleo de ferrita ($N=3$) y razón de vueltas unitaria. Los interruptores son IGBTs modelo IRG4PSC71UD. Un diodo de recuperación rápida RURG8060 se utiliza en la salida del convertidor. El controlador de tensión se implementa en un procesador digital de señales (DSP) F28335.

La Fig. 9 muestra la corriente en cada interruptor y en el diodo. La operación DCM puede notarse de la corriente en los interruptores.

Se puede notar la similitud entre las formas de onda de la Fig. 9 y los resultados de simulación de la Fig. 7. La Fig. 10 muestra la tensión colector-emisor V_{CE} en cada transistor y la tensión en el diodo V_{Do} . La tensión peak en los interruptores depende principalmente en la inductancia parásita presente en la configuración del circuito. Para reducir estos máximos de tensión se han implementado redes snubber pasivas.

La Fig. 11 muestra el desempeño del esquema de control propuesto. La tensión de referencia de salida se establece en 400 V con una carga inicial de 640 W cuando se aplica un impacto de carga de 360 W. La corriente crece desde 1.6 A a 2.5 A. Luego, se remueven 360 W de carga en la salida del convertidor y la corriente decrece a su valor inicial de 1.6 A. Al aplicar los impactos de carga se observa un efecto despreciable en la tensión de salida.

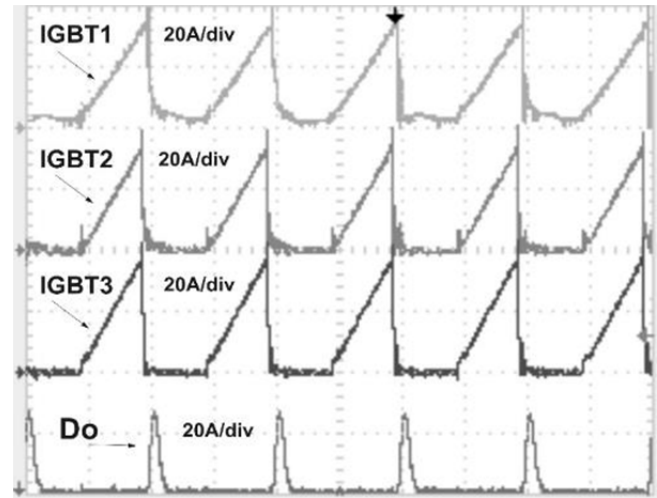


Figura 9. Corrientes experimentales en los transistores y en el diodo.

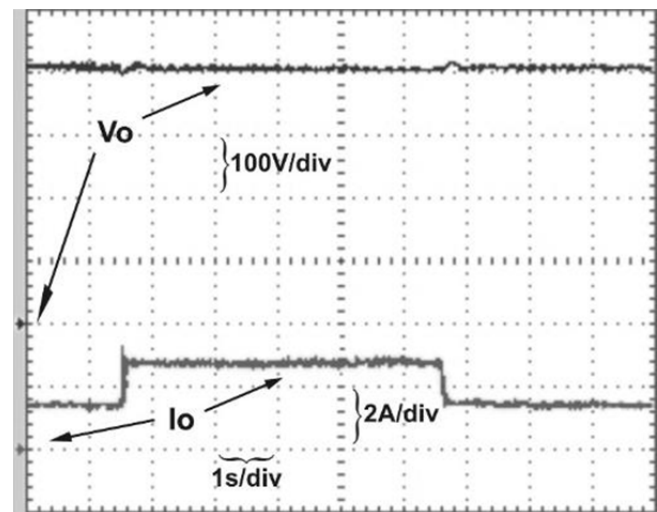


Figura 10. Tensiones experimentales en los transistores y en el diodo.

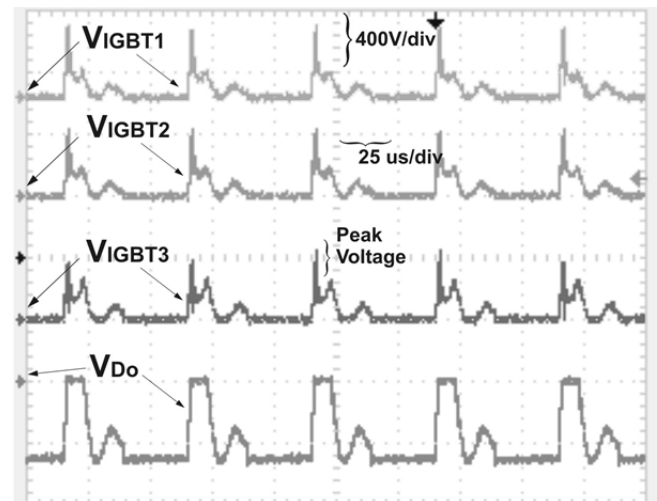


Figura 11. Tensión y corriente de salida ante impactos de carga.

La Fig. 12 muestra la tensión y corriente de salida cuando se aplica un incremento en la tensión de referencia de 400V a 450V. Se aprecia un buen desempeño del esquema de control propuesto.

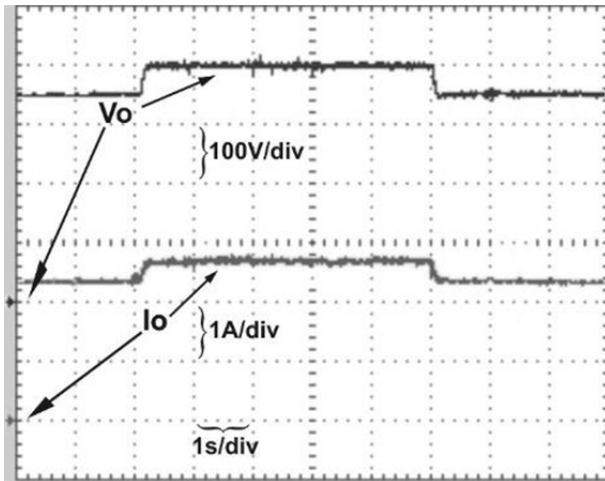


Figura 12. Tensión y corriente de salida ante cambios en la referencia de tensión.

VIII. COMPARACIONES ENTRE CONVERTIDORES FLYBACK INTERLEAVED Y TOPOLOGÍA PROPUESTA

Considerando las topologías de las Fig. 1 y 2 es posible realizar una comparación preliminar teniendo en cuenta, por ejemplo, número de dispositivos, voltajes y corrientes en semiconductores y capacitores, calidad del voltaje de salida y estrategia de control. Suponiendo que se tienen N etapas, una potencia nominal P_o , voltaje de entrada V_{in} , voltaje de salida V_o y una razón de vueltas de los inductores de acoplamiento de $a:1$ (con $a < 1$ para el caso elevador de tensión). Se supondrá que el ciclo de trabajo para condiciones nominales es similar para todas las topologías.

Para el caso de flyback interleaved con entradas y salidas en paralelo, las comparaciones fundamentales se resumen en la Tabla V.

TABLA V
COMPARACIÓN ENTRE FLYBACK INTERLEAVED CON SALIDA PARALELA Y TOPOLOGÍA PROPUESTA

	Flyback Interleaved	Topología propuesta	Comparación
Transistores	N	N	$=$
Tensión de Transistor	$aV_o + V_{in}$	$\frac{aV_o}{N} + V_{in}$	$+$
Corriente media transistor	$\frac{I_o}{N}$	$\frac{I_o}{N}$	$=$
Condensador	1	1	$=$
Voltaje Condensador	V_o	V_o	$=$
Diodos	N	1	$+$
Tensión Diodo	$aV_{in} + V_o$	$aNV_{in} + V_o$	$-$
Corriente Media Diodo	$\frac{I_o}{N}$	I_o	$-$
% Ripple en V_o	Menor	Mayor	$-$
Control	Menos simple	Simple	$+$

La comparación de la topología flyback interleaved (TFI) con salida serie [16]-[17] con la topología propuesta en este documento se muestra en la Tabla VI.

TABLA VI
COMPARACIÓN ENTRE FLYBACK INTERLEAVED CON SALIDA SERIE Y TOPOLOGÍA PROPUESTA

	Flyback Interleaved	Topología propuesta	Comparación
Transistor	N	N	$=$
Tensión Transistor	$\frac{aV_o}{N} + V_{in}$	$\frac{aV_o}{N} + V_{in}$	$=$
Corriente media transistor	$\frac{I_o}{N}$	$\frac{I_o}{N}$	$=$
Condensador	N	1	$+$
Voltaje de Condensador	$\frac{V_o}{N}$	V_o	$-$
Diodos	N	1	$+$
Tensión Diodo	$aV_{in} + V_o$	$aNV_{in} + V_o$	$-$
Corriente media diodo	$\frac{I_o}{N}$	I_o	$-$
% Ripple en V_o	mayor	menor	$+$
Control	Menos simple	Simple	$+$

En el caso de (FI) con salidas en paralelo para lograr la misma razón de transformación, con corrientes máximas de dispositivos semiconductores equivalente, deberán considerar una razón de vueltas de bobina mayor lo que incidirá en los voltajes máximos que deben soportar los transistores. En el caso FI con salidas en serie, cada condensador tendrá una corriente de ripple similar que en la topología propuesta, pero como los voltajes individuales son menores, el porcentaje de corriente de ripple de cada condensador será mayor. Adicionalmente el costo de N condensadores de voltaje $\frac{V_o}{N}$ es mayor que el costo de un condensador de voltaje V_o .

IX. CONCLUSIÓN

En este trabajo se ha propuesto una topología basada en el convertidor flyback. El esquema busca obtener una mayor ganancia de tensión, conectando en paralelo las entradas de convertidores flyback aislados y las salidas en serie, con un número reducido de dispositivos de potencia en comparación a la topología flyback interleaved. El convertidor, junto con una estrategia de control de la tensión de salida, basado en la operación en DCM, permite simplificar el control, ha sido implementado y validado experimentalmente en un prototipo de baja potencia. Los resultados obtenidos muestran un buen desempeño del convertidor y sistema de control. El convertidor, en términos de costos, resulta atractivo, con respecto a las topologías interleaved salida serie, aunque en términos de ripple de la tensión de salida V_o , posee desventaja.

REFERENCIAS

- [1] M. Kazimierzczuk, Pulse-width Modulated DC-DC Power Converters, First Edit. John Wiley & Sons, 2008.
- [2] M. A. Rezaei, K.-J. Lee, and A. Huang, "High efficiency flyback micro-inverter with a new adaptive snubber for photovoltaic applications," IEEE Trans. Power Electron., vol. PP, no. 99, 2015.
- [3] B. Tamyurek and B. Kirimer, "An interleaved high-power flyback inverter for photovoltaic applications," IEEE Trans. Power Electr., vol. 30, no. 6, pp. 3228–3241, Jun. 2015.
- [4] T. Bhattacharya, V. Giri, K. Mathew, and L. Umanand, "Multiphase bidirectional fly-back converter topology for hybrid electric vehicles," IEEE Trans. Ind. Electron., vol. 56, no. 1, pp. 78–84, Jan. 2009.
- [5] T. Anno and H. Koizumi, "Double-input bidirectional DC/DC converter using cell-voltage equalizer with flyback transformer," IEEE Trans. Power Electron., vol. 30, no. 6, pp. 2923–2934, Jun. 2015.
- [6] Y.-C. Hsieh, M.-R. Chen, and H.-L. Cheng, "An interleaved flyback converter featured with zero-voltage transition," IEEE Trans. Power Electron., vol. 26, no. 1, pp. 79–84, Jan. 2011.
- [7] Q. Wang, J. Zhang, X. Ruan and K. Jin, "A double-input flyback DC/DC converter with single primary winding," IEEE Energy Convers. Congr. and Expo., Atlanta, GA, pp. 1938–1944, 2010.
- [8] F. Forest, B. Gelis, J.-J. Huselstein, B. Cougo, E. Laboure, and T. Meynard, "Design of a 28 V-to-300 V/12 kW multi-cell interleaved flyback converter using intercell transformers," IEEE Trans. Power Electronics, vol. 25, no. 8, pp. 1966–1974, Aug. 2010.
- [9] B. Lin, H. Chiang, C. Cheng, "Analysis and Implementation of an Interleaved ZVS Bi-Flyback Converter", IET Power Electronics, vol. 3, no. 2, pp. 259–268, 2010.
- [10] F. Forest, E. Laboure, B. Gelis, V. Smet, T. A. Meynard, and J.-J. Huselstein, "Design of intercell transformers for high-power multicell interleaved flyback converter," IEEE Trans. Power Electron., vol. 24, no. 3, pp. 580–591, Mar. 2009.
- [11] F. Forest, T. Meynard, E. Laboure, V. Costan, and J.-J. Huselstein, "A multi-cell interleaved flyback using intercell transformers," IEEE Trans. Power Electron., vol. 22, no. 5, pp. 1662–1671, Sep. 2007.
- [12] A. I. Pressman, "Switching Power Supply Design". Third Edition, P. 105, 2007
- [13] D. W. Hart, "Power Electronics" Second Edition, p. 238, 2011.
- [14] M. Rashid, "Power Electronics". Third Edition, p. 604, 2004.
- [15] Z. Zhang, X.-F. He, and Y.-F. Liu, "An optimal control method for photovoltaic grid-tied interleaved flyback micro-inverters to achieve high efficiency in wide load range," IEEE Trans. Power Electron., vol. 28, no. 11, pp. 5074–5087, Nov. 2013.
- [16] W. Li, J. Liu, J. Wu, and X. He, "Design and analysis of isolated ZVT boost converters for high-efficiency and high-step-up applications," IEEE Trans. Power Electron., vol. 22, no. 6, pp. 2263–2374, Nov. 2007.
- [17] N. Pragallapati, T. Lodh, V. Agarwal, "Parallel-input series-output interleaved flyback based solar PV module integrated micro-inverter", IEEE Int. Conf. on Renewable Energy Research and Applications, pp. 716–720, 2015.
- [18] J. Zhang, H. Wu, Y. Xing, K. Sun and X. Ma, "A Variable Frequency Soft Switching Boost-Flyback Converter for High Step-up Applications", IEEE Energy Convers. Congr. and Expo., pp. 3968–3973, 2011.
- [19] T. Qian and B. Lehman, "Coupled input-series and output-parallel dual interleaved flyback converter for high input voltage application," IEEE Trans. Power Electronics, vol. 23, no. 1, pp. 88–95, Jan. 2008.
- [20] C. Yeon, S. Moon, B. Kim, J. Lee, G. Moon, "Design of Series Input Parallel Output Interleaved Flyback Converter for 75W AC-DC Adapter", IEEE Veh. Power and Propulsion Conf., pp. 1238–1243, 2012.
- [21] J. Kim, I. Lee, G. Moon, K. Park, "Series Input Parallel Output Interleaved Flyback Converter with Regenerative Leakage Inductance Energy", IEEE 7th Int. Power Electronics and Motion Control Conf., pp. 1347–1352, 2012.

AGRADECIMIENTOS

Este trabajo fue financiado por Universidad de La Frontera, Temuco, Chile, bajo el proyecto DIUFRO17-0044. También se agradece el aporte financiero entregado por Fondecyt Chile bajo el contrato 1151325 y CONICYT/FONDAP/15110019 y

al Ministerio de Economía Español por el contrato DPI2014-53245-R.



Cristián Pesce G. nació el 07 de Noviembre de 1975 en Rancagua, Chile. Recibió el título de Ingeniero Electrónico de la Pontificia Universidad Católica de Valparaíso, Chile, y es candidato al grado de Doctor en Ingeniería Eléctrica de la Universidad de Concepción, Chile. Actualmente es académico del Departamento de Ingeniería Eléctrica de la Universidad de La Frontera, Temuco, Chile. Sus áreas de interés incluyen diseño y control de convertidores de potencia aplicados a sistemas de potencia.



Ramón Blasco Giménez recibió el grado B.Eng. en ingeniería eléctrica de la Universidad Politécnica de Valencia, Valencia, España en 1992 y el grado Ph.D. en ingeniería eléctrica y electrónica de la Universidad de Nottingham, Nottingham, Reino Unido, en 1996. De 1992 a 1995 fue asistente de investigación en el Departamento de Ingeniería Eléctrica y Electrónica de la Universidad de Nottingham. En 1996 se unió al Departamento de Ingeniería de Sistemas y Automática de la Universidad Politécnica de Valencia donde actualmente es profesor titular. Sus intereses incluyen control de accionamientos eléctricos, generación eólica e integración a la red de sistemas de energía renovable. Dr. Blasco-Giménez recibió el premio "Best Paper Award" de IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS en 2005, en calidad de co-autor. Es ingeniero profesional registrado en España y miembro de la Institución de Tecnología e Ingeniería en Reino Unido.



Javier Riedemann Aros nació el 15 de Abril de 1986 en Punta Arenas, Chile. Recibió el título de Ingeniero Eléctrico de la Universidad de Magallanes en Punta Arenas, Chile, en 2010 y el grado de Doctor en Ingeniería Eléctrica de la Universidad de Concepción, Concepción, Chile, en Abril de 2015. Actualmente es académico del Departamento de Ingeniería Eléctrica y Electrónica de la Universidad del Bío-Bío, Concepción, Chile. Sus áreas de interés incluyen control de convertidores de potencia y accionamientos de velocidad variable.



Iván Andrade Agüero nació el 24 de Febrero de 1979 en Punta Arenas, Chile. Recibió el título de Ingeniero Eléctrico de la Universidad de Magallanes en Punta Arenas, Chile, en 2007 y es candidato a Doctor en Ingeniería Eléctrica de la Universidad de Concepción, Concepción, Chile. Sus áreas de interés incluyen control de convertidores de potencia y energías renovables.



Rubén Peña Guíñez nació el 19 de Agosto de 1960 en Coronel, Chile. Recibió el título de Ingeniero Eléctrico de la Universidad de Concepción en Concepción, Chile, en 1984, y los grados M.Sc. y Ph.D. de la Universidad de Nottingham, Nottingham, Reino Unido, en 1992 y 1996, respectivamente. De 1985 a 2008 se desempeña como académico en la Universidad de Magallanes, Punta Arenas, Chile. Actualmente se desempeña como Profesor Titular del Departamento de Ingeniería Eléctrica de la Universidad de Concepción. Sus intereses principales son el control de convertidores de potencia, accionamientos de corriente alterna y sistemas de energía renovable.