

INF01058

Circuitos Digitais

ULA Multifunção
Multiplicadores

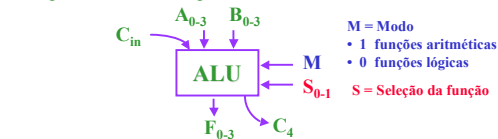
Aula 14



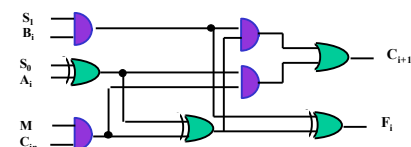
Circuitos Digitais

Unidade Aritmética e Lógica - ULA

Exemplo de uma ULA Simples de 4 Bits - 12 Entradas, 5 Saídas



cada estágio



Circuitos Digitais

Funções Lógicas com $M = 0$

- O valor de C_{in} não importa
- C_{i+1} pode ser 0 ou 1, dependendo de A_i e B_i , mas isto não afeta o estágio seguinte

Portanto: F_i depende apenas de A_i , B_i e da seleção S_0 e S_1

S_1	S_0	F_i
0	0	A_i
0	1	\bar{A}_i
1	0	$A_i \oplus B_i$
1	1	$A_i \oplus B_i = \bar{A}_i \oplus \bar{B}_i$ (função equivalência)



Circuitos Digitais

Funções Aritméticas com $M = 1$ e $C_{in} = 0$

$M = 1$ faz com que C_i se propague através do estágio

S_1	S_0	F_i	
0	0	$F_i = A_i$	$F = A$
0	1	$F_i = \bar{A}_i$	$F = \bar{A}$ $F = 1$'s de A
1	0	$F_i = B_i \oplus A_i \oplus C_i$	$F = A$ mais B
1	1	$F_i = B_i \oplus \bar{A}_i \oplus C_i$	$F = \bar{A}$ mais $B = B + 1$'s de A ou $B - A$ em 1's

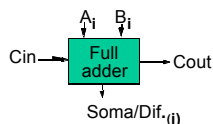
Funções Aritméticas com $M = 1$ e $C_{in} = 1$

S_1	S_0	F_i	
0	0	$F_0 = A_0 \oplus 1$	$F_0 = A_0$ mais 1 $F = A$ mais 1
0	1	$F_0 = \bar{A}_0 \oplus 1$	$F_0 = \bar{A}_0$ mais 1 $F = \bar{A}$ mais 1 = 2's de A
1	0	$F_0 = A_0 \oplus B_0 \oplus 1$	$F_0 = A_0$ mais B_0 mais 1 $F = A$ mais B mais 1
1	1	$F_0 = \bar{A}_0 \oplus B_0 \oplus 1$	$F_0 = \bar{A}_0$ mais B_0 mais 1 $F = \bar{A}$ mais B mais 1 = $B - A$ em 2's



Circuitos Digitais

Para $M=1$, $S_1=1$ e $C_{in(0)}=(0,1)$ a ULA converte-se em um bloco Somador/Subtrator

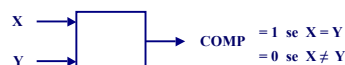


A	B	C_i	S	C_o	Carry status
0	0	0	0	0	delete
0	0	1	1	0	delete
0	1	0	1	0	propagate
0	1	1	0	1	propagate
1	0	0	1	0	propagate
1	0	1	0	1	propagate
1	1	0	0	1	generate
1	1	1	1	1	generate



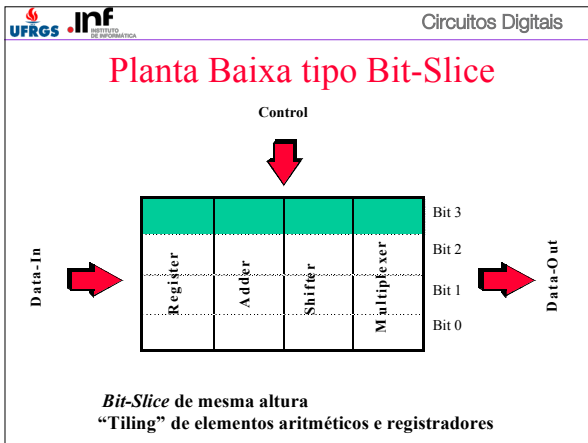
Circuitos Digitais

Comparador



X	Y	COMP
0	0	1
0	1	0
1	0	0
1	1	1

$$COMP = X Y + \bar{X} \bar{Y} = \bar{X \oplus Y}$$



Multiplicador de 2 bits. Síntese de circuito combinacional

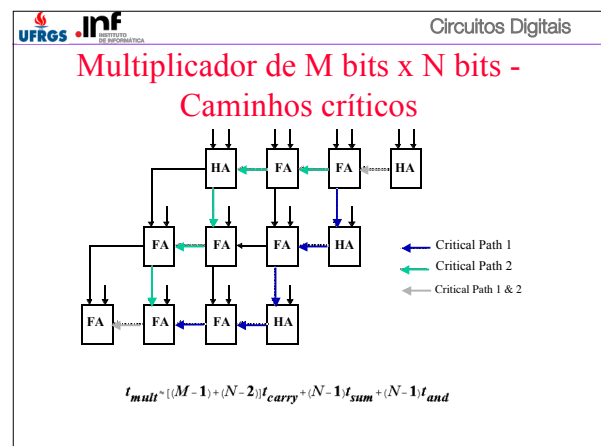
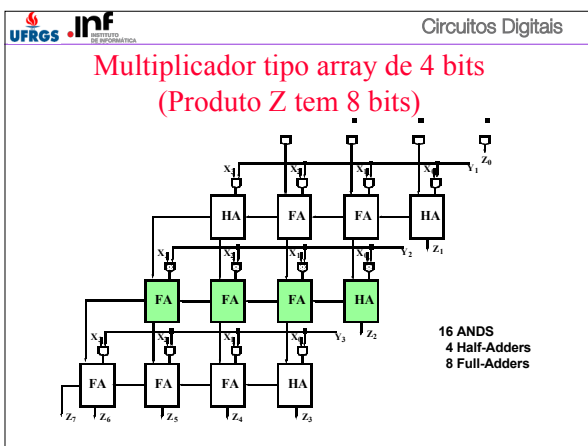
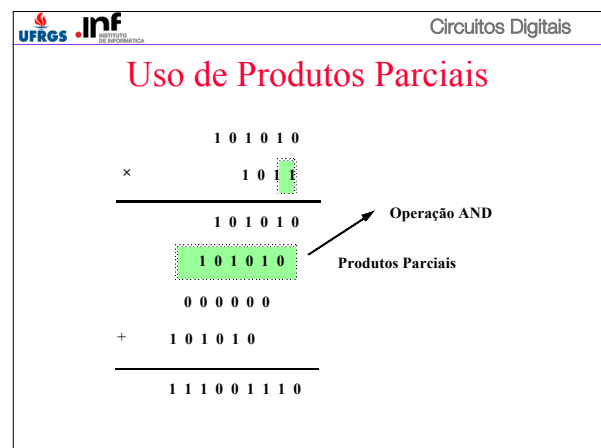
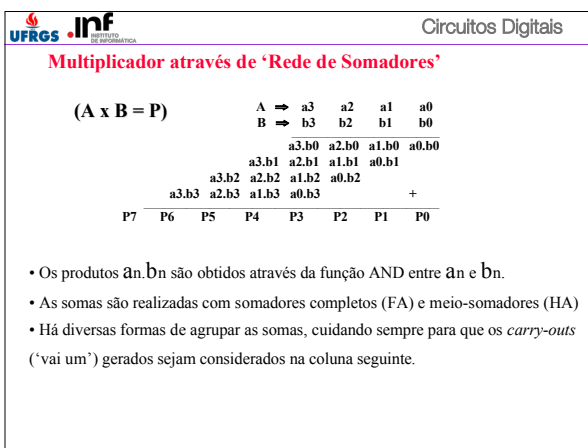
X_1	X_0	Y_1	Y_0	P_3	P_2	P_1	P_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0
0	0	1	0	0	0	0	0
0	0	1	1	0	0	0	0
0	1	0	0	0	0	0	0
0	1	0	1	0	0	0	1
0	1	1	0	0	0	1	0
0	1	1	1	0	0	1	1
1	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0
1	0	1	0	0	1	0	0
1	0	1	1	0	1	1	0
1	1	0	0	0	0	0	0
1	1	0	1	0	0	1	1
1	1	1	0	0	1	1	0
1	1	1	1	1	0	0	1

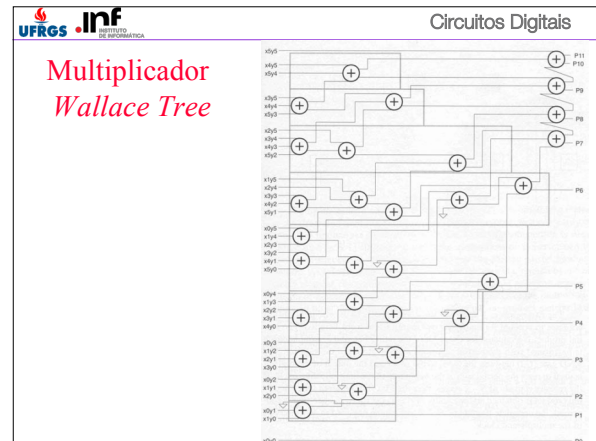
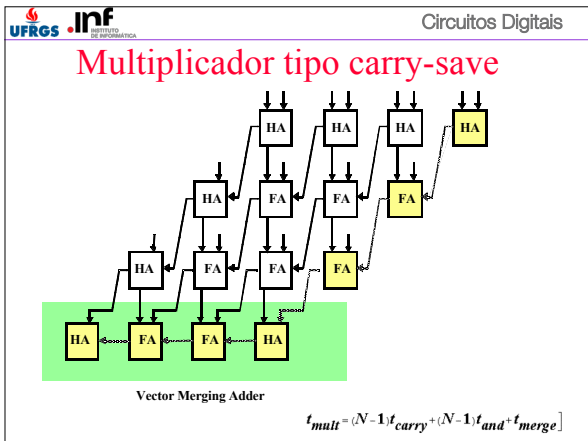
$P_3 = m_{15}$
 $P_2 = \sum m(10, 11, 14)$
 $P_1 = \sum m(6, 7, 9, 11, 13, 14)$
 $P_0 = \sum m(5, 7, 13, 15)$

P_1

$X_1 Y_0$	00	01	11	10
00	0	0	0	0
01	0	0	1	1
11	0	1	0	1
10	0	1	1	0

 $P_1 = \bar{X}_1 X_0 Y_1 + \bar{Y}_1 Y_0 X_1 + X_1 \bar{X}_0 Y_0 + \bar{Y}_1 Y_0 X_0$





UFRGS .inf INSTITUTO DE INFORMÁTICA

Circuitos Digitais

Multiplicadores - Sumário

- Otimização específica das Células de FA, HA, AND
- Identificar o caminho crítico combinacional
- Outras técnicas utilizadas na prática
- Atraso logarítmico versus Linear (Árvore de Wallace para Multiplicação)
- Recodificação do Multiplicando (Codificação de Booth)
- Pipelinização do multiplicador

Otimizações no nível sistema (Barramentos p/ Operandos)