

Устройства бит-поточковой обработки данных в следящих измерительных системах

А. Х. Мурсаев¹, О. И. Буренева²

Санкт-Петербургский государственный электротехнический университет

«ЛЭТИ» им. В.И. Ульянова (Ленина)

¹ahmursaev@etu.ru, ²oibureneva@etu.ru

Аннотация. В докладе рассмотрен подход к организации бит-поточковых устройств обработки данных. Такие устройства реализуют саморазворачивающиеся процессы с отрицательной обратной связью, которые стремятся к устойчивому состоянию, характеризующему конечный результат. При этом различные математические преобразования получают в едином процессе формирования решения в базе простейших операций, а традиционное пооперационное вычисление отсутствует. Область применения бит-поточковых устройств – интеллектуальные измерительные системы.

Ключевые слова: бит-поточковые вычисления; структурная организация вычислений; следящий режим; отрицательная обратная связь; базисные элементы; многоканальные преобразователи

I. ВВЕДЕНИЕ

Появление новых архитектур измерительно-вычислительных систем, развитие новых методов проведения измерений и разработка соответствующих элементов и устройств, обычно становится актуальной в те моменты, когда существующие архитектурные решения перестают удовлетворять возникающим задачам нового уровня, или когда происходит качественный скачок в области элементной базы. Современный этап развития вычислительно-измерительных систем характеризуется наличием обоих факторов.

Необходимость разработки новых архитектур вызвана особенностями задач, для решения которых использование традиционных подходов к организации измерительно-вычислительных процессов становится малоэффективным. В первую очередь – это задачи, связанные с созданием сенсорных систем, выполняющих следящую обработку информации, поступающей от большого количества разнородных датчиков с повышенными требованиями к отказоустойчивости.

Качественное изменение элементной базы, связанное с развитием микросхем программируемой логики и элементов класса «система на кристалле», стимулируют процессы создания и внедрения новых цифровых компонентов.

В последнее время методы обработки бит-поточковой информации и элементная база для их реализации активно развиваются. Исследования ведутся на различных уровнях:

от принципов построения вычислительных систем до реализаций элементов нижнего уровня в рамках доступных технологий электронных компонентов [1, 2]. Поэтому разработка узлов бит-поточковой обработки данных и создание на их базе бит-поточковых устройств для измерительных систем является актуальной задачей.

II. ПРИНЦИПЫ ОРГАНИЗАЦИИ БИТ-ПОТОКОВЫХ ИЗМЕРИТЕЛЬНО-ВЫЧИСЛИТЕЛЬНЫХ ПРЕОБРАЗОВАТЕЛЕЙ

Организация вычислений и преобразований, основанных на бит-поточковых представлениях данных, обеспечивает:

- непрерывные преобразования информации в следящем режиме за счет использования методов малых приращений и обработки битовых потоков по мере поступления очередного бита;
- высокую отказоустойчивость, обусловленную весовой равнозначностью импульсов в битовом потоке;
- упрощение взаимодействия компонентов измерительно-вычислительной системы, за счет организации связей не на основе шинных архитектур, а с использованием последовательной передачи данных последовательными битовыми потоками;
- легкое распараллеливание измерительно-вычислительных процессов.

Измерительно вычислительные устройства, ориентированные на бит-поточковую реализацию процессов, имеют структуру, показанную на рис. 1. Сенсоры (чувствительные элементы) находятся под непосредственным воздействием явления, физического объекта или вещества и обеспечивают получение первичной измерительной информации.

Если форма представления информации на выходе сенсора имеет частотную форму, то при построении бит-поточковой измерительно-вычислительного устройства вторичный преобразователь не требуется. На рис. 1 представлены две группы сенсоров с частотной формой представления результата: $\{S_{F1}, \dots, S_{Fn}\}$ – с представлением результата в частотной форме; $\{S_{PWM1}, \dots, S_{PWML}\}$ – с представлением результата в широтно-импульсно модулированной форме.

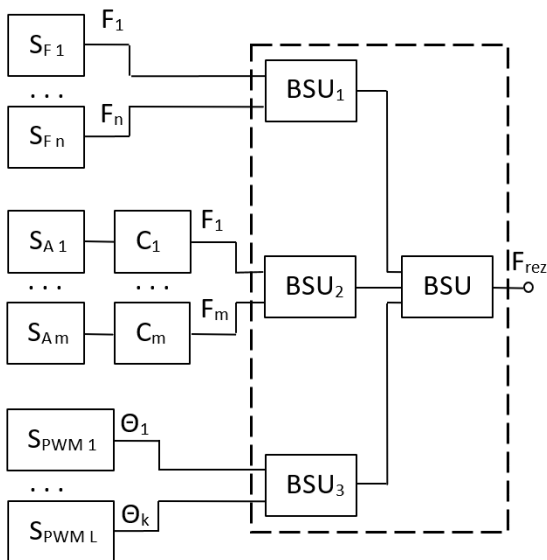


Рис. 1. Структура бит-поточкового измерительно вычислительного устройства

Сенсоры с аналоговой формой представления результатов требуют выполнения преобразований результата в форму, удобную для передачи, дальнейшего преобразования, обработки и (или) хранения.

На рис. 1 – это группа сенсоров с аналоговым выходом $\{S_{A1}, \dots, S_{Am}\}$, сигналы которых преобразуются в частотную форму представления аналого-цифровыми преобразователями $C_1 - C_m$. В таких случаях естественным является использование сигма-дельта аналого-цифровых преобразователей. В большинстве случаев вторичные преобразователи конструктивно совмещены с чувствительными элементами.

Типовые узлы бит-поточкового преобразования (BSU, Bit-Stream Unit) обеспечивают вычислительные преобразования данных, представленных в бит-поточковой форме. Эти преобразования имеют различную сложность: от типовых линейных/нелинейных преобразований до сложнотьюнционных вычислений с большим количеством входных битовых потоков. При этом в процессе вычислений в узле за счет оригинальной структурной организации вычислительного процесса с использованием компенсационных механизмов сохраняется устойчивость к внешним помехам и нарушениям в работе отдельных цепей.

Элементный базис для построения узлов бит-поточкового преобразования частично может быть представлен логическими примитивами, так как простейшим элементом битового потока является единичный бит (или его отсутствие). Кроме того, базис должен включать в себя элементы, позволяющие осуществлять преобразование потоков различных типов в кодовые представления, а также выполнять простейшие арифметические преобразования (например, инкремент/декремент). В качестве базисных при создании узлов бит-поточкового преобразования могут быть использованы следующие элементы:

- элемент И, реализующий функцию умножения битового потока на ШИМ сигнал;
- элемент ИЛИ, обеспечивающий суммирование битовых потоков, при условии несовпадения моментов прихода единичных импульсов;
- реверсивный счетчик, выполняющий операцию вычитания битовых потоков с одновременным накоплением разности во времени;
- двоичный умножитель, позволяющий формировать битовый поток на основе двоичного кода.

Узлы бит-поточкового преобразования могут быть построены с использованием отказоустойчивой следящей структуры [3], обеспечивающую обработку потоковых данных (потоки единичных импульсов и потоки широтно-импульсно модулированных сигналов) совместно с двоичными кодами. Компенсационные механизмы в таких устройствах реализуются с помощью отрицательной обратной связи, что обеспечивает достижение состояния равновесия, которое характеризуется динамическим равновесием входных и компенсирующих потоков. В состоянии динамического равновесия параметры формируемого устройством выходного потока соответствует результату преобразований.

При реализации множительно-делительных операций могут использоваться типовые замкнутые множительно-делительные устройства с простой запоминающей, а также с гиперболической и с разрядно взвешенной обратными связями, например [4].

При реализации нелинейных преобразований возможны различные варианты построения бит-поточковых устройств.

Во-первых, получение нелинейной зависимости при усреднении импульсных потоков может реализовываться с помощью весового задания потоков. В этом случае битовые потоки на входе узла воспринимаются с определенным весовым коэффициентом, определяемым функцией преобразования.

Во-вторых, для функционального преобразования с реализацией итерационного метода усреднения может использоваться функциональная обратная связь. Этот вариант предпочтителен в тех случаях, когда аппаратная реализация обратной функции значительно проще, чем прямой. Для формирования функции узла применяется метод алгебраических уравнений, в котором получение требуемых функциональных зависимостей происходит при решении уравнений, соответствующих равновесному состоянию в системах с обратной связью.

В-третьих, функциональное преобразование может реализовываться за счет использования запоминающей обратной связи, в которой организуется динамическое перераспределение импульсных потоков с их последующим функциональным перераспределением с использованием дополнительных преобразований форм представления информации.

В-четвертых, реализация некоторых функций может быть выполнена за счет разрядно-взвешенной реализации итерационного метода.

Реализация устройства с использованием четырех параллельно-последовательных бит-поточковых устройств может быть заменено на единое многоканальное потоковое устройство [5]. При этом свойства, характерные для отдельных узлов, при такой интеграции сохраняются.

III. БИТ-ПОТОКОВАЯ СИСТЕМА РЕГУЛИРОВАНИЯ ТЕМПЕРАТУРЫ

В соответствии с предложенным подходом к организации измерительных систем на основе бит-поточковых устройств была реализована система регулирования температуры [6]. В системе реализован следящий режим регулирования на основе интегрированной обработки данных от двух сенсоров и формирования управляющих воздействий на основе усредненных результатов измерений.

В системе используются два температурных сенсора, осуществляющие контроль температуры объекта SA1 и потока приточного воздуха SA2. В целях оптимального регулирования для объекта и приточного воздуха предусмотрены отдельные датчики температуры N6 и N7 соответственно.

Структурная схема системы регулирования приведена на рис 2. Пусть в начальный момент времени счетчики 11, 17 и регистр 12 находятся в нулевом состоянии. Цифро-аналоговый преобразователь 13 на основании нулевого значения, снимаемого с регистра, формирует сигнал, соответствующий включению нагревателя 15 тиристорным исполнительным элементом 14. При подаче питания запускается блок 16. При этом на его выходах формируются потоки импульсов, отличающиеся фазовым сдвигом.

Аналого-цифровые преобразователи 3 и 4 преобразуют сигналы сенсоров температуры 1 и 2 в потоки импульсов, которые, суммируются элементом ИЛИ 5 и поступают на вычитающий вход реверсивного счетчика 11. Параметры АЦП подбираются таким образом, чтобы импульсные последовательности на их выходах имели разные фазы.

Делители частоты 8 и 9, на основе кодов N6 и N7, определяющих температуры объекта и приточного воздуха вырабатывают потоки импульсов, которые суммируются элементом ИЛИ 10 и поступают на суммирующий вход реверсивного счетчика 11.

Битовый поток, сформированный на выходе блока 16 также используется для задания периода работы устройства с помощью двоичного счетчика 17: момент переполнения счетчика является концом очередного периода. В этот момент данные из счетчика 11 переписываются в регистр 12 и на основе зафиксированного кода цифроаналоговый преобразователь 13 формирует сигнал для тиристорного исполнительного элемента 14, который управляет нагревателем 15.

В основу работы устройства положен итерационный принцип совмещенной обработки импульсных потоков: сформированного на базе параметров двух анализируемых

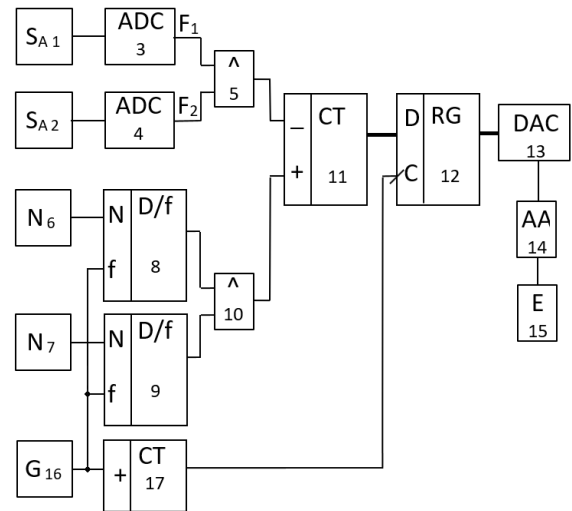


Рис. 2. Бит-поточковая система регулирования температуры

объектов и выработанного на основе двух заданных опорных точек регулирования с получением интегрированного результата, усредненного по времени и по значению.

Период работы устройства T определяется разрядностью n счетчика 17 и частотой f формируемой на выходе блока 16:

$$T = \frac{2^n}{f}.$$

Количество импульсов, поступающих на вычитающий вход реверсивного счетчика 11 за период T , определяется следующим образом:

$$N_- = N(T_1) + N(T_2), \quad (1)$$

где $N(T_1)$ и $N(T_2)$ – количество импульсов, сформированных АЦП 3 и 4 на основе измерительной информации сенсоров 1 и 2 соответственно.

Количество импульсов, характеризующие потоки на выходах делителей частоты 8 и 9 за период T , определяются следующим образом:

$$N_8 = \frac{T f N_{\text{setN6}}}{N_{\text{max}}} \quad (2)$$

и

$$N_9 = \frac{T f N_{\text{setN7}}}{N_{\text{max}}} \quad (3)$$

где N_{setN6} и N_{setN7} – коды, определяемые датчиками температуры 6 и 7; N_{max} – код, определенный разрядностью n устройства.

Количество импульсов в потоках, поступающих на суммирующий вход реверсивного счетчика 11, определяется как:

$$N_+ = N_8 + N_9. \quad (4)$$

Выходной код счетчика N_{out} , сформированный к концу периода, определяется количеством импульсов, пришедших на суммирующий и вычитающий входы реверсивного счетчика:

$$N_{out} = N_{out(k-1)} + N_+ - N_- . \quad (5)$$

где $N_{out(k-1)}$ – код, накопленный на счетчике к моменту начала k -ого периода.

Подставляя (1), (2), (3), (4) в (5), имеем:

$$N_{out} = N_{out(k-1)} + N_8 + N_9 - N(T_1) - N(T_2) .$$

В точке регулирования, характеризующейся равенством заданной и измеренной температур, усредненные за период работы устройства коды удовлетворяют следующим равенствам:

$$N_8 = N(T_1) \quad \text{и} \quad N_9 = N(T_2) .$$

Это приводит к равенству количества импульсов, пришедших на вычитающий и суммирующий вход реверсивного счетчика 11, и, как следствие, к сохранению кода, имевшегося на реверсивном счетчике 11 в начале периода.

Когда устройство находится в точке регулирования, величина напряжения на выходе ЦАП 13 постоянна, тиристорный исполнительный элемент 14 поддерживает интенсивность нагрева объекта нагревателем 15. При снижении температуры объекта код $N(T_1)$ уменьшается. Если при этом температура входного потока воздуха остается неизменной, то к концу очередного периода работы устройства код, сформированный на выходе реверсивного счетчика 11, будет увеличен на значение $\Delta N_{11} = N(\Delta T_1)$. Это изменение приведет к увеличению напряжения на выходе ЦАП, срабатыванию тиристорного исполнительного элемента и усилению нагрева объекта нагревателем.

Если же температура входного потока воздуха также снижается, то к концу очередного периода работы устройства код, сформированный на выходе реверсивного счетчика, будет увеличен на значение $\Delta N_{11} = N(\Delta T_1) + N(\Delta T_2)$. Это приведет к более существенному увеличению напряжения на выходе ЦАП и срабатыванию тиристорного исполнительного элемента с более существенным нагревом объекта.

Если же температура входного потока воздуха повышается, то к концу очередного периода работы устройства код, сформированный на выходе реверсивного счетчика, изменится на значение $\Delta N_{11} = N(\Delta T_1) - N(\Delta T_2)$. В зависимости от соотношения значений ΔT_1 и ΔT_2 напряжение на выходе ЦАП может снизиться, остаться без изменений или повыситься, что приведет к соответствующей реакции тиристорного нагревательного элемента и нагревателя.

Аналогичным образом устройство реагирует на изменение температуры потока воздуха, предвзя момент,

когда это изменение критическим образом повлияет на температуру объекта.

Исследование различных режимов работы проводилось с использованием методов квазистохастического моделирования [7].

IV. ЗАКЛЮЧЕНИЕ

В результате проведенных исследований предложен подход к организации бит потоковых измерительно вычислительных преобразователей:

- разработан подход к организации функционально-го преобразования битовых потоков;
- предложена структура гибридной измерительно-вычислительной системы, с бит-потокowym форматом взаимодействия элементов (узлов);
- определен элементный базис бит-потокowych преобразований.

Новые решения должны обеспечить:

- высокую производительность за счет бит-потокowej параллельной организации на всех уровнях, от простейших решающих элементов до структуры измерительной системы в целом;
- широкие возможности реализации естественного параллелизма;
- высокую надежность передачи данных по каналам связи и отказоустойчивость процессов измерения.

СПИСОК ЛИТЕРАТУРЫ

- [1] A tool and API for FPGA bitstream manipulations / Khoa Dang Pham, Edson Horta, Dirk Koch // Design, Automation & Test in Europe Conference & Exhibition (DATE), 27-31 March 2017, Lausanne, Switzerland. С. 894–897.
- [2] Bit-stream control system: Stability and experimental application / Dhafer Al-Makhles, Nitish Patel, Akshya Swain // International Conference on Applied Electronics (AE), 10-12 Sept. 2013, Pilsen, Czech Republic. С. 1–6.
- [3] Потокowe следящие устройства для реализации мягких измерений / О.И. Буренева // XX-я междунар. конф. по мягким вычислениям и измерениям (SCM-2017): Сборник докладов в 3-х томах. Санкт-Петербург, 24–26 мая 2017 г. / СПб: Изд-во СПбГЭТУ «ЛЭТИ», 2017. Т. 2. С. 187–190.
- [4] Пат. РФ № 2389065 / Н.М. Сафьянников, А.Ю. Кайданович. Множительно-делительное устройство; Оpubл. 10.05.10. Бюл. № 13.
- [5] Fault-Tolerant Multichannel Digital Averaging Converter / A.I. Gulin, N.M. Safyannikov, O.I. Bureneva // Proceedings of IEEE East-West Design & Test Symposium (EWDTS 2017). Novi Sad, Serbia, September 29 – October 2, 2017 / Kharkov, Ukraine. Kharkov National University of Radioelectronics, 2017. С. 299–302.
- [6] Пат. РФ № 2475804 / Н.М. Сафьянников, О.И. Буренева, П.Н. Бондаренко. Устройство для регулирования температуры; Оpubл. 20.02.13. Бюл. № 5.
- [7] Мурсаев А.Х. Моделирование дискретных устройств с нарастающей неопределенностью // Изв. СПбГЭТУ «ЛЭТИ». 2012. № 5. С. 67–73.