

填空 1 ★

计算分析题（10分）已知 $[x]_{\text{补}}=11111011$ ， $[y]_{\text{补}}=01010111$ ，用补码一位乘法计算 $[x \times y]_{\text{补}}=?$ （单符号位）将答案填写在下面,并将计算过程填写在表格中。

$[x \times y]_{\text{补}} = \underline{\hspace{2cm}}$ （十六进制）

$x \times y = \underline{\hspace{2cm}}$ （10进制）

如果 $[x]_{\text{补}}=1000000$ 时， $[y]_{\text{补}}=00000001$ ，

运算结果等于多少\_\_\_\_（十六进制）？ 结果是否正常，为什么？

简答 2 ★

(12分) 现针对云计算开发了一款64位的MIPS指令集的变体, 为了更适应大数据场景, 操作码Opcode字段为7位, 通用寄存器的数目由32个变成了128个, 寄存器数据位宽64位, 假设R型指令中64位字长的指令字多余位均扩展到最右侧的Funct字段, I型指令中多余位均扩展到Immediate字段。

(1) 请给出R型指令和I型指令字段划分。

(2) 该MIPS指令系统最多可以支持多少条指令, 给出计算表达式。

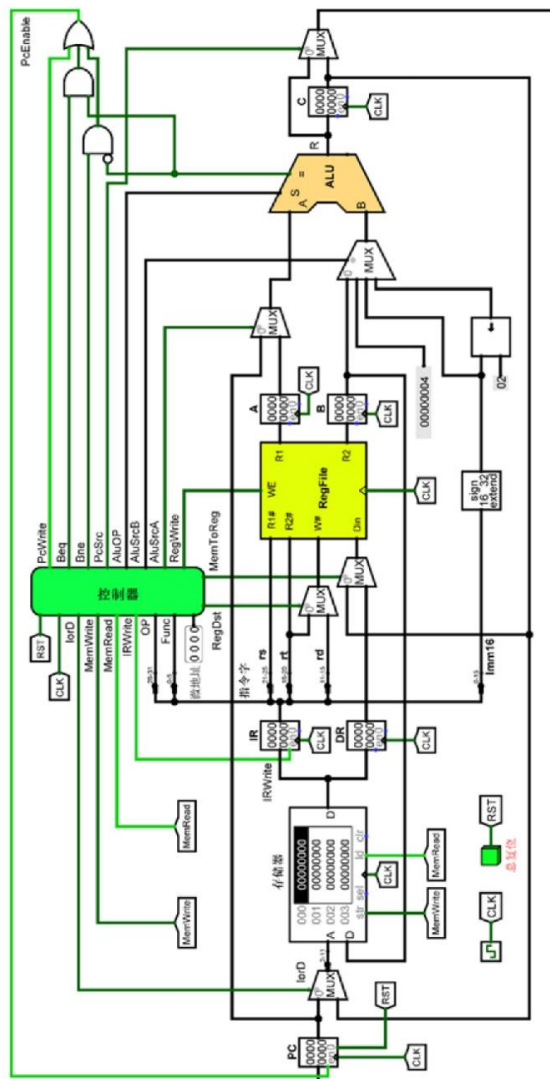
(3) 执行一条R型指令后, PC的增量是多少, 给出计算表达式;

(4) 请问有条件分支指令Beq最多能将PC寄存器的值增加多少? 给出计算表达式。

(16分) 在CPU设计实验中我们实现了如下8条MIPS指令的多周期CPU，指令功能描述如下表所示，后页给出了主机数据通路图。

#	MIPS指令	RTL功能描述
1	add \$rd, \$rs, \$rt	$R[\$rd] \leftarrow R[\$rs] + R[\$rt]$
2	slt \$rd, \$rs, \$rt	$R[\$rd] \leftarrow R[\$rs] < R[\$rt]$ 小于置1，有符号比较
3	addi \$rt, \$rs, imm	$R[\$rt] \leftarrow R[\$rs] + \text{SignExt}_{16b}(\text{imm})$
4	lw \$rt, imm(\$rs)	$R[\$rt] \leftarrow \text{Mem}_{4B}(R[\$rs] + \text{SignExt}_{16b}(\text{imm}))$
5	sw \$rt, imm(\$rs)	$\text{Mem}_{4B}(R[\$rs] + \text{SignExt}_{16b}(\text{imm})) \leftarrow R[\$rt]$
6	beq \$rs, \$rt, imm	if( $R[\$rs] = R[\$rt]$ ) $\text{PC} \leftarrow \text{PC} + \text{SignExt}_{18b}(\{\text{imm}, 00\})$
7	bne \$rs, \$rt, imm	if( $R[\$rs] \neq R[\$rt]$ ) $\text{PC} \leftarrow \text{PC} + \text{SignExt}_{18b}(\{\text{imm}, 00\})$
8	syscall	系统调用，这里用于停机

1. 根据主机数据通路图的信息请给出sw指令在取指令阶段和执行指令阶段的数据通路和控制信号。
2. Logisim环境中支持Ctrl+R进行系统总复位，为什么电路中还要增加一个Rst复位信号？
3. 如果采用微程序构造控制器，采用水平型直接表示法，微指令分为哪几个字段，各字段长度多少，各字段包括哪些信息？
4. 微程序通常是串行执行的，简要叙述取指微程序执行完后系统是如何跳转到当前指令对应的微程序入口地址的？



填空 4 ★

(12分) 某计算机数据线32位，地址线18位，按字节编址。  
主存字地址空间分配如下：0000H - 3FFFH为ROM区，4000H - FFFFH 为RAM区，现要求用8K×8位的RAM和ROM芯片构成上述32位的存储器。完成下列问题：

1. 需要的RAM\_\_\_\_片，ROM\_\_\_\_片。
2. 如何保证存储器按字边界对齐？
3. 画出CPU与存储器的连接，注意片选信号和不同芯片的顺序。

填空 5 ★

(12分) 一个包含10个元素的一维数组顺序存放在主存连续单元，主存每个存储单元存放一个数组元素，机器的Cache分为指令Cache和数据Cache，其中数据Cache有4行，每行可存放两个数组元素，Cache的初始状态为空，采用LRU替换算法，某程序的伪代码如下：

```
SUM := 0
for j:=0 to 9 do
    SUM:= SUM +A(j)
end
Ave:= SUM/8
for i:=9 to 0 do
    A(i) := A(i)/Ave
end
```

- 1、将Cache分为指令Cache和数据Cache的架构称为哈佛结构，这种结构有什么好处？
- 2、全相联映射方式下Cache读操作的命中率为\_\_\_\_%。
- 3、假定主存的存取时间为200ns, Cache的存取时间为20 ns，则该存储系统的平均存取时间是\_\_\_\_ns。

填空 6 ★

(12分) 在CRC编码实验中，待传输16位数据位 = 0000 0000 0000 0111, 采用CRC循环冗余校验码进行数据校验，生成多项式为1101111。

1. 试根据CRC校验码的编码规则该编码的CRC余数为\_\_\_\_（二进制）。
2. 假设接收方接收到的最终编码为0000 0000 0000 0111 0000 11，假设最多发生一位错，最低位为第1位，出错为是右起第\_\_\_\_位，结合课程实验中所用到的方法说明CRC编码如何定位错误并纠正错误。
3. 课程实验中并行CRC编码电路的基本思路是什么？
4. 在CRC编码流水传输中是如何区分一位错还是两位错的？对于两位错，流水线是如何处理的？