

# 北京航空航天大学

2020-2021 学年 第 1 学期 期末

## 《计算机组成》

### 考 试 A 卷

班 级 \_\_\_\_\_ 学 号 \_\_\_\_\_

姓 名 \_\_\_\_\_ 成 绩 \_\_\_\_\_

登 分 表 :

题号 (分值)	得 分	阅卷签名
一 (20 分)		
二 (20 分)		
三 (15 分)		
四 (10 分)		
五 (10 分)		
六 (10 分)		
七 (15 分)		
总 分		

注意事项: 1、请在封面、每页试卷和答卷上都写上学号和姓名;  
2、试卷不要拆卸, 以免散落丢失;  
3、可在试卷背面答题。

2021 年 1 月 11 日

# 一、选择题（共 10 题，每题 2 分，共 20 分）

1、对于 32 位二进制补码与反码的阐述，以下判断正确的是（ ）。

A、在进行定点二进制运算时，减法运算通过补码运算的二进制减法器实现。

B、用反码表示最小的负数为  $111\cdots111_2$ ，最大的正数为  $011\cdots111_2$ 。

C、用反码表示正零为  $000\cdots000_2$ ，负零为  $100\cdots000_2$ 。

D、现代计算机中采用补码的方法占据了统治地位。

2、在 MIPS 指令集中可以用来实现跳转到 4GB 空间内任意地址的指令是（ ）。

A、beq

B、j

C、jal

D、jr

3、MIPS 在执行指令 addi 时，指令中的立即数经符号扩展后被送入（ ）。

A、PC

B、ALU

C、累加器

D、地址寄存器

4、运行 MIPS 除法指令 div 后，商和余数被分别放在寄存器（ ）中。

A、\$t0, \$t1

B、\$v0, \$v1

C、\$Lo, \$Hi

D、\$k0, \$k1

5、下列代码起始地址是 0x00001234，\$t0 初值为 0，分支指令执行完后 PC 的值为（ ）。

Label:    addi \$t0, \$t0, 1

          bgtz \$t0, Label

A、0x00001234

B、0x00001238

C、0x0000123C

D、0x00001240

6、为消除单周期数据通路的关键路径，可以通过流水线技术来提高 CPU 性能。以下结论正确的是（ ）。

A、流水线级数越多，CPU 主频必然也越高。

B、流水线各阶段组合逻辑延迟最大者决定 CPU 的最高频率。

C、流水线不仅能提高系统吞吐率，还能减少单条指令的总执行时间。

D、流水线技术无法使得程序指令并行执行。

7、用  $1K \times 4$  位的 RAM 芯片构造  $8K \times 16$  位的存储器，需要 RAM 芯片的片数以及需要增加的高位地址线分别为（ ）。

A、16 片和 3 条

B、32 片和 3 条

C、32 片和 4 条

C、64 片和 4 条

8、若主存中的每一块均只可映射到 Cache 中某个特定的块，则该映射是（ ）。

A、直接映射

B、间接映射

C、全相联映射

D、组相联映射

9、在一台配备有鼠标、键盘的桌面计算机中，要及时处理用户从鼠标、键盘输入的信息，最合适的数据传输方式是（ ）。

A、程序查询方式

B、中断方式

C、DMA 方式

D、I/O 通道方式

10、在虚存系统访存过程中，虚拟地址通过访问 TLB 后转换为物理地址，然后再访问 Cache，以下阐述错误的是（ ）。

A、若 TLB 命中，则可直接获取物理地址，然后去访问 Cache，整个过程至多访问一次主存，最优情况下需要访问主存 0 次。

B、若 TLB 命中，则页表可能会被命中但也可能会缺失。

C、若 TLB 缺失，但页表命中，则会更新 TLB，然后去访问 Cache，整个过程至少需要访问 1 次主存，如果 Cache 也没有命中，则整个过程共访问主存 2 次。

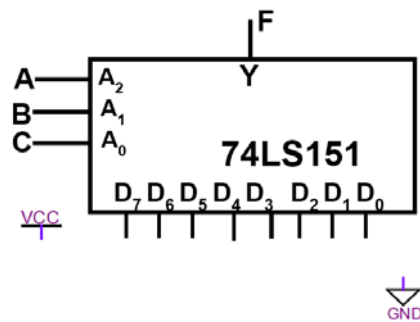
D、若 TLB 缺失，页表也缺失，则数据一定不在 Cache 中，整个过程需要访问磁盘，并且至少访问内存 2 次。

## 二、简答题（共 4 小题，每小题 5 分，共 20 分）

1、将下列逻辑函数表达式化为最简与或式。（5 分）

$$F = \overline{\overline{AB} \cdot \overline{B} + \overline{C} \cdot \overline{B} + B}$$

2、下图为一个 8 选 1 多路选择器 74LS151 逻辑结构图，其中 A、B、C 表示三个人的投票，高电平（原变量）代表赞成。请首先写出三人多数表决器的逻辑函数表达式，然后在下图中添加适当的连线，以实现一款三人多数表决器。（5 分）



3、在 32 位的 MIPS 指令系统中，I 类型的指令用到 3 种寻址方式，请说明是哪 3 种寻址方式；在这 3 种寻址方式中立即数字段（指令 15:0 位）的 16 位立即数分别代表什么？

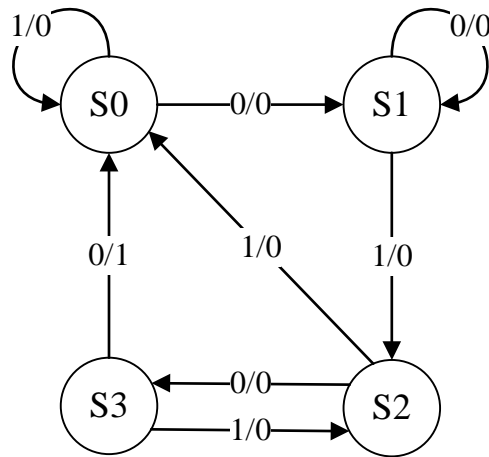
4、某页式虚拟存储系统按字节编址，逻辑地址为 32 位，主存容量为 256MB，页大小为 16KB。每个页表项需有 1 位有效位和 1 位修改位。假设所有虚页均在使用中。

请问：

- （1）虚地址和实地址各是多少位？格式如何？（2 分）
- （2）程序虚拟空间最多可有多少页？（1 分）
- （3）每个页表项共有多少位？（1 分）
- （4）每个页表最多占多少内存空间？（1 分）

### 三、数字逻辑分析题（共 4 小题，共 15 分）

下图是一个有限状态机的状态转移图，该状态机共有 4 个状态（S0, S1, S2, S3），输入是 0、1 二进制序列串。请回答下列问题。



- 1、该状态机是 Moore 型状态机还是 Mealy 型状态机？（2 分）
- 2、假设状态机的初始状态为 S0，当输入序列为 010100 时（输入顺序为从左至右），请给出其对应的状态变化序列及输出序列。（2 分）
- 3、假设状态 S0、S1、S2、S3 分别编码为 00、01、10、11，根据本题的有限状态机写出状态转换表（包括输出）。（6 分）
- 4、根据状态转换表，请写出次态和输出的逻辑表达式并化简。（当前状态、输入、次态、输出的编码分别用  $S_1S_0$ 、A、 $S_1'S_0'$ 、Q 表示）（5 分）

**四、MIPS 汇编题（本题共 10 分，第 1 小题 6 分，第 2 小题 4 分）**

1、下面是C语言的swap过程代码和编译之后的MIPS汇编语言片段，请根据注释在横线上补全MIPS汇编代码。（6分）

```
void swap(int v[] , int k)

// 参数解释：$a0=v[]的地址；$a1=k； 返回地址在$ra中

{ int temp;
  temp = v[k];
  v[k] = v[k+1];
  v[k+1] = temp;
}

swap: sll    $t0, $a1, 2      # $t0=k*4
      add    $t0, $t0, $a0    # $t0=v+k*4
      lw     $t1, _____ # $t1=v[k]
      lw     $t2, _____ # $t2=v[k+1]
      sw     $t2, _____ # v[k]=$t2
      sw     $t1, _____ # v[k+1]=$t1
      _____            # 返回
```

2、如果在C语言程序中调用上述swap过程，将数组a的地址和10作为参数传递，即swap(a,10)，那么这一调用编译成MIPS汇编代码后的片段如下，请在横线上补全该代码段。（4分）

la \$a0, \_\_\_\_\_

li \$a1, \_\_\_\_\_

\_\_\_\_\_

### 五、主存储器（共 4 小题，共 10 分）

采用若干容量 1M×4 的 DRAM 芯片，构建按字节编址的容量 4M×8 存储器。

- 1、若上述 DRAM 芯片内部采用二维地址结构，且其行地址和列地址数量相同，则芯片内的行选择线数量和列选择线数量分别是多少？（2 分）
- 2、若该存储器采用分布式（异步）刷新方式，且存储单元刷新闻隔最长为 4ms，则刷新周期是多少？（1 分）
- 3、请问构建该存储器共需要多少 DRAM 芯片？用于产生片选信号的地址是多少位？最适合采用什么类型的译码器产生片选信号？（3 分）
- 4、请写出上述扩展中各片选信号（低电平有效）生成电路的逻辑函数表达式。（4 分）



**六、缓存题（共 5 小题，共 10 分）**

某机主存容量为 1MB。CACHE 容量为 16KB，采用 4 路组相联结构，数据块大小为 128 字节，每个数据块需 1 位有效位和 1 位修改位。

- 1、请计算 CACHE 的组数、主存的组数、每个主存组内的数据块数。（3 分）
- 2、请给出主存的地址格式（各字段名称及其位数）。（3 分）
- 3、请问 CACHE 的地址标记（Tag）是多少位？（1 分）
- 4、请计算 CACHE 的实际总容量是多少？（1 分）
- 5、若 CACHE 的存取时间是 10ns，主存的存取时间是 90ns，CACHE 访问缺失时需要依次访问主存和 CACHE。假设 CACHE 命中率为 0.9，请计算该 CACHE 和主存两级存储系统的平均存取时间，并计算两级存储系统相对单级主存的加速比。（2 分）

## 七、MIPS CPU 题（本题共 15 分）

请解答如下流水线问题：

1、请指出下面指令片段中所有存在数据相关（读写相关或写读相关）的寄存器及相应指令序列。（4.5 分）

```
I1: or $5, $4, $22
I2: lw $8, 4($16)
I3: and $4, $8, $5
I4: add $2, $16, $16
I5: sw $8, 0($2)
```

答案书写形式要求：以\$8 为例，表示为：\$8, {I2, I3, I5}

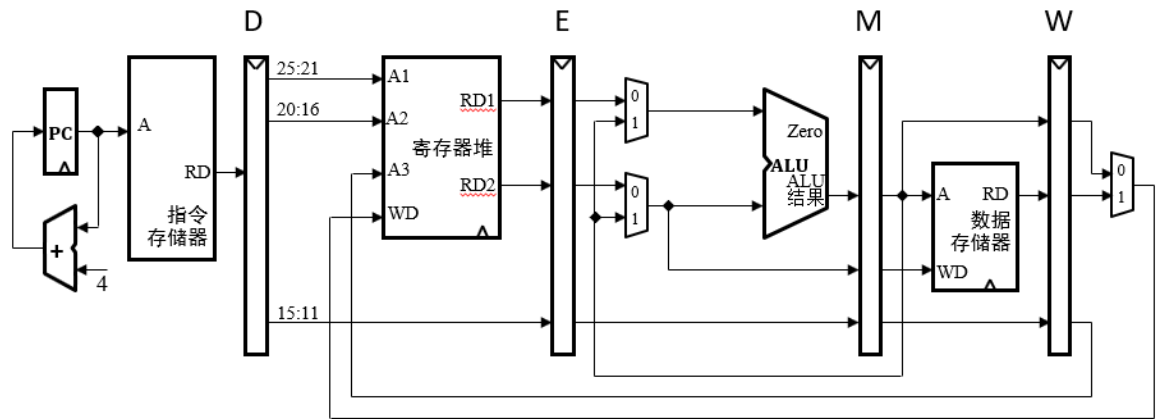
（注意：答案不能包含上述示例）

2、对于如下图所示的流水线，指出下列代码完全无法正确执行的指令并简要陈述原因。（共 10.5 分）

答案书写形式要求：以 I2 为例，表示为：

I2: (1) 没有立即数扩展功能；(2) ALU 输入源中不包含立即数

（注意：答案不能包含上述示例）



```

I1:  jal LF
I2:  ori $4, $5, -9
I3:  lw  $6, 8($2)
I4:  add $1, $2, $6
I5:  sub $7, $1, $3
LF:
    
```