

北京航空航天大学

2011 ~ 2012 学年 第 一 学期

《数字电路与系统》期末考试试卷 (A 卷)

(2012 年 01 月 09 日)

班级: _____; 学号: _____; 姓名: _____; 成绩: _____

注意事项: 1. 解答问题时, 请给出必要的步骤;

2. 第一、二、四题, 以及第七题的绘图部分可以直接在试卷上作答; 其它部分请在答题纸上作答。

计分栏:

一 (10 分)	二 (10 分)	三 (15 分)	四 (15 分)	五 (15 分)	六 (20 分)	七 (15 分)	合计

一、(10 分, 每小题 2 分) 判断各题正误, 正确的在括号内记 “√”, 错误的在括号内记 “×”。

- (1) 对于十进制纯小数, 求它的二进制表示可以采用“除 2 取余”法。.....()
- (2) TTL 门电路在高电平输入时, 其输入电流很小 (74 系列每个输入端的输入电流约为 $40 \mu A$)。..... ()
- (3) 三态门输出为高阻时, 其输出线上的电压为高电平。..... ()
- (4) 单稳态触发器的暂稳态维持时间的长短取决于外界触发脉冲的频率和幅度。.....()
- (5) 当时序逻辑电路存在无效循环时, 该电路不能自启动。..... ()

二、(10 分, 每小题 5 分)

(1) 设逻辑函数为 $f(A, B, C, D) = A(B + C) + B \cdot \overline{D}(\overline{A} + C)$, 则它的反函数

$\overline{f(A, B, C, D)} =$ _____ (写成“与或”

表达式的形式, 可以不用化简); 则 $f(A, B, C, D)$ 的对偶式为

$f^D(A, B, C, D) =$ _____ (可以不用化简)。

(2) 如图 2-1, 门电路 G_1, G_2 均 TTL 工艺, 当输入信号 A 为低电平 V_{IL} ,

B 为高电平 V_{H} 的情况下，图中 T 点为_____电平（填写“高”或“低”）；如果采用正逻辑（即：高电平代表逻辑“1”，低电平代表逻辑“0”），请写出输出 Y 关于 A,B,C 的逻辑函数 $Y(A,B,C)=$ _____。

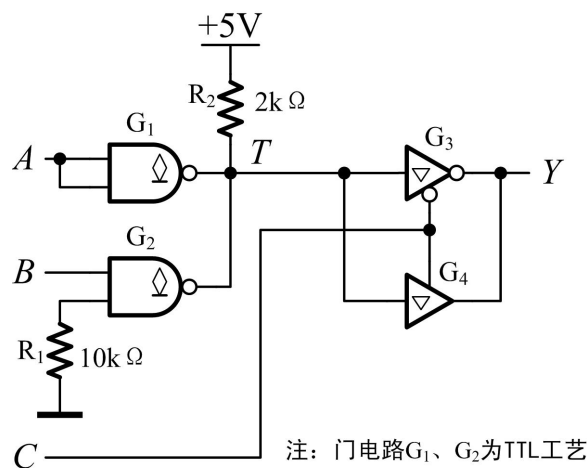


图 2-1

三、（15 分）如图 3-1 所示的电路，其中 74151 是“8 选 1”数据选择器；试进行如下的组合逻辑电路分析。

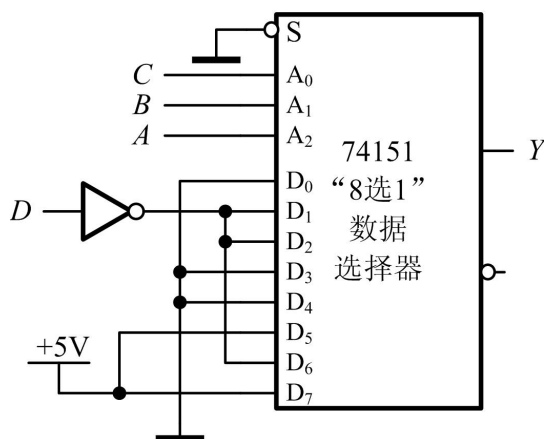


图 3-1

- (1) 写出该电路的逻辑表达式 $Y(A,B,C,D)$;
- (2) 将该逻辑表达式化简为最简“与或”表达式 $Y_1(A,B,C,D)$;
- (3) 设：根据应用的情况，还存在着无关项集合 $d(A,B,C,D)=\{m_0,m_5,m_6,m_7\}$ ，利用这些无关项对逻辑函数进行化简，请以“与非——与非”形式写出化简后的结果 $Y_2(A,B,C,D)$ 。

四、(15 分) 已知电路原理图如图 4-1 所示, CP_1 、 CP_2 的波形如图 4-2 所示, 设触发器的初始状态均为 “0”, 请在图 4-2 中画出输出端 B 和 C 的波形。

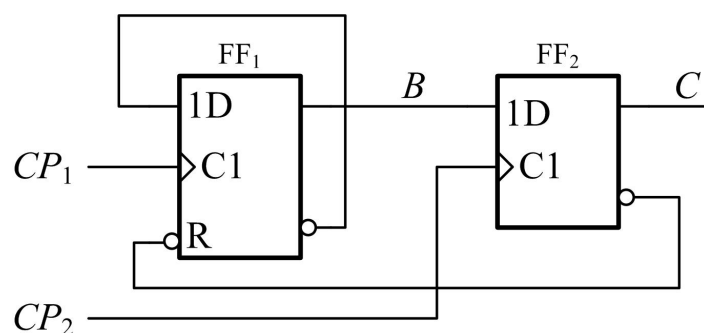


图 4-1

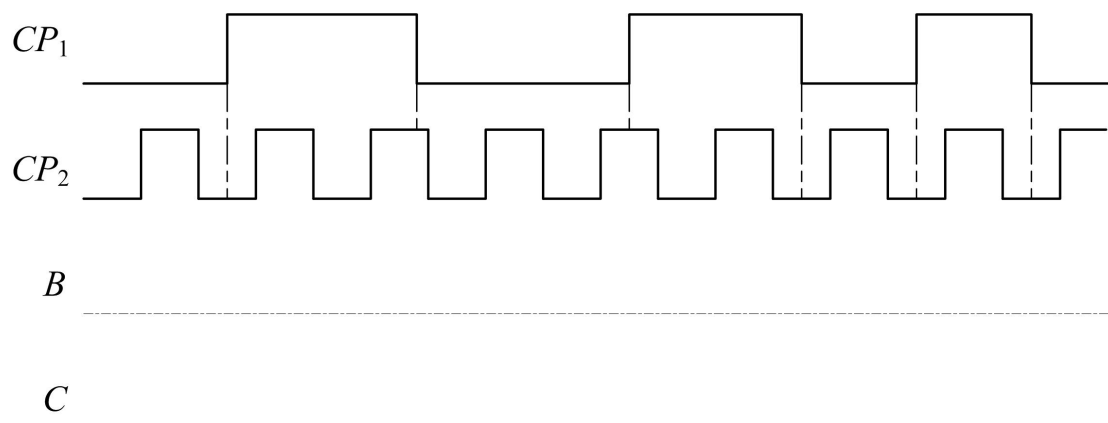


图 4-2

五、(15 分) 分析如图 5-1 所示的时序逻辑电路, 写出电路的驱动方程、状态方程和输出方程, 画出电路的状态转换图, 其中 X 为输入的逻辑变量。

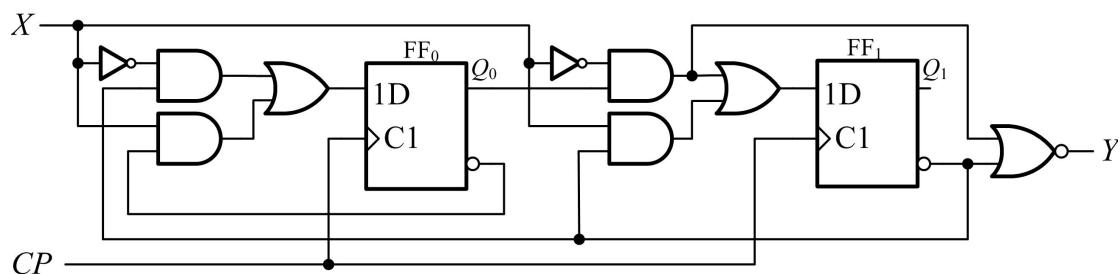


图 5-1

六、(20 分) 设计一个彩灯控制的时序逻辑电路，要求红 (R)、黄 (Y)、绿 (G) 三种颜色的灯在时钟信号 CP 的作用下按表 6-1 规定的顺序转换状态。表中“1”表示“亮”，“0”表示“灭”。 要求电路能够自启动。

可供选用的器件为：上升沿触发的 JK 触发器、与非门、反相器。

请简要说明设计过程，并绘制电路图。

表 6-1

CP 顺序	红 (R)	黄 (Y)	绿 (G)
0	0	0	1
1	0	1	0
2	1	0	1
3	0	1	1
4	1	1	1
5	1	1	0
6	1	0	0

七、(15 分) 综合分析图 7-1 所示的电路。其中，芯片 74160 为同步十进制加法计数器，其操作特性如表 7-1 所示；PROM 的 16 个地址单元中的数据在表 7-2 种列出，设初始时刻计数器状态为 0000，要求：

- (1) 请说明 555 定时器构成什么类型的电路；
- (2) 请说明在图 7-1 中，芯片 74160 被配置为多少进制的计数器；
- (3) 芯片 CB7520 为 10 位 D/A 转换器，输出表达式为： $v_o = -\frac{V_{REF}}{2^{10}} \sum_{i=0}^9 d_i \times 2^i$ ，

请在图 7-2 中画出 D/A 转换器输出电压 v_o 的波形图。

表 7-1

时钟	清零	预置	使能		工作模式
CLK	$\overline{R_D}$	\overline{LD}	EP	ET	
×	0	×	×	×	异步清零
↑	1	0	×	×	同步预置数
×	1	1	0	1	保持
×	1	1	×	0	保持 (但 C=0)
↑	1	1	1	1	加法计数

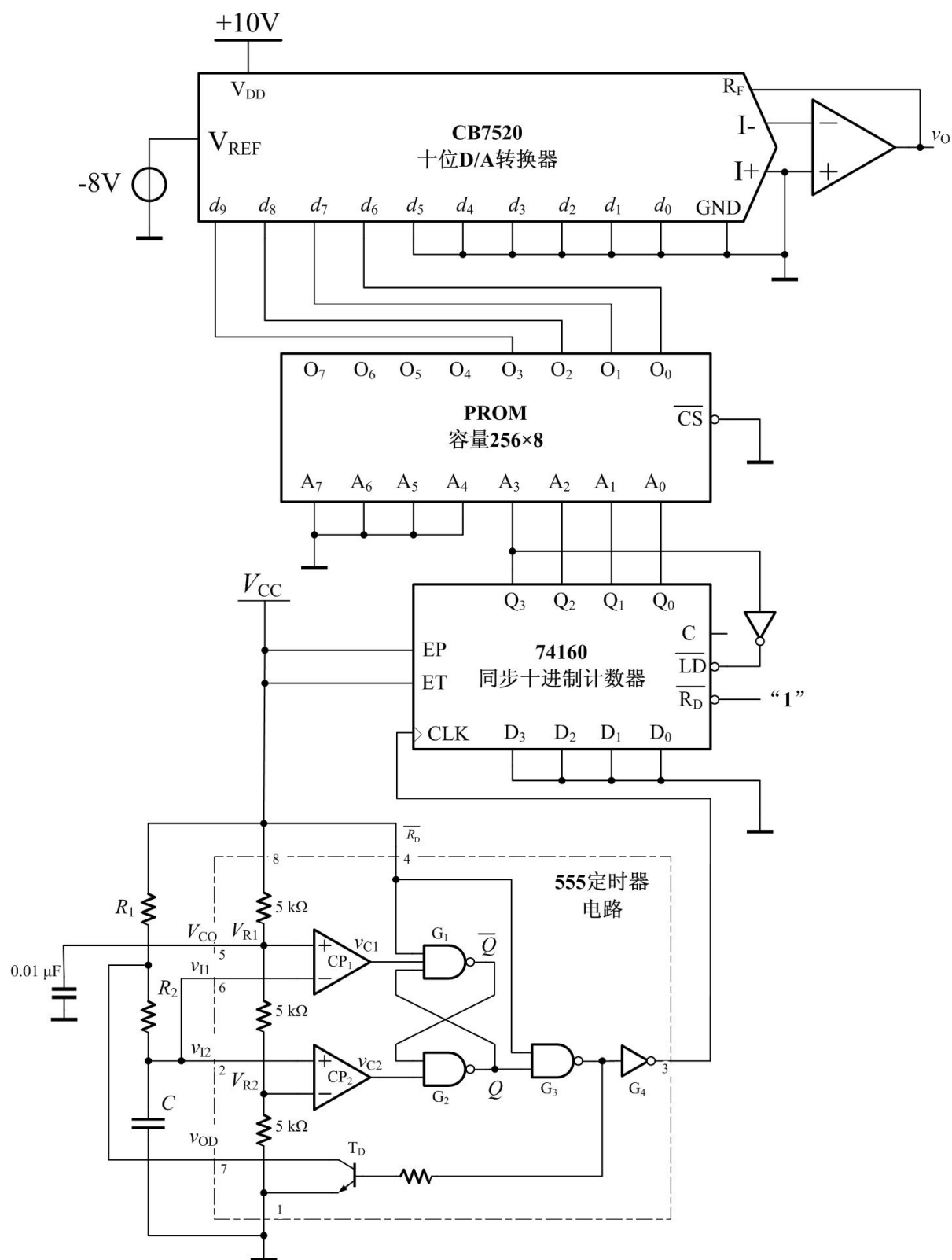


图 7-1

表 7-2 PROM 的 16 个地址单元中的数据

地址输入								数据输出			
A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	O ₃	O ₂	O ₁	O ₀
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	0	0	1	1	0	1	0	0
0	0	0	0	0	1	0	0	0	1	1	1
0	0	0	0	0	1	0	1	0	1	0	0
0	0	0	0	0	1	1	0	0	0	1	0
0	0	0	0	0	1	1	1	0	0	0	1
0	0	0	0	1	0	0	0	0	0	0	0
0	0	0	0	1	0	0	1	1	1	0	0
0	0	0	0	1	0	1	0	0	0	0	1
0	0	0	0	1	0	1	1	0	0	1	0
0	0	0	0	1	1	0	0	0	0	0	1
0	0	0	0	1	1	0	1	0	1	0	0
0	0	0	0	1	1	1	0	0	1	1	1
0	0	0	0	1	1	1	1	0	0	0	0

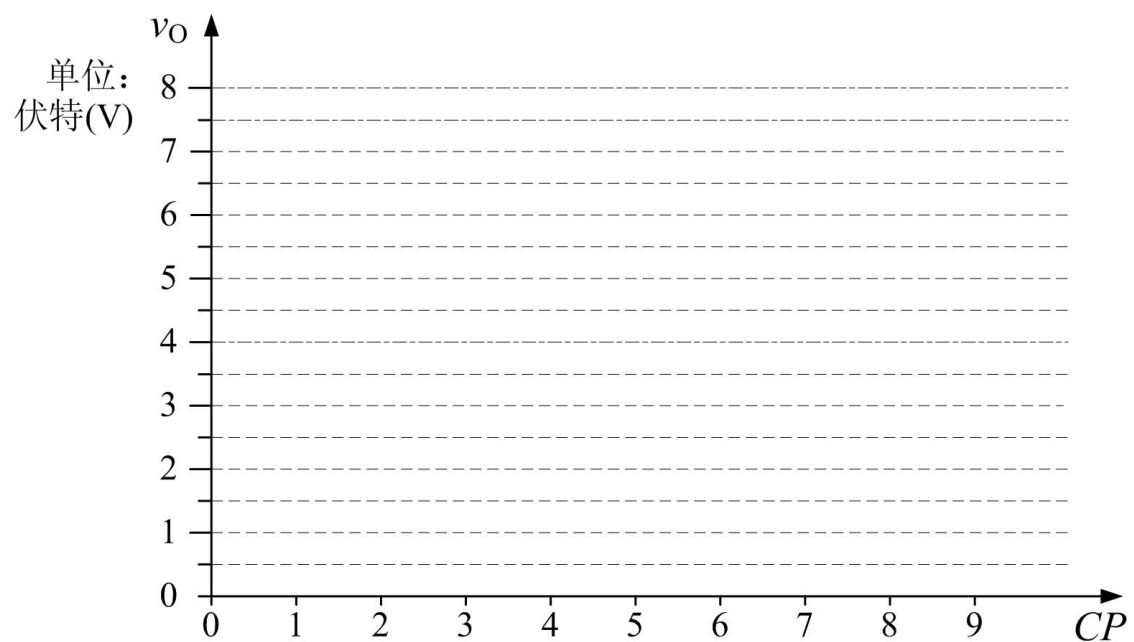


图 7-2