北京航空航天大学 2014 ~ 2015 学年 第 一 学期

《数字电路》期末考试试卷 (A卷)参考答案及评分标准

一、评分标准:每个2分

- (1) 一片 ROM 有 n 根地址线输入, m 根位线输出,则其容量为 $m \times n$ 。……(\times)

- (5) 现场可编程门阵列 FPGA 采用可编程的"与-或"阵列来实现逻辑函数。.....(×)
- 二、(10分,第一小题6分,第二小题4分)
- (1) 电路原理图如图 1 所示,若 \overline{G} 与 DIR 均为低电平时,判断数据输入端是B ,数据输出端是 A ;如果要求 A、B 之间不通, \overline{G} 应该取 <u>高</u> 电平,此时三态门工作在<u>高阻(或"悬空")</u>状态。

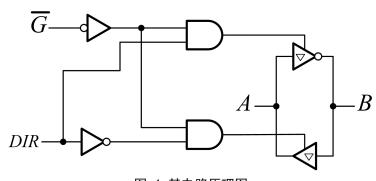


图 1 某电路原理图

(2) 分析如图 2 所示的组合逻辑电路,请写出输出 Y 的最简"或与"表达式:

 $(\overline{A}+B)(\overline{A}+\overline{B})(\overline{B}+\overline{C})$ (或者 $(\overline{A}+B)(\overline{A}+\overline{B})(\overline{A}+\overline{C})$) 。 <mark>评分标准: 本题 4 分,</mark>

如果写对一个或项,可以得1分,全写对得4分。

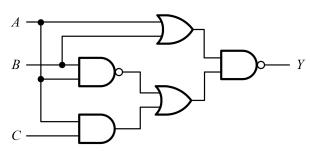


图 2 某组合逻辑电路的原理图

说明:

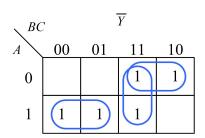
评分标准:过程不写不扣分;如果答案完全不对,但有过程,且过程中有对的

成分,可以酌情给1分,但不可以超过1分。

$$Y = (A + B) \cdot (\overline{A \cdot B} + AC)$$
, 所以

$$\overline{Y} = (A+B) \cdot (\overline{A} + \overline{B} + AC) = (A+B) \cdot (\overline{A} + \overline{B} + C) = A \cdot \overline{B} + AC + \overline{A} \cdot B + BC$$

\overline{Y} 的卡诺图



 \overline{Y} 的最简与或式: $\overline{Y} = A \cdot \overline{B} + \overline{A} \cdot B + BC$ (或 $A \cdot \overline{B} + \overline{A} \cdot B + AC$)

所以 Y 的最简或与式为:

$$Y = \overline{A \cdot \overline{B} + \overline{A} \cdot B + BC} = \overline{A \cdot \overline{B}} \cdot \overline{\overline{A} \cdot B} \cdot \overline{BC} = (\overline{A} + B)(A + \overline{B})(\overline{B} + \overline{C})$$

$$(\overrightarrow{\mathfrak{R}}) Y = (\overline{A} + B)(A + \overline{B})(\overline{A} + \overline{C})$$

三、(15分)

$$F = \overline{M}_{1}\overline{M}_{0}a + \overline{M}_{1}M_{0}(a\overline{b} + \overline{a}b) + M_{1}\overline{M}_{0}ab + M_{1}M_{0}(a+b)$$

$$= m_{1} \bullet 1 + m_{2} \bullet b + m_{3} \bullet \overline{b} + m_{5} \bullet b + m_{6} \bullet b + m_{7} \bullet 1$$

$$Y = \sum m_{i}D_{i}$$

$$D_{1} = D_{7} = 1, D_{2} = D_{5} = D_{6} = b, D_{3} = \overline{b}, D_{0} = D_{4} = 0$$

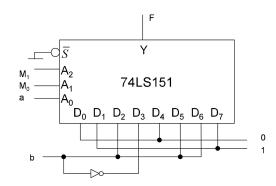
评分标准:正确写出第一个式子5分;写出第二个式子或是 D_i 的分配正确,5

分;

评分标准:如果没有第一个式子,只有第二个式子和分配,除非<mark>完全正确</mark>,可

以不扣第一个式子的分,否则分步给(扣)分。

评分标准:关于 Di的分配,错一个扣 1 分,扣完 5 分为止。



评分标准:一共5分,错1处扣0.5,

四、 $(15\, \mathcal{G})$ 电路原理图如图 $3\, \text{所示}$, CP_1 、 CP_2 的波形如图 $4\, \text{所示}$,设触发器的初始状态均为 "0",请在图 $4\, \text{中绘出}\ Q_1$ 和 Q_2 的波形。

注意:需要考虑"与门"的延迟,以及触发器 $R \subseteq Q$ 的建立时间。

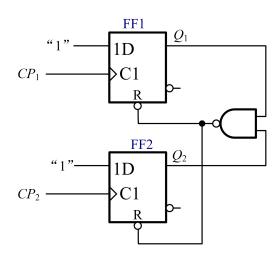


图 3 由两个 D 触发器和一个与门组成的电路

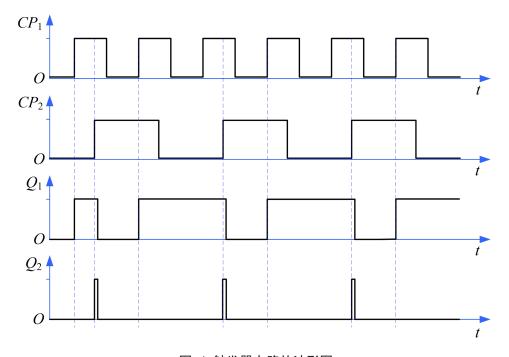


图 4 触发器电路的波形图

评分标准:两个波形分开给分,Q1波形8分,Q2波形7分;

评分标准:对于 Q1 来说,上升沿 2 分,下降沿 2 分,周期 2 分,

正脉冲宽度 2 分;

评分标准:对于 Q2 来说,位置 3 分,周期 2 分,脉冲宽度是否考虑正确 2 分。

五、(15分)

第(1)片 74LS161 采用置数法接成<mark>七进制</mark>计数器。 $Q_3Q_2Q_1Q_0=1111$ 时译出 $\overline{LD}=0$ 信号,

置入 $D_3D_2D_1D_0=1001$ 。

第(2)片 74LS161 采用置数法接成九进制计数器。

两片采用串行连接方式,构成7×9=63进制计数器。

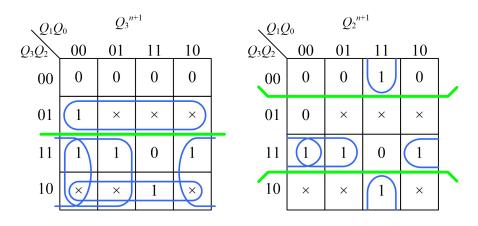
六、(20分)采用上升沿触发的 J-K 触发器,以及"与门"、"或门"和"非门",设计并实现 2421BCD 码格式的同步十进制计数器。2421BCD 码的编码表和计数顺序如表 1 所示。请给出该电路的状态方程、驱动方程、输出方程,绘出原理图,并要求可以自启动。

进位输出 计数顺序 编码 (到下一循环)

表 12421BCD 码的编码方式和计数顺序

解:

(1) 绘出卡诺图形式的状态转换表, 化简得出状态方程、驱动方程和输出方程



$$Q_3^{n+1} = Q_2 \cdot \overline{Q_3} + (\overline{Q_2} + \overline{Q_1} + \overline{Q_0}) \cdot Q_3 \qquad \begin{cases} J_3 = \underline{Q_2} \\ K_3 = \overline{\overline{Q_2} + \overline{Q_1} + \overline{Q_0}} = Q_2 Q_1 Q_0 \end{cases}$$

$$Q_2^{n+1} = Q_1 Q_0 \cdot \overline{Q_2} + (Q_3 \overline{Q_1} + Q_3 \overline{Q_0}) \cdot Q_2 \qquad \begin{cases} J_2 = \underline{Q_1 Q_0} \\ K_2 = \overline{Q_3 (\overline{Q_1} + \overline{Q_0})} = \overline{Q_3} + Q_1 Q_0 \end{cases}$$

Q_1Q	Q_0	+1		
Q_3Q_2	00	01	11	10
00	0	1	0	1
01	1	×	×	×
11	0	1	0	1
10	×	×	0	×

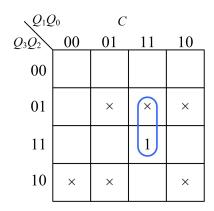
Q_1Q	Q_0	+1		
Q_3Q_2	00	01	11	10
00	1	0	0	/1
01	1	×	×	×
11	1	0	0	1
10_	×	×	0	×

$$Q_1^{n+1} = (Q_0 + \overline{Q_3}Q_2) \cdot \overline{Q_1} + \overline{Q_0} \cdot Q_1$$

$$Q_1^{n+1} = (Q_0 + \overline{Q_3}Q_2) \cdot \overline{Q_1} + \overline{Q_0} \cdot Q_1 \qquad \begin{cases} J_1 = Q_0 + \overline{Q_3}Q_2 \\ K_1 = \overline{Q_0} \end{cases} = Q_0$$

$$Q_0^{n+1} = \overline{Q_0}$$

$$\begin{cases} J_0 = 1 \\ K_0 = 1 \end{cases}$$



$$C = Q_2 Q_1 Q_0$$

评分标准:状态方程每个1分,驱动方程每个2分,输出方程每个1分,

一共九个方程,共13分;

评分标准:状态方程没有化简,不扣分,但是必须正确,且驱动方程必须和状

态方程相互一致且正确。

(2) 检查是否可以自启动:

无关项 0101 → 1010

无关项 0110 → 1011 (进入有效循环状态)

无关项 0111 → 1000 → 1001 → 1010

无关项 1000 → 1001 → 1010

无关项 1001→ 1010

无关项 1010→1011 (进入有效循环状态)

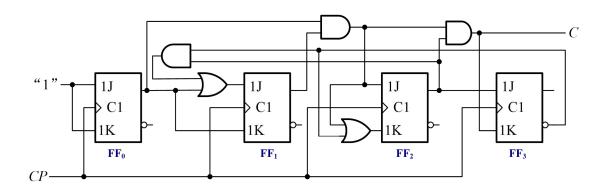
经过判断,无关项 1010 可以进入有效循环状态,所以所有的无关状态都可以 在有限的时钟周期内转移到有效循环,此电路可以自启动。

评分标准:判断电路自启动部分共3分——原则上过程1.5分,结论1.5分;如

果没有过程(或过程完全错误),但判断正确,只能得 1.5 分;过程如果有错,每个无关状态错了扣 0.5 分,1.5 分扣完为止。

评分标准:还有的同学采用将无关状态代入状态方程的方法判断,这种方法过程也算对(只要他/她写出"将无关状态代入状态方程"字样,或者确实代入演算),过程的1.5分可以得到。

(3) 电路的原理图为:



评分标准: 共 4 分, 批改时应该对应答题人求得的驱动方程; 触发器的"脉冲

触发"符号画错扣 1 分;不会画 JK 触发器再扣 1 分;其它,连线每错 1 处 扣 0.5 分,扣完为止。

说明:由于化简的时候对无关项利用的方法不同, J_2 和 K_2 的驱动方法可能有所不同,如:

$$Q_2^{n+1} = Q_1 Q_0 \cdot \overline{Q_2} + (\overline{Q_1} Q_0 + Q_3 \overline{Q_0}) \cdot Q_2 \qquad \begin{cases} J_2 = & \underline{Q_1 Q_0} \\ K_2 = & \overline{\overline{Q_1} Q_0 + Q_3 \overline{Q_0}} \end{cases}$$

判断无关项 0101 是否能自启动也受到影响:

无关项 0101→1110 (进入有效循环状态)

可以自启动的结论不变

上述作法也是对的。

七、(15分)脉冲波形的生成

如图 5 所示,该电路分为两部分,第 I 部分是采用 555 芯片构成的单稳态触发器,第 II 部分是带有启停控制的多谐振荡器(设均采用 CMOS 工艺门电路,),电路元件参数见表 2。

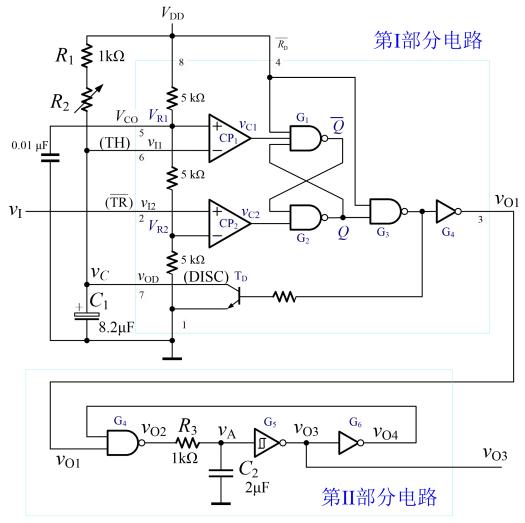


图 5 单稳态触发器和多谐振荡器电路

表 2 电路图图 5 中的元件参数

类型	元件名/参数名	单位	数值
	R_1		1
电阻	R_2	$\mathrm{k}\Omega$	待求
	R_3		1
电容	C_1		8.2
电台 	C_2	μF	2
施密特触发器	G5 的 V _{T+}	V	3.5
	G5 的 V _{T-}	V	1.5

(续表 2)

类型	元件名/参数名	单位	数值
	电源 V _{DD}		5
	V_{OH}		$pprox V_{DD}$
电平	V _{OL} V		≈0
	│ │ 门电路阈值 V _{TH}		$\frac{1}{2}V_{DD}$
	ln 2		0.7
常量	ln 3	 	1.1
(不一定都会用到)	ln 5		1.6
	ln 7		1.9

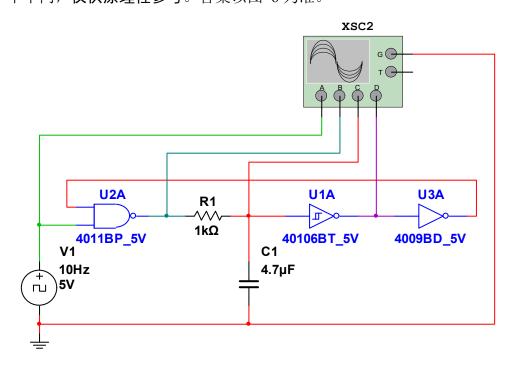
请解决如下问题:

- (1) 根据 v_1 的输入及 v_{01} 的波形, 在图 6 中绘制 v_{02} 、 v_A 和 v_{03} 的电压波形;
- (2) 分析并计算第 II 部分电路在稳定振荡时候的周期 T_2 ,并简要说明分析过程;
- (3) 如果希望第 I 部分电路的一次触发至少可以使第 II 部分电路的输出端 v_{03} 输出 3 个完整的正脉冲,则 R_2 的阻值至少为多少?

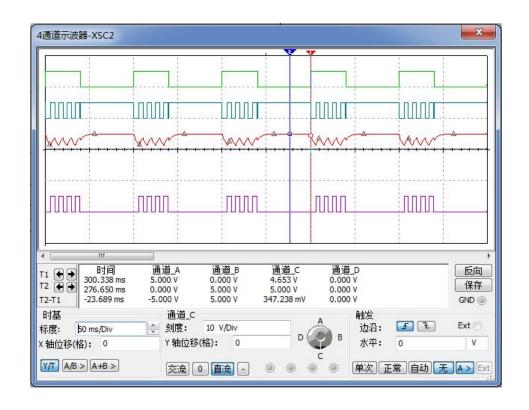
解:

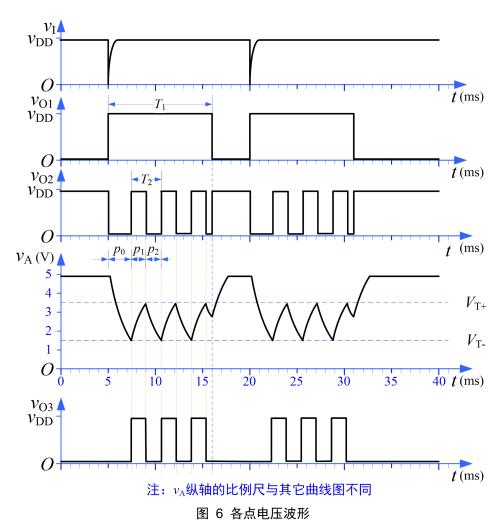
(1) 波形已在图 6 中绘出。

说明: 以下是用 MultiSim 仿真工具仿真得到的多谐振荡电路波形,可供参考。由于仿真中采用了成品施密特触发器,正向阈值和负向阈值不易调整,且当时电容选取 4.7μF (而不是题中的 2μF),仿真中得到的脉冲宽度与图 6 答案中不同,仅供原理性参考。答案以图 6 为准。



第 11 页 共 14 页





第 12 页 共 14 页

评分标准: 第(1)问共 7 分, v₀₂、v₀₃ 曲线各 2 分, v_A 曲线 3 分;

评分标准:对于 v₀₂——与 v₀₁ 和 v₀₃ 的极性关系和沿之间的关系如果画错一处扣 0.5 分, 2 分扣完为止;

评分标准:对于 vA——起振阶段放电没画对,扣1分;之后的充放电整体形状

(共有二个整体的形状)没画对,错一个扣1分;内部状态恢复的时候如果

没画对不单独扣分,3分扣完为止;

评分标准:对于 v₀₃——与 v₀₂ 和 v_A 的极性关系和沿之间的关系如果画错一处扣 0.5 分, 2 分扣完为止;

评分标准: 只要逻辑和充放电波形正确,就算没有按照定量画出 vo3 的 3 个脉冲

(比如画了2个,或者4个),不单独扣分。

(2) 在稳定工作情况下,第 II 部分电路在稳定振荡的时候周期 T_2 对应电容的充电阶段(在图 6 中设为 p_1)和放电阶段(在图 6 中设为 p_2),其参数为:

	τ	v(0)	$v(\infty)$	v(t)
充电阶段 p_1	$R_3 \times C_2$	V _T =1.5V	V _{DD} =5V	$V_{T+}=3.5V$
放电阶段 p2	$R_3 \times C_2$	V _{T+} =3.5V	0	V _T =1.5V

.

$$p_1 = R_3 \times C_2 \times \ln \frac{v(\infty) - v(0)}{v(\infty) - v(t)} = R_3 \times C_2 \times \ln \frac{5 - 1.5}{5 - 3.5} = (\ln 7 - \ln 3) \times R_3 C_2$$

$$p_2 = R_3 \times C_2 \times \ln \frac{v(\infty) - v(0)}{v(\infty) - v(t)} = R_3 \times C_2 \times \ln \frac{0 - 3.5}{0 - 1.5} = (\ln 7 - \ln 3) \times R_3 C_2$$

$$T_2 = p_1 + p_2 = 2 \times (\ln 7 - \ln 3) \times R_3 C_2 \approx 2 \times (1.9 - 1.1) \times 1 \times 2 = 3.2 \text{ (ms)}$$

评分标准:第(2)问共4分;

评分标准:公式和分析步骤对可以得2分;结果对得2分。

(3) 如果希望第 I 部分电路的一次触发至少可以使第 II 部分电路输出 3 个完整的正脉冲,则 T_1 的时间段内应至少包含起振放电阶段(在图 6 中设为 p_0),以及在稳定振荡的时候,3 次充电阶段(在图 6 中设为 p_1)和 2 次放电阶段(在图 6 中设为 p_2)。即, $T_1 \ge p_0 + 3 \times p_1 + 2 \times p_2$,其中 $p_1 = p_2 = 1.6$ (ms);而 p_0 为:

	τ	v(0)	$v(\infty)$	v(t)
起振放电阶段 p0	$R_3 \times C_2$	V _{DD} =5V	0	V _T =1.5V

$$p_0 = R_3 \times C_2 \times \ln \frac{v(\infty) - v(0)}{v(\infty) - v(t)} = R_3 \times C_2 \times \ln \frac{0 - 5}{0 - 1.5} = (\ln 2 + \ln 5 - \ln 3) \times R_3 C_2$$

$$\approx (0.7+1.6-1.1) \times 1 \times 2 = 2.4$$
 (ms)

$$T_1 \ge 2.4 + 3 \times 1.6 + 2 \times 1.6 = 10.4$$
 (ms)

根据 555 芯片单稳态触发器的脉冲宽度公式:

$$T_1 = (R_1 + R_2) \times C_1 \times \ln \frac{V_{DD} - 0}{V_{DD} - \frac{2}{3}V_{DD}} = \ln 3 \times (1 + R_2) \times 8.2 \ge 10.4$$

 $\therefore R_2 \approx 153 \Omega$ (约等于 150Ω或 160Ω)

说明: 如果认为 $T_1 \ge p_0 + 3 \times p_1 + 3 \times p_2 = 12$ (ms) ,则 $R_2 \approx 330$ Ω ,这虽然与实际情况有一定的偏差,但也是可以接受的答案;但如果忽略 p_0 ,则答案不完全正确,此时会得到错误结论"无解"或 $R_2 \approx 64\Omega$ 。

评分标准:第(3)问共4分;

评分标准: 先看思路是否正确, 正确可得 2 分; 再看援引的单稳态公式是否正

确,正确可得 1 分;最后看计算是否准确,规定: 150Ω 、 160Ω 和 330Ω 及其

误差范围以内(±20Ω)都算正确,可得1分;

评分标准: 如果是求得是 64Ω及其误差范围以内的数值, 计算部分暂不扣分,

但是思路不完全正确, 思路部分扣1分;

评分标准:如果思路正确,计算只是数值错误,计算部分扣 0.5 分。