单片机概述:

单片机是微单片微型计算机的简称, 微型计算机的一种。

它把中央处理器(CPU),随机存储器(RAM),只读存储器(ROM),定时器\计数器以及I\O接口,串并通信等接口电路的功能集成与一块电路芯片的微型计算机。

字长:在计算机中有一组二进制编码表示一个信息,这组编码称为计算机的字,组成字的位数称为"字长",字长标志着精度,MCS-51 是 8 位的微型计算机。

89c51 是 8 位 (字长) 单片机 (51 系列为 8 位)

单片机硬件系统仍然依照体系结构:包括 CPU(进行运算、控制)、RAM(数据存储器)、ROM(程序存储器)、输入设备和输出设备、内部总线等。

由于一块尺寸有限的电路芯片实现多种功能,所以制作上要求单片机的高性能,结构简单,工作可靠稳定。

单片机软件系统包括监控程序,中断、控制、初始化等用户程序。

一般编程语言有汇编语言和 C 语言,都是通过编译以后得到机器语言(二进制代码)。

1.1 单片机的半导体工艺

一种是 HMOS 工艺, 高密度短沟道 MOS 工艺具有高速度、高密度的特点;

另一种是 CHMOS 工艺,互补金属氧化物的 HMOS 工艺,它兼有 HMOS 工艺的特点还具有 CMOS 的低功耗的特点。例如:8051 的功耗是 630mW,80C51 的功耗只有 110mW 左右。

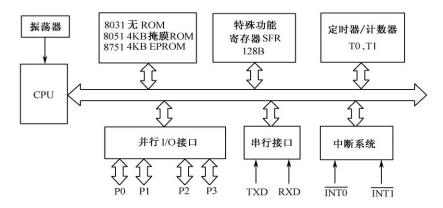
1.2 开发步 5 骤:

- 1.设计单片机系统的电路
- 2.利用软件开发工具(如: Keil c51)编辑程序,通过编译得到.hex 的机器语言。
- 3.利用单片机仿真系统(例如: Protus)对单片机最小系统以及设计的外围电路,进行模拟的硬软件联合调试。
- 4.借助单片机开发工具软件(如: STC_ISP 下载软件)读写设备将仿真中调试好的.hex 程序拷到单片机的程序存储器里面。
- 5.根据设计实物搭建单片机系统。

2.1MCS-51 单片机的组成: (有两个定时器)

CPU(进行运算、控制)、RAM(数据存储器)、ROM(程序存储器)、I/O 口(串口、并口)、内部总线 和中断系统等。

工作过程框图如下:



运算器

组成: 8 位算术逻辑运算单元 ALU(Arithmetic Logic Unit)、8 位累加器 A(Accumulator)、8 位寄存器 B、程序状态字寄存器 PSW(Program Status Word)、8 位暂存寄存器 TMP1 和TMP2 等。

功能: 完成算术运算和逻辑运算

控制器

组成:程序计数器 PC、指令寄存器 IR、指令译码器 ID、堆栈指针 SP、数据指针 DPTR、定时控制逻辑和振荡器 OSC 等电路。

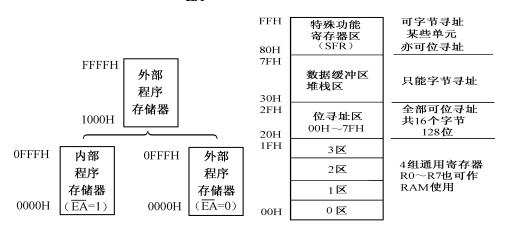
功能: CPU 根据 PC 中的地址将欲执行指令的指令码从存储器中取出,存放在 IR 中,ID 对 IR 中的指令码进行译码,定时控制逻辑在 OSC 配合下对 ID 译码后的信号进行分时,以产生执行本条指令所需的全部信号。

2.2 存储器

MCS-51 的存储器可分为程序存储器和数据存储器,又有片内和片外之分。

(1) 程序存储器

一般将只读存储器(ROM)用做程序存储器。可寻址空间为 64KB,用于存放用户程序、数据和表格等信息。MCS-51 单片机按程序存储器可分为内部无 ROM 型(如 8031)和内部有 ROM 型(如 8051)两种, \overline{FA} 连接时 引脚有区别。程序存储器结构如图所示:



(2) 数据存储器

一般将随机存储器(RAM)用做数据存储器。可寻址空间为 64KB。MCS-51 数据存储器可分为片内和片外两部分。片外 RAM:最大范围:0000H~FFFFH,64KB;用指令 MOVX访问。片内 RAM:最大范围:00H~FFH,256B;用指令 MOV 访问。又分为两部分:低 128B(00~7FH)为真正的 RAM 区,高 128B(80~FFH)为特殊功能寄存器(SFR)区。如图所示。

2.3 定时器/计数器 (TL0, TH0, TL1 和 TH1)

MCS-51 单片机中有两个 16 位的定时器/计数器 T0 和 T1,它们由 4 个 8 位寄存器(TL0, TH0, TL1 和 TH1)组成,2 个 16 位定时器/计数器是完全独立的。可以单独对这 4 个寄存器进行寻址,但不能把 T0 和 T1 当做 16 位寄存器来使用。

8051 内部有两个 16 位可编程序的定时器/计数器,均为二进制加 1 计数器,分别命名为 T0 和 T1。T0 和 T1 均有定时器和计数器两种工作模式。在定时器模式下,T0 和 T1 的计数脉冲可以由单片机时钟脉冲经 12 分频后提供。在计数器模式下,T0 和 T1 的计数脉冲可以从P3.4 和 P3.5 引脚上输入。对 T0 和 T1 的控制由定时器方式选择寄存器 TMOD 和定时器控制寄存器 TCON 完成

2.4 中断系统

中断:指 CPU 暂停原程序执行,转而为外部设备服务(执行中断服务程序),并在服务完后返回到原程序执行的过程。

中断系统: 指能够处理上述中断过程所需要的硬件电路。

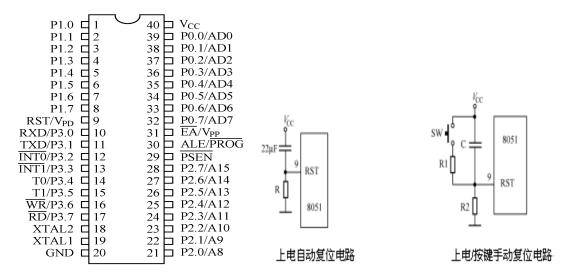
中断源:指能产生中断请求信号的源泉。

8051 可处理 5 个中断源(2 个外部,3 个内部)发出的中断请求,并可对其进行优先权处理。

外部中断的请求信号可以从 P3.2, P3.3(即 INT0 和 INT1)引脚上输入,有电平或 边沿两种触发方式; 内部中断源有 3 个,2 个定时器/计数器中断源和 1 个串行口中断源。8051 的中断系统主要由中断允许控制器 IE 和中断优先级控制器 IP 等电路组成。

2.5MCS-51 单片机外部引脚

8051 单片机有 40 个引脚, 分为端口线、电源线和控制线三类。



电源线 GND:接地引脚 20。VCC:正电源引脚 40。接+5V 电源

2.6MCS-51 单片机的工作方式:

MCS-51 系列单片机的工作方式可分为: 复位方式、程序执行方式、单片执行方式、掉电保护方式、节电工作方式和 EPROM 编程/校验方式。

复位电路有两种:上电自动复位和上电/按键手动复位,如图所示。

程序执行方式是单片机基本工作方式,可分为连续执行工作方式和单步执行工作方式。

节电工作方式是一种低功耗的工作方式,可分为空闲(等待)方式和掉电(停机)方式。是针对 CHMOS 类芯片而设计的,HMOS 型单片机不能工作在节电方式,但它有一种掉电保护功能。

1. HMOS 单片机的掉电保护

当 VCC 突然掉电时,单片机通过中断将必须保护的数据送入内部 RAM,备用电源 VPD 可以维持内部 RAM 中的数据不丢失。

2. CHMOS 单片机的节电方式

CHMOS 型单片机是一种低功耗器件,正常工作时电流为 11~22mA,空闲状态时为 1.7~5mA,掉电方式为 5~50μA。因此,CHMOS 型单片机特别适用于低功耗应用场合,它的空闲方式和掉电方式都是由电源控制寄存器 PCON 中相应的位来控制。

3.空闲工作方式:将 IDL 位置为 1 (用指令 MOV PCON, #01H),则进入空闲工作方式,其内部控制电路如右图所示。此时,CPU 进入空闲待机状态,中断系统、串行口、定时器/计数器,仍有时钟信号,仍继续工作。退出空闲状态有两种方法:一是中断退出,二是硬件复位退出。

4. 掉电工作方式:将 PD 置为 1 (用指令 MOV PCON, #02H),可使单片机进入掉电工作方式。此时振荡器停振,只有片内的 RAM 和 SFR 中的数据保持不变,而包括中断系统在内的全部电路都将处于停止工作状态。退出掉电工作方式,只能采用硬件复位的方法。欲使 8051 从掉电方式退出后继续执行掉电前的程序,则必须在掉电前预先把 SFR 中的内容保存到片内 RAM 中,并在掉电方式退出后恢复 SFR 掉电前的内容。

2.7 单片机的时序

时序: CPU 在执行指令时所需控制信号的时间顺序称为时序。时序是用定时单位来描述的, MCS-51 的时序单位有四个,分别是时钟周期(节拍)、状态、机器周期和指令周期。

MCS-51 的时序单位:

- 1. 时钟周期: 又称为振荡周期、节拍(用P表示), 定义为单片机提供时钟信号的振荡源(OSC)的周期。它是时序中的最小单位。
- 2. 状态 (用 S 表示): 单片机振荡脉冲经过二分频后即得到整个单片机工作系统的状态。一个状态有两个节拍,前半周期对应的节拍定义为 P1,后半周期对应的节拍定义为 P2。
- 3. 机器周期:通常将完成一个基本操作所需的时间称为机器周期。 MCS-51 中规定一个机器周期包含 12 个时钟周期,即有 6 个状态,分别表示为 $S1\sim S6$ 。若晶振为 6MHz,则机器周期为 $2\mu s$,若晶振为 12MHz,则机器周期为 $1\mu s$ 。
- 4. 指令周期: 执行一条指令所需要的时间称为指令周期。它是时序中的最大单位。一个指令周期通常含有 1~4 个机器周期。指令所包含的机器周期数决定了指令的运算速度,机器周期数越少的指令,其执行速度越快。 以机器周期为单位,指令可分为单周期、双周期和四周期指令。

3.1 单片机系统的工程设计

设计要求:

一、可靠性和稳定性是衡量单片机系统工程设计指标。

提高系统可靠性的几种基本方法包括: 1.系统采用双机系统 2.采用集散式控制系统 3.进行软硬件滤波: 几种常用的数字滤波方法包括: (1)中值滤波 (2)算术平均值滤波 (3)防脉冲干扰平均值滤波 4.提高元器件的可靠性 5.提高印制电路板的质量: 设计是布线及接地要合理 6.对供电电源采用抗干扰措施 7.加强输入\输出通道的抗干扰性

二、系统自诊断功能

当系统正常运行的时候,定时对各工作模块进行监控,并对外界的情况作出快速应变处理。应能自己及时切换到后备装置投入运行或及时发出信号,以便手动操作。

三、操作维修方便

尽量降低对操作人员的专业知识要求,于,控制开关尽量少,操作顺序简便,数据输入与输出显示采用十进制表示,能有效地定位故障,以便进行维修和系统的推广。

四、性能/价格比

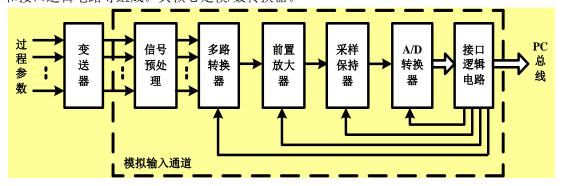
设计的时候尽量考虑花钱少,能用软件实现的应该采用软件实现。

设计方法:

- 一、总体设计: 1.掌握工作原理 2.机器和元器件的选择 3.软硬件功能的划分: 硬-提高工作速度,减少工作量,花钱多;软-花钱少,增加软件复杂性,降低系统工作速度
- 二、硬件设计任务 1.掌握工作原理
- 三、软件设计 1.系统定义 2.软件结构 3.程序设计

4.1 模拟量输入通道的一般组成

模拟量输入通道一般由信号预处理、多路转换器、前置放大器、采样保持器、模/数转换器和接口逻辑电路等组成。其核心是模/数转换器。



4.2A / D 转换器及技术指标: A/D 转换器的作用是将模拟量转换为数字量, 它是模拟量输入 通道的核心部件,是模拟系统和计算机之间的接口。

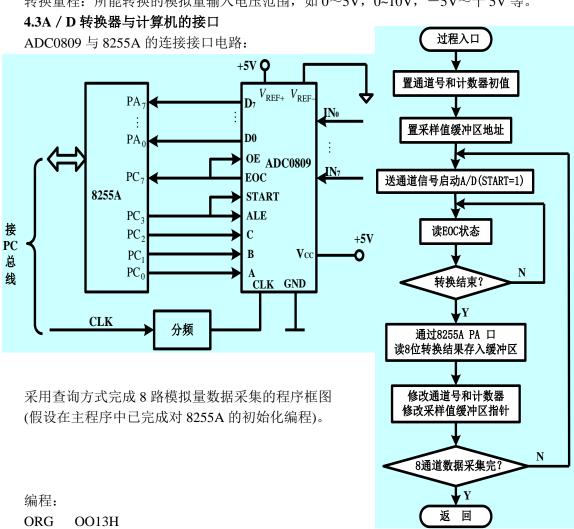
分辨率: 通常用数字量的位数 n (字长) 来表示,若 n=8,满量程输入为 5.12V,则 LSB 对应于模拟电压 5.12V / 28mV

转换时间:从发出转换命令信号到转换结束信号有效的时间间隔,即完成 n 位转换所需要 的时间。

转换精度: 绝对精度指满量程输出情况下模拟量输入电压的实际值与理想值之间的差值: 相 对精度指在满量程已校准的情况下,整个转换范围内任一数字量输出所对应的模拟量输入电 压的实际值与理想值之间的最大差值。转换精度用 LSB 的分数值来表示。

线性误差: 在满量程输入范围内,偏离理想转换特性的最大误差定义为线性误差。线性误差 常用 LSB 的分数表示,如 1/2LSB、1/4LSB 等。

转换量程: 所能转换的模拟量输入电压范围,如0~5V,0~10V,-5V~十5V等。



AJMP

ORG

SETB

SETB

MAIN: MOV

PINT1

2000H

IT1

EA

R1,#DATA

SETB EX1

MOV DPTR.#7FF8H

MOVX @DPTR,A

LOOP:NOP

AJMP LOOP

ORG 2100H

PINT1: PUSH PSW PUSH ACC PUSH DPL(按两个一组竖直向下写)

PUSH DPH MOV DPTR,#7FF8H

MOVX A,@DPTR MOV @R1,A INC R1

MOVX @DPTR,A POP DPH POP DPL

POP ACC POP PSW

4.4D/A 转换器的主要技术指标:

分辨率: D/A 转换器的分辨串定义为基准电压与之比值,其中 n 为 D/A 转换器的位数。

稳定时间:输入二进制数变化量是满刻度时,输出达到离终值时所需的时间。数字量时, D/A 转换器的实际输出值与理论值之间的最大偏差;相对精度是指在满刻度己校准的情况

下,整个转换范围内对应于任一输入数据的实际输出值与理论值之间的最大偏差。转换精度用最低有效位 LSB 的分数来表示,如土 1/2 LSB、土 1/4 LSB等。

线性度: 理想的 D/A 转换器的输入输出特性应是线性的。在满刻度范围内,实际特性与理想特性的最大偏移称为非线性度,用 LSB 的分数来表示,如土 1/2 LSB、土 1/4 LSB 等。

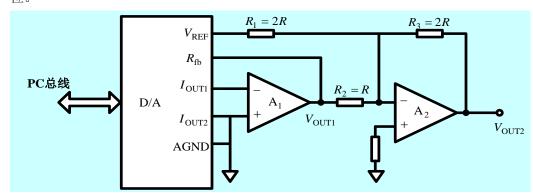
4.5D/A 双极性模拟量输出的实现方法

Vout1 为单极性输出, 若 D 为输入数字量, Vref 为基准参考电压, 且为位 D / A 转换器, 则

$$V_{ ext{OUT}_1} = -V_{ ext{REF}} \cdot rac{D}{2^n} \ V_{ ext{OUT}_2}$$
 为双极性输出,且可推导得到

$$V_{\text{OUT}_2} = -\left(\frac{R_3}{R_1}V_{\text{REF}} + \frac{R_3}{R_2}V_{\text{OUT}_1}\right) = V_{\text{REF}}(\frac{D}{2^{n-1}} - 1)$$

这种双极性输出方式,是把最高位当作符号位使用,与单极性输出比较,使分辨率降低 1 位。



5.1 干扰的来源和分类

一、 外部干扰

- (1) 自然界的现象,如:闪电、雷击等对通信设备,导航仪,无线传输模块的影响。
- (2) 各种电气设备所产生的电磁场、电火花、电弧焊接、高频加热、晶闸管整流等干扰通过供电电源对系统产生影响。
- (3) 地磁场的影响及来之电源本身的高频干扰。

一、 内部干扰

计算机控制系统内部的各种元器件的各种干扰包括固定干扰和过渡干扰。另外按干扰的特性 来分,干扰又分为直流干扰,交流干扰和随机干扰,其中交流干扰最易出现。

1.固定干扰

(1)电阻中 B 随机性电子热运动引起的热噪声; (2) 半导体及电子管截流子的随机运动引起的散粒噪声; (3) 两种导电材料之间的不完全接触,接触面的电导产的不一致而产生的接触噪声; (4) 因布线不合理,寄生参数,泄露电阻等耦合形成寄生反馈电流所造成的干扰; (5) 多点接地造成的电位差引起的干扰; (6) 寄生振荡引起的干扰; (7) 热骚动噪声干扰等。

5.2 硬件抗干扰能力

电源系统抗干扰方法

- (1) 采用低通滤波器: 抑制电网侵入的外部高频干扰;
- (2) 采用隔离变压器:控制系统与供电电源之间加入一个三相隔离变压器,其中一次侧接三角形揭发,二次侧按星形连接,有利于工频的3次以上鞋包对控制系统的干扰;
- (3) 采用能抑制交流电源干扰的计算机控制系统电源:
- (4) 采用电源分组供电:输入通道电源和其他设备电源分开,防止设备间干扰;
- (5) 采用直流电源抗干扰措施:每次逻辑印刷制电路板的电源与地线的弧处接电容,以防止板间的互相干扰;

过程通道抗干扰方法

(1) 串模干扰:叠加在被测信号上得干扰噪声。

它的抑制方法包括选用低通、高通、带通滤波器;双积分式 A/D 转换器抑制串模尖峰干扰;采用高抗扰度逻辑器件;采用双绞线做信号引入线减少电磁感应。

- (2) 共模干扰:输入端上公共的干扰电压。
- 它的抑制方法包括变压器隔离;光电隔离。利用屏蔽方法使输入信号的"模拟地"浮空。
- (3) 长线传输抗干扰:滞后;波形减变化;外界电磁干扰;线路终端阻抗不匹配,有用信号产生反射波与原有用信号叠加产生"长线效应"。

抑制方法包括双绞线传输抑制电磁干扰,采用终端阻抗匹配和始端阻抗匹配抑制"长线效应"。

- **5.3 单片机的接地技术:** (1)一点接地; (2)浮地系统:设备的整个地线系统和大地之间无导体连接,以悬浮的地作为系统的参考电平。(3)接地系统:设备的整个地线系统和大地之间通过导体连接,对人员比较安全。交流地与直流地分别汇流以后接到接地板; (4) 模拟地与数字地分别汇流接地; (5) 加宽印刷电路板地线,以降低地线阻抗; (6) 屏蔽地域放大器的公共端连接起来。
- **5.4 软件抗干扰办法:** 1. 数字滤波 2.设立软件陷阱 3.时间监视器(wantchdog 看门狗电路): 控制系统周期性地复位。

6.1 串行接口控制器 SCON, 8 位分别代表什么?

SCON (Serial Control Register)串行口控制寄存器,它是一个可寻址的专用寄存器,用于串行数据的通信控制,单元地址是 98H, 其结构格式如下:

SCON D7 D6 D5 D4 D3 D2 D1 D0

SM0 SM1 SM2 REN TB8 RB8 TI RI

位地址 9FH 9EH 9DH 9CH 9BH 9AH 99H 98H

- (1).SM0、SM1: 串行口工作方式控制位。 SM0, SM1 工作方式 00 方式 0, 01 方式 1, 10 方式 2, 11 方式 3
- (2).SM2: 多机通信控制位。(3).REN: 允许接收位。(4).TB8: 发送接收数据位 8。
- (5).RB8: 接收数据位 8。(6).TI: 发送中断标志位。(7).RI: 接收中断标志位。

波特率是每秒钟传送的信息位的数量(位数)。它是所传送代码的最短码元占有时间的倒数。例如一个代码的最短时间码元宽度为 20 毫秒,则其波特率就是每秒 50 波特。20 毫秒=0.02 秒 波特率 1/0.02=50 波特。

6.2: 20 根地址线 16 根数据线的 cpu 的寻址范围

20 根地址线, 每根线传输 0 或 1, 20 根共有 2^20 总组合

寻址范围 00000-FFFFF 总字节数为 2^2 0 = 16^5 = 1048576 Byte = 1024 KB = 1 MB 一字为 2 字节,所以为 512K。而数据线决定 cpu 与外界传输速度:16 根数据线,只能传输 4位 16 进制,所以在表示地址时我们使用 4 位段地址和 4 位偏移地址来表示,用 EA 表示段地址,SA 表示偏移地址,物理地址即为 16^* EA+SA

6.3 线选法,部分译码法,全译码法

线选法: CPU 的某条地址线直接接存储器芯片的片选端

特点:各存储器芯片地址范围不连续,但是会造成地址堆叠,空间利用率低且具体编程时不易编织

部分译码法: CPU 的部分地址线参加译码输出控制片选端

特点:一个存储器单元有多个地址值,部分译码法介于两者之间,也会产生一定程度的地址 堆叠,但是有相对连续的地址空间。

全译码法: CPU 的全部地址线参加译码输出控制片选端

特点:一个存储器单元仅有一个地址值,全译码法的芯片利用率高,不会出现地址堆叠,但 是电路比起线选法复杂得多;

6.4 溢出率

定时器 1 的溢出率,也叫定时器 1 的溢出频率,从设定初值开始计数,当计数到 0FFH 再一个计数脉冲到来时刻就溢出,初值越大溢出率也越高,我们使用这个溢出率确定通信波特率。在使用 11.0592MHz 晶体时, SMOD=0,C/T=0,方式=2,波特率=9600,则定时器重装载数值是 0FDH。

溢出速率=(技术速率)/(256—TH1初值) 溢出速率=fosc/[12*(256—TH1初值)]

6.5 怎么在 c 语言里嵌入汇编语言----C 语言中嵌入汇编:

方法是这样的

#pragma ASM ; Assembler Code Here;#pragma ENDASM 即用_asm {....[汇编]}

(注)看不懂的话下面是用例,没有必要把用例写在卷纸上

include <stdio.h>
void main()
{ unsigned long m,*v;
 _asm
 {
 mov eax,m
 bswap eax
 mov m,EAX}

printf(" %x\n",m); }
一、 方式 0 的应用

例 1 利用定时器输出周期为 2ms 的方波, 设单片机晶振频率为 6 MHz。

选用定时器/计数器 T0 作定时器,输出为 P1.0 引脚, 2ms 的方波可由间隔 1ms 的高低电平相间而成,因而只要每隔 1ms 对 P1.0 取反一次即可得到这个方波。

定时 1 ms 的初值:

因为 机器周期=12÷6 MHz= 2 μs

所以 1 ms 内 T0 需要计数 N 次:

 $N= 1 \text{ ms} \div 2 \mu \text{s} = 500$

由此可知: 使用方式 0 的 13 位计数器即可, T0 的初值 X 为

X=M-N=8192-500=7692=1E0CH

但是,因为 13 位计数器中,低 8 位 TL0 只使用了 5 位,其余码均计入高 8 位 TH0 的初值,则 T0 的初值调整为

TH0=0F0H, TL0=0CH

TMOD 初始化: TMOD=00000000B=00H

(GATE=0, C/T=0, M1=0, M0=0)

TCON 初始化: 启动 TR0=1

IE 初始化: 开放中断 EA=1, 定时器 T0 中断允许 ET0=1

程序清单如下:

ORG 0000H

AJMP START; 复位入口

ORG 000BH

AJMP TOINT ; T0 中断入口

ORG 0030H

START: MOV SP, #60H; 初始化程序

MOV THO, #0F0H ; T0 赋初值

MOV TL0, #0CH

MOV TMOD, #00H

SETB TRO ; 启动 TO

SETB ETO; 开TO中断

SETB EA : 开总允许中断

MAIN: AJMP TOINT; 主程序

TOINT: CPL P1.0

MOV TL0, #0CH

MOV THO, #0F0H

RET

有时对 A/D 转换器的位数要求以分辨率形式给出,其定义为 $^{D=\frac{1}{2^n-1}}$;

如果所要求的分辨率为 D0,则位数 $n \ge \log_2\left(1 + \frac{1}{D_0}\right)$;

例如,某温度控制系统的温度范围为 0 \mathbb{C} 至 200 \mathbb{C} ,要求分辨率为 0.005 (相当于 1 \mathbb{C}),

 $n \ge \log_2 \left(1 + \frac{1}{D_0}\right) = \log_2 \left(1 + \frac{1}{0.005}\right) \approx 7.65$ 因此,取 A/D 转换器的位数 n > 8 位。